



**TECNOLÓGICO
DE MONTERREY®**

Instituto Tecnológico y de Estudios Superiores de Monterrey

Campus Ciudad de México

División de Ingeniería y Arquitectura

Ingeniería en Electrónica y Comunicaciones

Departamento de Ingeniería Eléctrica y Electrónica

*Generación evolutiva de reglas para sintonización de
controladores P+D en procesos integradores e
inestables con retardos, con protocolo de pruebas
basado en una estructura HIL (Hardware in the loop)*

Autores: Lizeth Berenice Montes Juan
Georgina Romero Bazán
Luis Enrique Muñoz Morales

Asesor: M. C. Marco Antonio Paz Ramos
Profesor: Dr. Jorge Brieva



México D. F. a 16 de noviembre de 2004

109-19

CONTENIDO

1. INTRODUCCIÓN.....	3
2. PROBLEMÁTICA.....	5
3. OBJETIVO	6
4. ESQUEMA GENERAL DEL PROYECTO	7
5. CONCEPTOS TEÓRICOS	9
5.1 CONTROL PID.....	9
5.2 ALGORITMOS EVOLUTIVOS.....	10
5.2.1 <i>Generación aleatoria de población inicial.</i>	11
5.2.2 <i>Individuos más aptos tienen mayor probabilidad de reproducirse.</i>	11
5.2.3 <i>Hijos de los miembros de la generación anterior conforman nueva población.</i> ..	12
5.2.4 <i>Mutación (baja probabilidad).</i>	12
5.2.5 <i>Evaluación de población.</i>	12
5.2.6 <i>¿Se ha encontrado una solución satisfactoria?</i>	13
5.3 CONTROL PID GENÉTICO	13
5.4 REGLAS DE SINTONIZACIÓN	14
5.4.1 <i>Reglas de Ziegler y Nichols.</i>	14
5.4.1.1 <i>Ziegler Nichols lazo abierto</i>	14
5.4.1.2 <i>Ziegler Nichols lazo cerrado</i>	15
5.4.2 <i>Reglas de Visioli (para sistemas integradores de primer orden con retardo)</i> ...	15
5.4.3 <i>Técnica de sintonización propuesta por Eric Poulin y André Pomerlau para sistemas integradores</i>	17
5.5 SISTEMAS INTEGRADORES.....	19
5.5.1 <i>Sistemas integradores de primer orden</i>	20
5.5.2 <i>Sistemas integradores de segundo orden.</i>	20
5.6 ÍNDICES DE DESEMPEÑO	21
5.6.1 <i>Índice IAE.</i>	22
5.6.2 <i>Índice ISE.</i>	22
5.6.3 <i>Índice ITAE.</i>	22
6. SÍNTESIS DE LAS REGLAS	23
6.1 <i>METODOLOGÍA PARA DESARROLLAR LAS REGLAS DE SINTONIZACIÓN.</i>	23
6.2 <i>POST-OPTIMIZACIÓN DEL MÉTODO.</i>	24
6.3 <i>REGLAS BASADAS EN LA RESPUESTA TEMPORAL.</i>	25
6.3.1 <i>Sistemas Integradores de Primer orden.</i>	25
6.3.2 <i>Sistemas Integradores de segundo orden.</i>	28

7. PROTOCOLO DE PRUEBAS.....	31
7.1 PRUEBAS DE VALIDACIÓN.....	31
7.1.1 Identificación y modelado de la planta.....	32
7.1.2 Diseño de los controladores.....	34
7.1.3 Simulación del sistema de lazo cerrado.....	35
7.1.3.1 P+D Visioli.....	35
7.1.3.2 P+I Poulin.....	37
7.1.3.3 P+D Propuesto.....	39
7.1.4 Simulación del efecto de la saturación propia de los componentes analógicos.....	40
7.1.4.1 P+D Visioli.....	40
7.1.4.2 P+I Poulin.....	41
7.1.4.3 P+D propuesto.....	42
7.1.5 Implementación del controlador.....	43
7.1.5.1 Restador.....	44
7.1.5.2 Derivador.....	44
7.1.5.3 Sumador.....	45
7.1.5.4 Amplificador.....	46
7.1.5.4 Pruebas de lazo cerrado.....	47
7.1.6 Resultados de las pruebas de lazo cerrado.....	47
7.2 PRUEBAS DE CONFIABILIDAD.....	49
7.2.1 Generación de una interfaz HIL para la PC que permita entrada y salida de señales analógicas.....	49
7.2.1.1 Estrategia HIL.....	49
7.2.1.2 Limitaciones de la estrategia HIL.....	50
7.2.1.3 HIL comparada con la simulación convencional.....	50
7.2.1.4 Adquisición y salida de datos.....	51
7.2.2 Modelado de una planta integradora de primer orden.....	52
7.2.3 Implementación del control de lazo cerrado utilizando las reglas desarrolladas.....	53
7.2.4 Simulación de la planta utilizando la interfaz de entrada y salida desarrollada.....	55
7.2.5 Resultados de la prueba de lazo cerrado.....	56
8. CONCLUSIONES.....	57
9. REFERENCIAS.....	58

1. INTRODUCCIÓN

7

Aunque mucho se ha avanzado en materia de control automático, el control PID es la estructura de control más usual en el ámbito industrial. Un estudio de opinión realizado entre miembros de la industria y la academia, especialistas en control, mostró que el control PID es la segunda contribución más importante a la práctica del control, sólo después del microprocesador durante el siglo XX [1]. Históricamente hablando, la estrategia de control PID ha recorrido un amplio camino: su uso en aplicaciones militares en la guerra de secesión norteamericana [2], el complicado desarrollo de los primeros controladores PID neumáticos y el rechazo inicial de los mismos por parte de la industria [3]. Hoy en día diferentes autores reportan que del 70% al 90% de los lazos de control en la industria mundial son PID.

El primer controlador PID neumático que se vendió a la industria fue el Stabilog de Foxboro en 1939, esfuerzo que fue emulado el mismo año por Taylor con su Fulscope [4]. Antes de que estos controladores fueran desarrollados, la mayor parte de la labor de control era realizada "ON-OFF" con ayuda de algunos dispositivos neumáticos simples y relevadores electromecánicos. Es de suponer que desde el punto de vista del usuario de la época, el control PID representaba un enorme desafío; por lo cual es entendible el poco éxito inicial estos controladores. Ante el frío recibimiento comercial hacia sus nuevos productos, Foxboro imprimió boletines donde se explicaba de manera clara y simplificada el funcionamiento de un instrumento de esta clase. Taylor por su parte encomendó a sus ingenieros Ziegler y Nichols el desarrollo de una estrategia de sintonización simple de entender y usar por técnicos instrumentistas. Ellos respondieron en 1942 y 1946 publicando sus conocidas reglas de sintonización heurística en lazo abierto y lazo cerrado respectivamente.

El éxito de las reglas de Ziegler y Nichols se debe principalmente a que sólo se requiere conocer las señales de entrada y salida del proceso en cuestión. Aun hoy, es difícil esperar que cada usuario instrumentista reconozca y maneje temas

relacionados con variable compleja y ecuaciones diferenciales, además de tener acceso a los modelos matemáticos de cada proceso, por lo cual es entendible que las estrategias de Ziegler y Nichols no hayan perdido vigencia hasta nuestros días. Actualmente existen varios exponentes, de controladores PID que tienen como principio de operación las reglas de Ziegler y Nichols [5].

Las técnicas de Ziegler y Nichols, sin embargo sólo pueden aplicarse a sistemas asintóticamente estables. El método de Ziegler y Nichols lazo abierto [6] requiere de una respuesta al escalón que se estabilice después de un tiempo, mientras que el método de lazo cerrado requiere de un ciclo límite estable [7].

3

2. PROBLEMÁTICA

7

La sintonía de un algoritmo de control consiste en seleccionar valores adecuados para sus parámetros. Por tanto, para el caso del controlador PID se trata de calcular los valores idóneos de sus parámetros de forma que se asegure que el sistema completo se comporta siguiendo unas especificaciones previamente definidas.

En las primeras aplicaciones de control PID el ajuste se basaba únicamente en la propia experiencia del operario y se utilizaban las recomendaciones del fabricante. Por otra parte, las reglas heurísticas de Ziegler y Nichols sólo son aplicables para el caso de plantas estables, sin embargo, en la industria no todos los sistemas son estables.

Las técnicas utilizadas para la sintonización de procesos integradores e inestables han requerido del conocimiento total o parcial del proceso, tal como puede observarse en [8,9]. Sin embargo, si se cuenta con un conocimiento pobre o nulo del proceso, estas técnicas no resultan apropiadas, además los métodos para la sintonización de controladores encargados de manejar estos procesos no son fáciles de implementar para un operario común

Si la prioridad es preservar el espíritu de las reglas de Ziegler y Nichols, lo ideal sería poder ocupar algunas mediciones de la respuesta temporal del proceso, lo cual en la práctica sería altamente riesgoso en procesos industriales inestables, sin embargo sería factible en sistemas integradores industriales si se plantean rangos de seguridad aceptables.

3. OBJETIVO

7

- Desarrollar reglas que permitan la sintonización de controladores P+D en procesos integradores e inestables con retardos siguiendo los pasos de la técnica de Ziegler-Nichols para sistemas del tipo integrador, respetando la idea de proveer un conjunto de reglas que permitan la sintonización a partir de las señales de entrada y salida, con la diferencia de que las reglas en lugar de ser obtenidas con base en la experiencia humana, son sintetizadas con la ayuda de un algoritmo evolutivo.
- Proponer un protocolo de pruebas que nos permita validar la confiabilidad de las reglas de sintonización propuestas

4. ESQUEMA GENERAL DEL PROYECTO

La estructura del proyecto sigue la secuencia que muestra la figura 3.1.

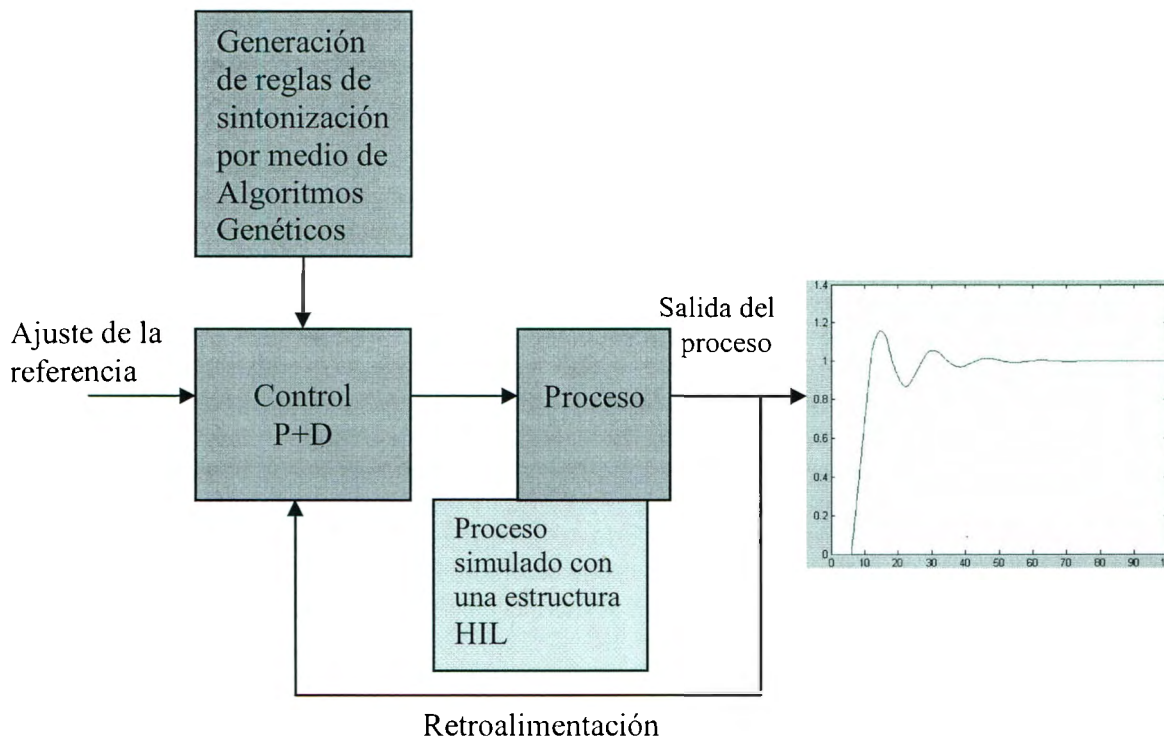


Fig. 4.1. Esquema General del Proyecto

En la primera etapa de realización de este proyecto, se generaron las reglas de sintonización para un control P+D con ayuda de Algoritmos y programación Genética.

Las reglas obtenidas se ajustaron a la referencia que se obtuvo de las técnicas existentes y finalmente fueron puestas a prueba utilizando MATLAB y una estructura HIL (Hardware In the Loop), ésta última con el propósito de darles validez y comprobar su eficiencia en un proceso ejecutado en tiempo real.

Los valores para la sintonización obtenidos a la salida del proceso se interconectan una red de retroalimentación para el control P+D y de esta manera se fueron perfeccionando las reglas hasta obtener los mejores valores para la sintonización para un control P+D.

7

5. CONCEPTOS TEÓRICOS

3

5.1 Control PID

La estructura del control PID más usual en la industria es la ISA

$$u(t) = K_p \left(e(t) + \frac{1}{T_i} \int_0^t e(t) dt + T_d \frac{de(t)}{dt} \right) \quad (5.1)$$

Esta estructura también conocida como algoritmo del libro [15], está asociada con las reglas de Ziegler-Nichols. Varias de las técnicas de sintonización de controladores PID para sistemas integradores o inestables incorporan a la ecuación (5.1) como la base de sus diseños.

Debido a la naturaleza dinámica de los sistemas integradores, la estructura de control más apropiada es un control P+D ya que la estructura del controlador agrega un cero en la zona de estabilidad al sistema, la ubicación de este cero está determinada por el arreglo de ganancias del controlador. Un controlador agrega también en teoría un polo en el infinito de la parte negativa del eje real esto elimina la probabilidad de contribuir con la inestabilidad del sistema agregando mas polos en la frontera de estabilidad lo que sucede con los controladores PI o PID. En la figura 5.1 se presenta un diagrama a bloques de un controlador de esta clase.

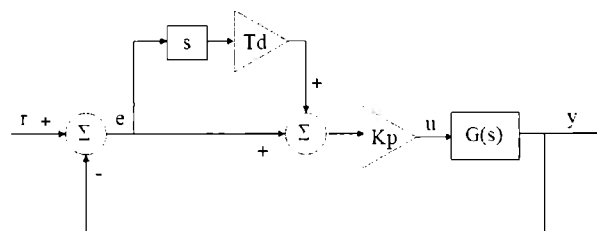


Fig. 5.1. Control PD ISA

De la figura 5.1 puede deducirse la función de transferencia en lazo cerrado

$$G_{l.c.}(s) = \frac{(T_d s + 1)K_p G(s)}{1 + (T_d s + 1)K_p G(s)} \quad (5.2)$$

Dado que el proceso considerado incorpora dinámica integradora, el proceso aporta su comportamiento a la dinámica PD y juega a favor del objetivo de control.

Ya que la propuesta presentada en este artículo está orientada a aplicaciones prácticas, se considera la siguiente aproximación discreta del controlador PD.

$$u(k) = K_p (e(k) + T_d (e(k) - e(k-1))) \quad (5.3)$$

5.2 Algoritmos Evolutivos

Los algoritmos evolutivos son un tipo de técnicas de inteligencia artificial basadas en la teoría de la selección natural. Los algoritmos genéticos [11] son probablemente el algoritmo evolutivo más conocido y aplicado.

En un proceso evolutivo natural, los individuos más aptos tienen mayores probabilidades de reproducción, lo que a su vez está ligado profundamente con la capacidad de supervivencia de cada individuo. A través del paso generacional, las nuevas poblaciones heredan con mayor probabilidad los atributos de los ancestros mejor adaptados. Ante la vista de un observador externo podría parecer que los individuos modifican su estructura a través del tiempo, con la finalidad de adaptarse al medio ambiente. La realidad es que sólo los individuos más aptos sobreviven.

Mediante el proceso evolutivo, la naturaleza encuentra respuestas. Los algoritmos genéticos emulan a dicho proceso, construyendo un medio ambiente virtual que es la pregunta, y permitiendo la evolución de individuos que, por su parte, conforman la respuesta.

El proceso evolutivo para la generación de reglas fue emulado por medio de un programa computacional programado en Matlab. A continuación se muestran las etapas del proceso evolutivo tomando como base el bosquejo general de un algoritmo genético (figura 5.2):

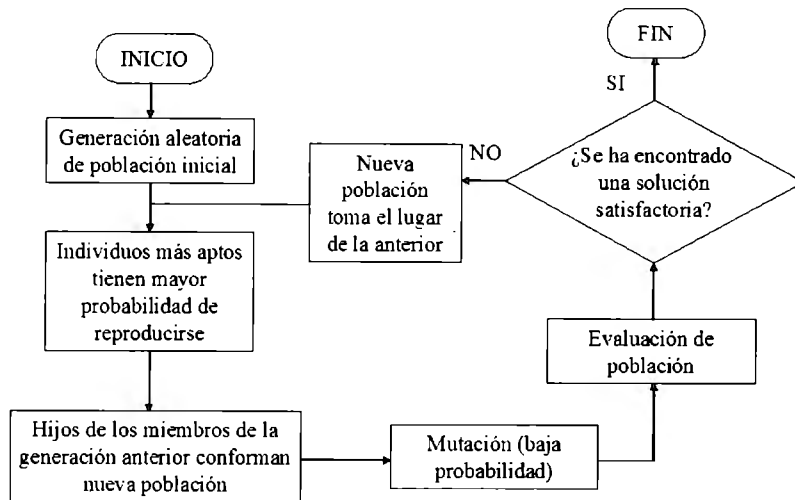


Fig. 5. 2 Bosquejo general de un algoritmo genético

7

5.2.1 Generación aleatoria de población inicial.

Esta generación se logra por medio de la formación de una matriz cuyo contenido se genera de manera aleatoria y cuyas dimensiones son [200x3], es decir, 200 individuos conformados por tres cromosomas: Parámetro1, Parámetro2 y Error, como se muestra en la siguiente figura:

Parámetro1	Parámetro2	Error
------------	------------	-------

La generación es a partir de números de 16 bits, los cuales se comienzan a generar a partir de una semilla, la cual fue fijada en 1024. Se llegó a esta conclusión después de varias pruebas heurísticas.

Para la primera generación, dado que no se ha realizado ninguna evaluación, no se toma en cuenta el contenido de la tercera columna. Para generaciones posteriores, el contenido de esta columna es generado a partir de la evaluación en la función de aptitud.

5.2.2 Individuos más aptos tienen mayor probabilidad de reproducirse.

Para identificar a los individuos más aptos se lleva a cabo una competencia o selección de estos individuos. Para la primera generación, esta selección se hace de manera aleatoria, sin embargo, para las generaciones posteriores se lleva a cabo una competencia, donde los individuos son comparados entre sí y se elige a los que tienen mejores aptitudes para resolver el problema, estos serán los padres de la próxima generación.

Esto se decide seleccionando a los individuos que al evaluarlos dieron el menor error, con base en el criterio IAE.

5.2.3 Hijos de los miembros de la generación anterior conforman nueva población.

Una vez que se ha determinado la cantidad de parejas “más aptas”, se lleva a cabo un proceso de reproducción, por medio de la combinación de los datos contenidos en cada individuo padre. Esta información contenida en sus genes es transmitida hacia sus hijos, y de este modo obtenemos una nueva población de individuos con mejores capacidades para resolver el problema.

5.2.4 Mutación (baja probabilidad)

Una etapa más en el proceso evolutivo es la adición de un factor de mutación para proporcionar diversidad a la población. Para nuestro caso está determinada por un factor del 30%, es decir, que se agrega mutación al 30% de la población de cada generación.

5.2.5 Evaluación de población

En este punto se cuenta con una población de amplia diversidad, cuyos individuos son más aptos que los individuos originales. Ahora es el momento de probarlos ante la resolución de un problema para el cual fueron diseñados.

Como vimos, los individuos están conformados por el Parámetro1 y el Parámetro2 que son los datos que el AG busca optimizar, es decir, el AG está dedicado a buscar los parámetros tales que evaluados en las reglas,

$$Kp = \text{Parámetro 1}/M$$

$$Td = \text{Parámetro 2} * L$$

cumplan con mayor eficiencia la Función de Aptitud determinada por el Criterio de Evaluación del Desempeño, que para este caso es la integral del error absoluto (IAE), en la sintonización de los procesos.

Es decir, se evalúa Parámetro1 y Parámetro2 en las reglas propuestas para sintonizar los sistemas contenidos en un banco de funciones de transferencia; y el IAE obtenido de cada sintonización es almacenado como tercer componente del individuo. Ahora se tienen individuos de Parámetro1, Parámetro2 y Error.

Una vez que se hace el barrido de toda la población, el Error se dispone en orden ascendente, quedando en primer lugar el individuo más apto, que contiene los mejores parámetros 1 y 2 para formar las reglas.

Para este punto se programó un conjunto de sistemas físicos cuyas pendientes estaban contenidas en el rango de 0.001 a 1000 y cuyos retardos abarcaron desde 0.01 seg. hasta 9 seg.

5.2.6 ¿Se ha encontrado una solución satisfactoria?

Conforme avanza el proceso evolutivo se llega a este punto donde se cuestiona si los individuos encontrados son los más aptos para ofrecer la solución. Si se determina que no lo son, se regresa al ciclo evolutivo y se llevan a cabo todas las etapas hasta llegar de nuevo a este punto.

Si se determina que se ha encontrado el individuo más apto, entonces se puede ofrecer la solución. Para nuestro caso, el número de generaciones que determinaron el final del ciclo evolutivo fue de 40. Al término de éstas, se pueden ofrecer los parámetros para proponer las reglas de sintonización.

5.3 Control PID genético

En años recientes se ha aprovechado la capacidad de optimización de los algoritmos genéticos en el control. En lo concerniente a los controladores PID, los algoritmos genéticos son empleados para optimizar los controladores ante condiciones particularmente demandantes, como por ejemplo [12].

La idea básica del PID genético es la formación de un cromosoma [11] cuyo contenido genético sean las ganancias del controlador PID (ver figura 5.3).

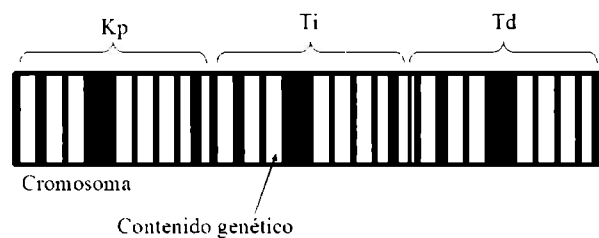


Fig. 5. 3 Cromosoma de ganancias.

Cada cromosoma es probado y evaluado. Los individuos con aptitud superior al promedio tendrán mayores oportunidades de reproducción. Las ganancias que permiten un mejor desempeño del control tienen mayor oportunidad de heredar su perfil del cromosoma.

5.4 Reglas de sintonización

5.4.1 Reglas de Ziegler y Nichols

J.G. Ziegler y N.B. Nichols ingenieros de Taylor publicaron en 1942, una serie de criterios para la sintonía de controladores de tres términos ó controladores PID. La principal ventaja de este desarrollo es que no se requiere de el modelo del proceso para la sintonía, ya que las ganancias se deciden a partir de la respuesta temporal de un proceso dado a ciertas excitaciones de entrada.

5.4.1.1 Ziegler Nichols lazo abierto

Este procedimiento se basa a la respuesta al escalón. Es necesario obtener la respuesta gráfica y realizar un trazado como el que se muestra en la figura 5.4.

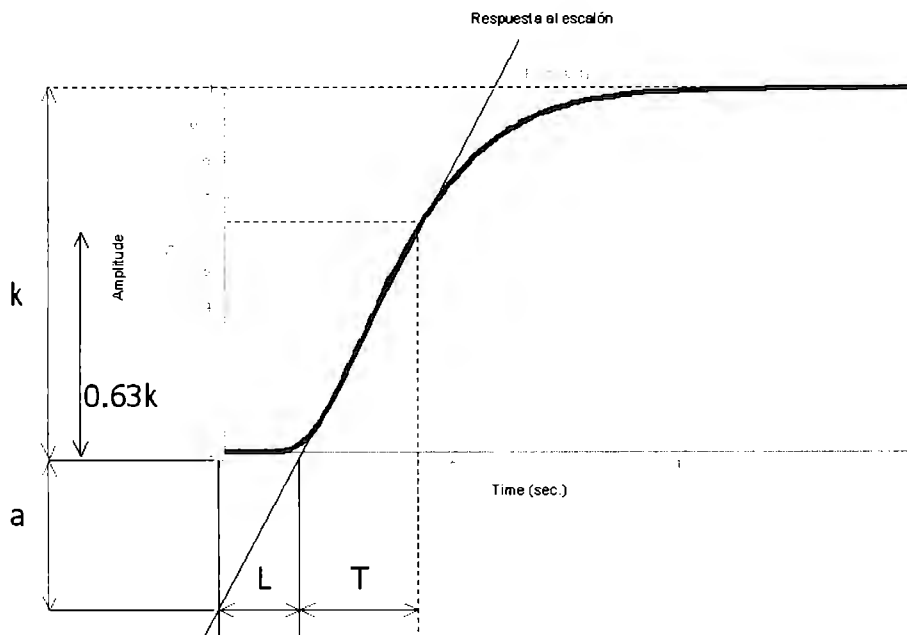


Fig. 5.4. Respuesta al escalón unitario de un proceso industrial típico

Los Parámetros regulador obtenidos por el método de Ziegler-Nichols lazo abierto Se muestran en la tabla 5.1.

Tabla 5.1. Reglas de Sintonización de Ziegler Nichols para lazo abierto.

Controlador	K_c	T_i	T_d
P	$1/a$		
PI	$0.9/a$	$3L$	

5.4.1.2 Ziegler Nichols lazo cerrado

El método original propuesto por Ziegler y Nichols consiste en contar con un lazo cerrado de control proporcional para una planta dada, e incrementar gradualmente la ganancia hasta lograr una oscilación sostenida en la salida, de la cual es medida su amplitud y frecuencia, utilizadas a su vez para calcular las ganancias del controlador PID.

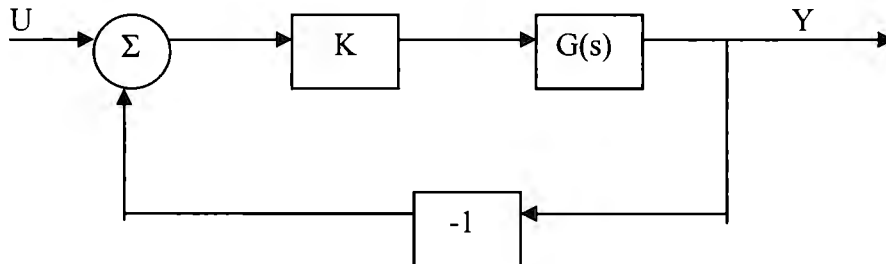


Fig 5.5. Diagrama a bloques de un sistema realimentado simple

Los parámetros obtenidos para este caso se muestran en la siguiente tabla (tabla 5.2).

Tabla 5.2 Parámetros del regulador obtenidos por Ziegler-Nichols lazo cerrado

Controlador	Amplificación K	Integración Ti	Derivativo Td
P	0.5 Ku		
PI	0.4 Ku	0.8 Tu	
PID	0.6 Ku	0.5 Tu	0.12 Tu

Donde k_c es la amplificación crítica, y T_c es el periodo último de la oscilación

5.4.2. Reglas de Visioli (para sistemas integradores de primer orden con retardo)

Visioli utilizó la capacidad de optimización de un algoritmo genético para reemplazar el papel de un experto en el desarrollo de tablas de sintonización heurística para controladores PID. En [15] Visioli presenta una variedad de tablas para sintonización de sistemas integradores e inestables de primer orden, bajo diferentes criterios de minimización de error. En la tabla 5.3 se presentan los criterios de optimización para la minimización de la integral cuadrática del error (ISE) en el caso de procesos integradores de primer orden de la forma

$$G(s) = \frac{K}{s} e^{-Ls} \quad (5.4)$$

donde K representa la ganancia del proceso integrador, mientras que L es el retardo en el transporte del sistema.

La principal desventaja de este método, es que requiere de una función de transferencia de la forma (5.4), lo cual implica la necesidad un proceso de identificación extra.

7

Tabla 5.3. Reglas de Sintonización de Visioli para sistemas integradores. Criterio ISE.

Parámetro PID	ISE
K_p	1.03/KL
T_i	-
T_d	0.49L

5.4.3 Técnica de sintonización propuesta por Eric Poulin y André Pomerleau para sistemas integradores

La idea básica de este método de sintonización es encontrar los parámetros del controlador que minimicen la distancia entre la función de transferencia de lazo abierto y un contorno específico que corresponda al pico máximo de resonancia (M_r) deseado.

Este método es posible manejar al mismo tiempo el pico máximo de sobretiro permitido y los márgenes mínimos de fase y amplitud. Está basado en el análisis de la respuesta de lazo abierto en frecuencia del proceso en serie con el controlador, lo cual encontramos representado convenientemente en la carta de Nichols. Los parámetros del controlador son ajustados de manera que cumplan con el pico máximo de resonancia para el lazo cerrado del sistema.

La carta de Nichols (ver figura 5.6) sobrepone la respuesta en frecuencia de lazo abierto $G(j\omega)$ y la respuesta en frecuencia de lazo cerrado $H(j\omega) = G(j\omega) / (1 + G(j\omega))$. El contorno representa amplitudes constantes de $H(j\omega)$. La fase del sistema de lazo abierto va desde $\langle G(j \cdot 0) = -180^\circ \text{ hasta } \langle G(j \cdot \infty) = -\infty^\circ$.

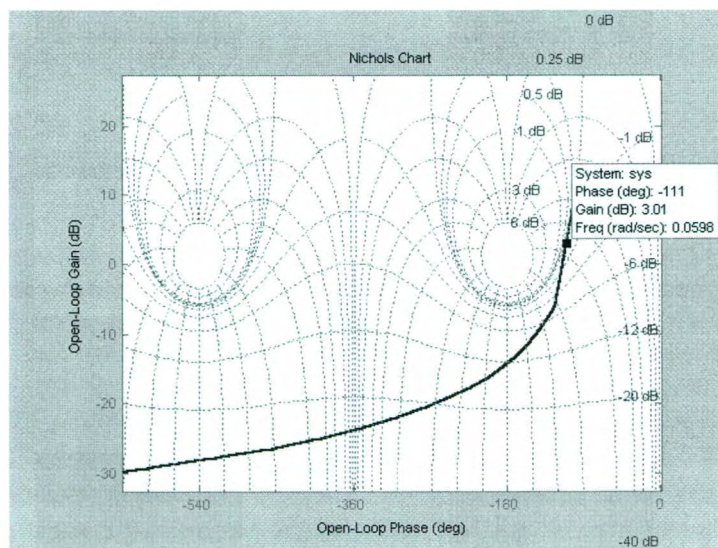


Fig. 5.6 Respuesta en frecuencia típica de un proceso integrador

El procedimiento diseñado para calcular los parámetros del controlador se describen a continuación [9]:

1. Primero se analiza la respuesta en frecuencia de lazo abierto $G(j\omega)$. La fase $\angle G(j\omega)$ tiene un máximo si $T_i > T_1$. Entonces se calculan los valores de la frecuencia $G(j\omega_{\max})$ y $\angle G(j\omega_{\max})$ en los cuales se cumple la condición.
2. Se calcula la constante de integración T_i del controlador PI para obtener el valor de fase deseado en ω_{\max} de acuerdo con el M_r especificado.
3. finalmente la ganancia proporcional K_c se ajusta de manera que el punto $G(j\omega_{\max})$ esté localizado en el punto más a la derecha de la elipse de M_r en la carta de Nichols.

La función de transferencia del controlador PI utilizado en esta técnica de sintonización es de la siguiente forma:

$$G_c(s) = \frac{K_c(T_i s + 1)}{T_i s} \quad (5.5)$$

Después de obtener la función de transferencia para el lazo abierto del sistema en serie con el proceso integrador de segundo orden, se aplican los pasos descritos anteriormente.

Para un sistema integrador de primer orden con un pico máximo de resonancia de 3 Db se tienen los resultados que muestra la tabla 5.4.

Tabla 5.4. Reglas de Sintonización de Visioli para sistemas integradores. Criterio ISE.

Parámetro PID	ITAE
K_p	$0.34 K_U$
T_i	$1.04 T_U$
T_d	-

Para un sistema de segundo orden el procedimiento a seguir es el siguiente. A partir de la función de transferencia de un proceso integrador de segundo orden (5.6)

$$G_p(s) = \frac{K_c e^{6s}}{s(T_1 s + 1)} \quad (5.6)$$

y la función de transferencia de un controlador PI (5.7)

$$G_c(s) = \frac{K_c(T_i s + 1)}{T_i s} \quad (5.7)$$

La ecuación de fase del sistema está dada por:

$$\angle G(j\omega) = -\pi - \arctan(T_1 \omega) - \omega\theta + \arctan(T_i \omega) \quad (5.8)$$

La frecuencia máxima ω_{\max} en la que ocurre la fase máxima está dada por:

$$\omega_{\max} = \sqrt{\frac{1}{T_i(T_1 + \theta)}} \quad (5.9)$$

y el valor máximo de la fase en relación con el pico máximo de resonancia está dado por:

$$\angle G(j\omega_{\max}) = \arccos \left[\sqrt{10^{0.1Mr} - 1} / 10^{0.5Mr} \right] - \pi \quad (5.10)$$

la constante de tiempo integral que nos da el $\angle G(j\omega_{\max})$ deseado se calcula de la siguiente manera:

$$T_i = 16(T_1 + \theta) / (2\angle G(j\omega_{\max}) + \pi)^2 \quad (5.11)$$

La relación entre el pico máximo de resonancia M_r y $|G(j\omega_{\max})|$ se visualiza en la carta de Nichols, analíticamente está dada por:

$$|G(j\omega_{\max})| = 10^{0.05Mr} / \sqrt{10^{0.1Mr} - 1} \quad (5.12)$$

Finalmente la ganancia del sistema está dada por:

$$K_c = \frac{T_i |G(j\omega_{\max})| \sqrt{T_1^2 \omega_{\max}^6 + \omega_{\max}^4}}{K_p \sqrt{T_i^2 \omega_{\max}^2 + 1}} \quad (5.13)$$

5.5 Sistemas integradores

Un sistema integrador natural no cumple con el criterio de estabilidad BIBO, es decir a una entrada acotada produce una salida que no es acotada. Encontramos diversos ejemplos de este comportamiento en algunos sistemas físicos como por ejemplo el llenado de un tanque para un flujo definido como constante, el cual se definirá como la entrada acotada del sistema y que produce un aumento de nivel que no convergerá a ningún valor en específico, si este sistema no se controla el contenido del tanque se desbordará.

Otro ejemplo es el control de posición de los motores acoplados a los dispositivos utilizados en robótica en donde la entrada acotada está definida como el voltaje y la salida de posición angular crecerá sin definir un valor de estabilidad, a menos que se introduzca un controlador. Estos sistemas no llegan a ser inestables ya que sus polos típicamente se encuentran en la región izquierda del plano complejo con alguna naturaleza críticamente estable, es decir con un polo en el eje imaginario.

5.5.1 Sistemas integradores de primer orden

Un sistema de primer orden es aquel cuya función de salida $G(s)$ está representada por:

$$G(s) = \frac{Ke^{-Ls}}{s} \quad (5.14)$$

Donde:

K = ganancia del sistema

L = retardo del sistema

Lo que se tiene es un sistema integrador puro, también conocidos como sistemas retardados de primer orden, retardados lineales, o retardados por transferencia exponencial y tienen la capacidad de Incrementar el orden del Modelo E/S del Sistema. Es importante mencionar que su respuesta en el lazo abierto tiene la forma que se muestra en la figura 5.7.

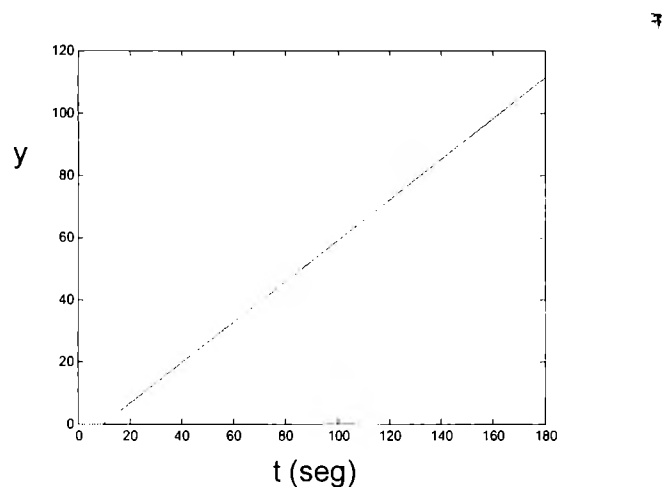


Fig. 5.7 Respuesta en lazo abierto para sistema integrador de primer orden

5.5.2 Sistemas integradores de segundo orden.

La función de transferencia para un proceso integrador de segundo orden está dada por la siguiente ecuación

$$G(s) = \frac{Ke^{-Ls}}{s(T_1s + 1)} \quad (5.15)$$

Donde:

K = ganancia del sistema

L = retardo del sistema

T_1 = constante de tiempo

Dado que el proceso incluye un integrador, no existe error estático para un cambio proporcional en la referencia. Cabe mencionar que este no es el caso para entradas perturbadas.

Por otra parte tenemos que su respuesta en el lazo abierto tiene la forma que se muestra en la figura 5.8.

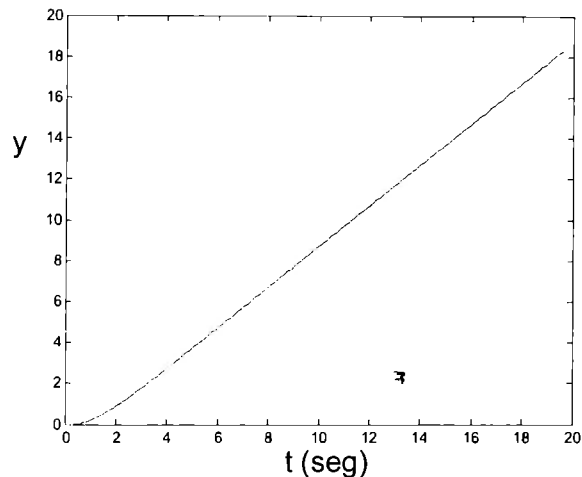


Fig. 5.8 Respuesta en lazo abierto al escalón unitario para un sistema integrador de segundo orden.

5.6 Índices de desempeño

La teoría de control moderno presume que los sistemas físicos pueden especificar cuantitativamente el rendimiento del sistema requerido [16]. Entonces un índice de desempeño puede ser calculado o medido y utilizado para evaluar el rendimiento del sistema.

Es necesaria una medida cuantitativa del rendimiento de un sistema para la optimización automática de parámetros de un sistema de control y para el diseño de sistemas óptimos. Consideramos un sistema de retroalimentación con la siguiente función de transferencia para lazo cerrado:

$$\frac{C(s)}{R(s)} = T(s) = \frac{G_c(s)G(s)}{1 + G_c(s)G(s)} \quad (5.16)$$

Si lo que se desea es mejorar el diseño de un sistema o diseñar un sistema de control, se necesita escoger un índice de desempeño.

El sistema se considera un sistema óptimo de control, respecto al criterio minimizado, cuando los parámetros del sistema son ajustados de tal manera que los índices se aproximan a valores extremos, comúnmente valores mínimos. Para que un índice de desempeño sea útil, debe ser un número que sea siempre positivo o cero. Entonces el mejor sistema está definido como el sistema que minimiza el índice de desempeño.

5.6.1 Índice IAE

Integral del error en valor absoluto (Integral of Absolute Errors). Se evalúa la siguiente integral:

$$IAE = \int_0^{\infty} |e(t)| \cdot dt \quad (5.16)$$

Sus características son [17]:

- Es de muy fácil aplicación
- No se pueden optimizar sistemas altamente sub ni altamente sobreamortiguados
- Difícil de evaluar analíticamente.

5.6.2 Índice ISE

Integral del error cuadrático , está definido a partir de:

$$ISE = \int_0^T e^2(t)dt \quad (5.17)$$

El límite superior T es un tiempo finito escogido de manera arbitraria de manera que la integral se aproxime al valor del estado estacionario. Usualmente es conveniente escoger T como el tiempo de establecimiento T_s . Este criterio discriminará entre los sistemas sobre-amortiguados y los sistemas sub-amortiguados.

El valor mínimo de la integral ocurre para un valor de amortiguamiento comprometido. Este índice es fácilmente adaptable a mediciones prácticas porque dado que un circuito cuadrado es fácilmente obtenible.

El error cuadrático es matemáticamente conveniente para propósitos analíticos y computacionales.

5.6.3 Índice ITAE

ITAE es la integral del tiempo multiplicado por el valor absoluto de la magnitud del error.

$$ITAE = \int_0^T t|e(t)|dt \quad (5.18)$$

Se distingue por:

- Los errores tardíos son más castigados
- Buena selectividad
- Difícil de evaluar analíticamente

6. SÍNTESIS DE LAS REGLAS

6.1 Metodología para desarrollar las reglas de sintonización.

La figura 6.1 es el diagrama de flujo que ilustra la metodología que se llevó a cabo para la obtención de las reglas de sintonización. Las herramientas utilizadas son los Algoritmos Genéticos y las técnicas de Sintonización existentes. El primer paso fue realizar una post-optimización de mejoras a las técnicas existentes y comprobar los resultados en la sintonización de una planta dada. En seguida, por medio de un banco de plantas, se generalizó la mejora hasta obtener un conjunto de reglas de sintonización basadas en la respuesta temporal.

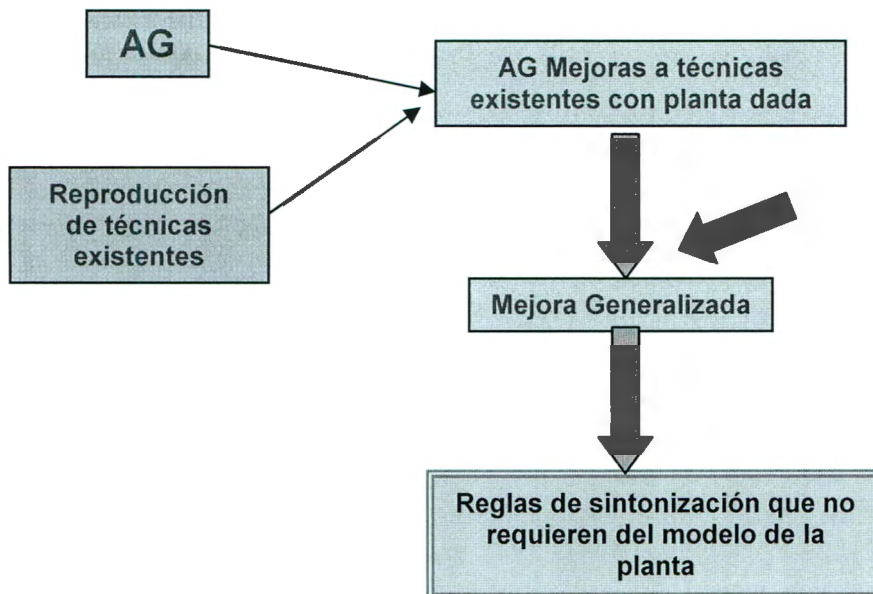


Figura 6.1. Metodología para el desarrollo de las reglas de sintonización.

6.2 Post-optimización del método.

La técnica de Visioli fue revisada y puesta en práctica en la sintonización de diversos procesos. Con la finalidad de realizar pruebas de verificación se programaron 30 procesos integradores cuyas pendientes abarcan valores desde 0.01 hasta 1000, con retardos comprendidos entre 0.1 y 9 segundos.

Las reglas empleadas por Visioli pueden interpretarse algorítmicamente como:

$$K_p = \text{parámetro } 1 / (K * L) \quad (6.1)$$

$$T_d = \text{parámetro } 2 * L \quad (6.2)$$

y son precisamente los parámetros 1 y 2 los optimizados por el algoritmo genético de Visioli. Se utilizó el criterio IAE para la construcción de la función de aptitud (F.A.) de un algoritmo genético independiente, la cual sirvió para obtener la post-optimización de (6.1) y (6.2) para el conjunto particular de las 30 plantas antes mencionadas. En la figura 6.2 se presenta el proceso evolutivo de dicha optimización. Puede observarse como decrece el error conforme aumenta el número de generaciones, hasta llegar a los parámetros más aptos que satisfacen la condición o función de aptitud (FA).

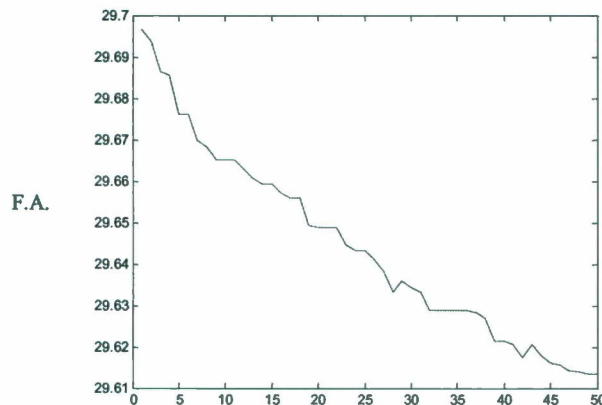


Fig. 6.2. Proceso evolutivo de la post-optimización.

La tabla 6.1 es una modificación de la tabla 5.3 donde se preserva la estructura original, pero se presentan los nuevos coeficientes proporcionados por la optimización. Es importante aclarar que la nueva tabla es más apropiada para las plantas que se incluyeron en el proceso de optimización, sin embargo, si tomamos en cuenta el siguiente proceso,

$$G(s) = \frac{0.0506}{s} e^{-6s} \quad (6.3)$$

el cual es presentado en [15] como planta de prueba, y aplicamos la tabla 6.1, se obtienen los resultados que se presentan en la figura 6.3.

Tabla 6.1: Post-optimización para las reglas de Visioli para sistemas integradores. Criterio IAE.

Parámetro PID	IAE
K_p	0.5992/KL
T_i	-
T_d	2.1883L

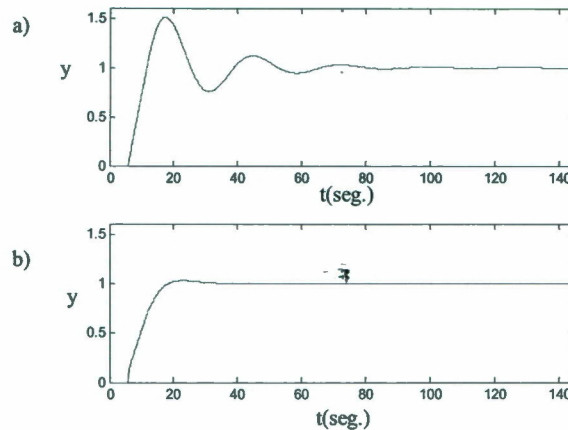


Fig. 6.3 a) Control para (6.3) utilizando la tabla 5.3 b) Control para (6.3) utilizando la tabla 6.1

Es importante hacer notar que (6.3) se prueba como un proceso muestreado a 10Hz y además no se incluyó dentro del grupo de 30 procesos para la optimización con el algoritmo genético, de lo que puede inferirse una capacidad de extrapolación aceptable.

6.3 Reglas basadas en la respuesta temporal.

6.3.1 Sistemas Integradores de Primer orden.

El conjunto de reglas que se propone para la sintonización de un proceso integrador sin la necesidad de contar con un modelo matemático de la forma de (5.7).

El proceso aplicado es similar al mencionado en la sección anterior, utilizando nuevamente como método de optimización a los algoritmos genéticos.

Es necesario evitar la dependencia de parámetros que sólo podrían ser obtenidos mediante un proceso de identificación. Además es importante favorecer que en la práctica el manejo de las reglas sea más simple y fácil de usar para el operador industrial, por lo que se optó por parámetros que pudieran medirse directamente de una respuesta temporal como son la pendiente (M) de la respuesta en lazo abierto y el retardo en el transporte (L).

Para obtener las ganancias K_p y T_d para sintonizar a la planta, se necesita una representación adecuada entre la pendiente y el retardo dentro el algoritmo genético. En

el trabajo actual se propuso una representación como una modificación de la presentada por Visioli, la cual es susceptible a mejoras.

El último paso para obtener las reglas, es realizar el proceso de optimización genética considerando el conjunto de plantas determinado con anterioridad. La función de aptitud considera nuevamente el criterio IAE.

En la tabla 6.2 se presentan los criterios que ya no dependen de los parámetros del modelo matemático del sistema, sino de la respuesta temporal del mismo.

Tabla 6.2: Reglas de Sintonización basadas en la respuesta temporal para sistemas integradores. Criterio IAE.

Parámetro PID	IAE
K_p	0.0747/M
T_i	-
T_d	0.015*L

Las partes más demandante del proceso de pruebas asociado a este desarrollo, son las relacionadas con procesos que no están incluidos en la optimización genética. Es muy importante decir que la tabla 6.2 es un resultado preliminar y que su mejor desempeño lo encuentra en procesos cuyos retardos son pequeños, pues la tabla no fue sintetizada mediante el uso de sistemas con grandes retardos en el transporte, por lo tanto, aún no se puede decir que la tabla 6.2 es general. A continuación se presentan algunos resultados asociados a la tabla 6.2.

Se considero el siguiente proceso integrador

$$G(s) = \frac{0.654}{s} e^{-10s} \quad (6.4)$$

Este sistema ante una entrada de un escalón unitario, tiene una respuesta integradora con una pendiente aproximada de 0.6, y para este caso el retardo en el transporte puede medirse directamente de la respuesta temporal, como el tiempo que tarda en responder el sistema a la entrada aplicada. En la figura 6.4 se presenta la respuesta de este sistema en lazo abierto

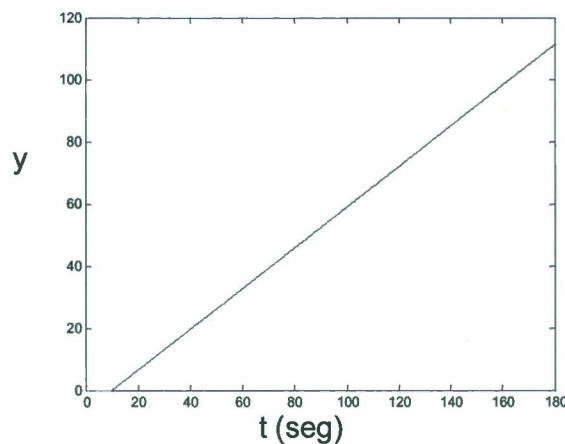


Fig. 6.4 Respuesta en lazo abierto para (6.4)

En la figura 6.5 se presenta una comparación entre el control resultante para (6.4) cuando es muestreado a 10Hz y se utilizan las tablas 5.3 y 6.2.

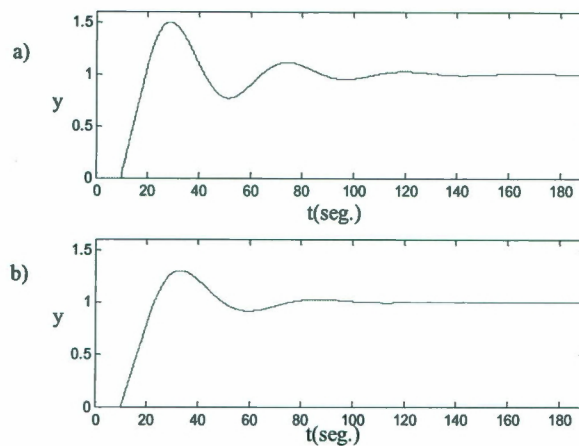


Fig. 6.5 a) Control para (6.4) utilizando la tabla 5.3 b) Control para (6.4) utilizando la tabla 6.2

De la sintonización para (6.4) se puede observar que al utilizar el método de Visioli el IAE es de 378.9529 y para la sintonización con el método propuesto el IAE es de 333.9096, esto es, se tiene una reducción del error en un 12 %.

En la siguiente figura se ilustra una comparación de los tres métodos de sintonización estudiados:

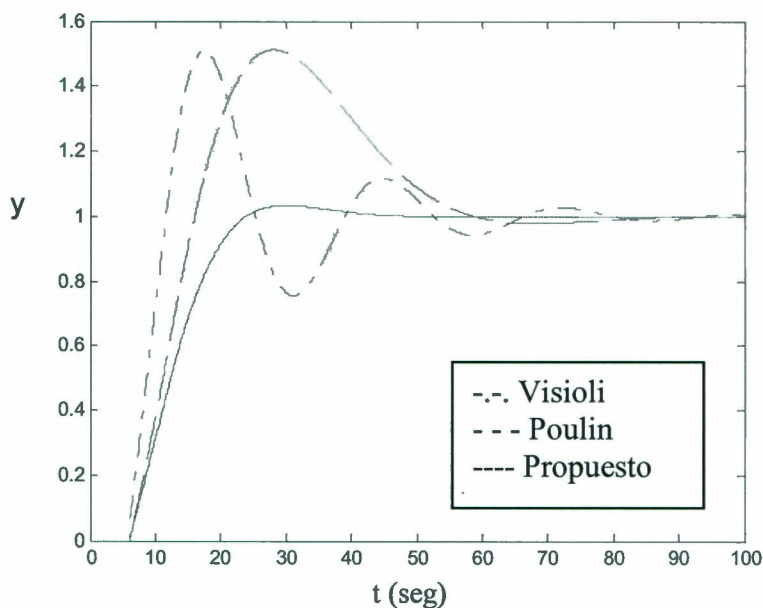


Fig. 6.6 Comparación entre los métodos de Visioli, Poulin y Propuesto.

Los errores que se obtienen a partir de las sintonizaciones realizadas con cada método se describen en la tabla 6.3.

Tabla 6.3 Comparación de errores a partir de cada método de sintonización para (6.5)

Método	IAE
1 Visioli	231.5908
2 Poulin	291.3737
3 Propuesto	194.4647

Como puede observarse en la tabla 6.3 y en la figura 6.7, el error obtenido con el método de sintonización propuesto es menor que el error obtenido con los otros dos métodos de sintonización.

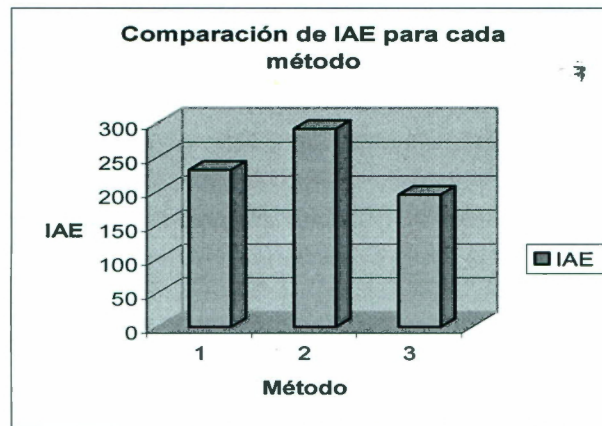


Fig. 6.7 Comparación del IAE para los métodos de Visioli, Poulin y Propuesto.

6.3.2 Sistemas Integradores de segundo orden

Por otra parte, se utilizó una metodología similar para obtener reglas de sintonización para sistemas de la forma de (5.8); en la siguiente tabla se presentan los resultados obtenidos a partir de las simulaciones.

Tabla 6.4. Reglas de Sintonización basadas en la respuesta temporal para sistemas integradores. Criterio IAE.

Parámetro PID	IAE
K_p	$0.06/M$
T_i	-
T_d	$0.019*L$

A continuación se presentan algunos resultados asociados a la tabla 6.4.

Se considero el siguiente proceso integrador

$$G(s) = \frac{e^{-0.2s}}{s(s+1)} \quad (6.6)$$

Este sistema ante una entrada de un escalón unitario, tiene una respuesta integradora con una pendiente aproximada de 0.9289, y para este caso el retardo en el transporte puede medirse directamente de la respuesta temporal, como el tiempo que tarda en responder el sistema a la entrada aplicada (figura 5.8). En la figura 5.9 se presenta una comparación entre el control resultante para (6.6) cuando es muestreado a 10Hz y se utiliza la tabla 6.4 y el método propuesto por Poulin.

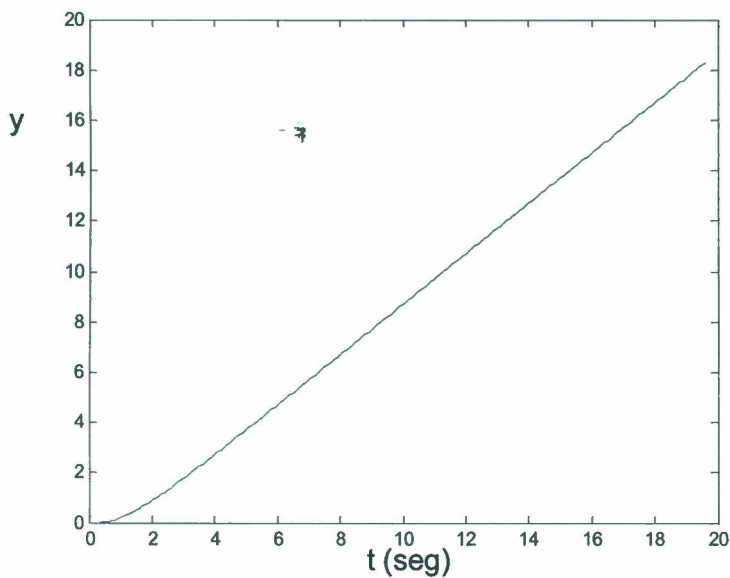


Fig. 6.8. Respuesta en lazo abierto para (5.6) ante una entrada escalón unitario.

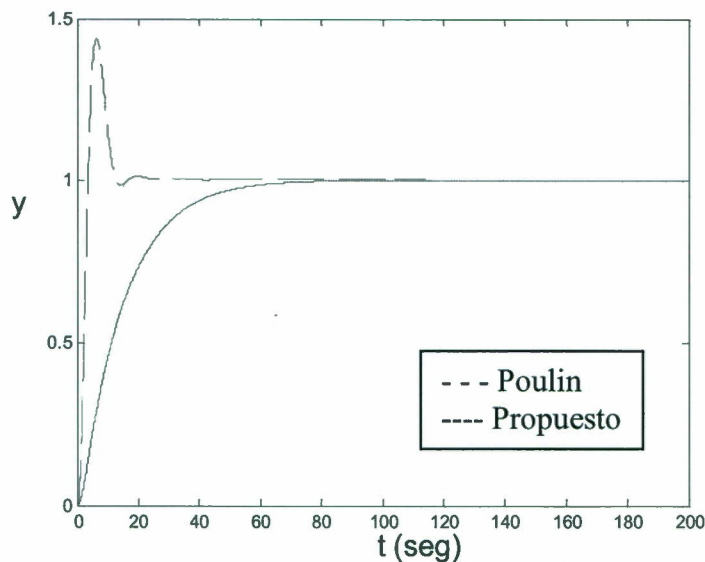


Fig. 6.9. Control para (5.6) utilizando la tabla 5.3 y el método de Poulin.

Como se observa en la figura 6.9, la respuesta que se obtiene al utilizar la técnica de sintonización propuesta para este tipo de sistemas es mejor que la sintonización a partir de Poulin y Pomerleau, ya que se obtiene un menor tiempo de establecimiento así como un menor sobretiro en la respuesta.

Cabe mencionar que las reglas fueron obtenidas utilizando un escalón unitario a la entrada de los lazos abiertos, para el cálculo de las pendientes. Debido a esto es importante notar que cuando la amplitud de la señal de entrada sea diferente a la unidad, la pendiente (M) debe ser calculada como $M_{nueva} = M/u$

El protocolo de síntesis que se propone en esta investigación atiende a la reducción de un criterio de error para seleccionar a los individuos en base de la función de aptitud. El algoritmo no contempla un análisis de optimización de robustez ante las perturbaciones. El análisis que se condujo referente a la robustez de las reglas consistió en verificar el lugar geométrico de las raíces del sistema de lazo cerrado, confirmando que para todos los casos en los que se utilizó la sintonización las ganancias propuestas no se encontraban en la frontera de estabilidad del sistema, así para cambios pequeños en los parámetros de la planta se mantendrá el control.

Por otro lado, el protocolo de pruebas no contempla la influencia de ruido en los sensores ni en la transmisión de las señales dentro del lazo de control.

7. PROTOCOLO DE PRUEBAS

Con el propósito de certificar las reglas de sintonización previamente establecidas se estableció un protocolo de pruebas que consistió en dos fases:

La primera tuvo por objetivo validar el método de sintonización mediante la implementación de un controlador analógico que se diseñó utilizando las tablas propuestas en la presente investigación para el control de una planta integradora de primer orden con retardo. En la segunda etapa se busco definir un esquema de pruebas que permitiera confirmar la confiabilidad de las reglas de sintonización proporcionando una herramienta con la que se pudiera emular diversas plantas mediante la estrategia de Hardware in the Loop (HIL).

La parte de la validación proporcionará una perspectiva de desempeño real de las reglas de sintonización al emplearlas para sintonizar el controlador de una planta integradora de primer orden que no pertenece al universo de sujetos empleados para la generación evolutiva.

7.1 PRUEBAS DE VALIDACIÓN

Para la fase de validación de las reglas definimos el diseño de un controlador Proporcional Derivativo para una planta integradora de primer orden con retardo, sintonizando las constantes de control mediante las reglas desarrolladas. En esta fase se contempló:

- Identificación y modelado de la planta a controlar
- Diseño de los controladores
- Simulación del sistema de lazo cerrado
- Simulación del efecto de la saturación propia de los componentes analógicos
- Implementación del controlador
- Resultados de las pruebas de lazo cerrado

7.1.1 Identificación y modelado de la planta

Se eligió una planta integradora de primer orden para el desarrollo de las pruebas de validación. Se utilizó un motor de corriente directa provisto con una caja de engranes reductora de velocidad. El motor tiene un rango de voltaje de operación máximo de 15 volts. La corriente de operación en vacío es de 80 mili amperes.

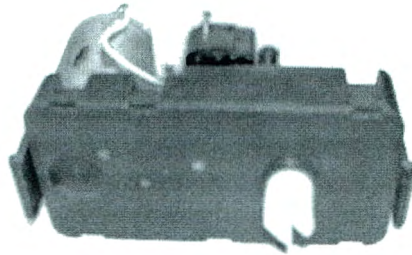


Fig 7.1. Motor empleado en las pruebas de validación

Al aplicar un voltaje constante a las terminales de polarización del motor se define una entrada de magnitud acotada, si se utiliza la posición angular como salida del sistema tendremos un valor en la salida que crece indefinidamente mientras se mantenga la entrada constante. Este comportamiento define al sistema como integrador de primer orden inestable en el sentido BIBO (entrada acotada-salida acotada.)

La naturaleza de la planta al ser determinada como integradora inestable de primer orden, se encuentra comprendida dentro del rango de validez definido para las reglas propuestas.

La prueba consistió en proponer un controlador Proporcional Derivativo (P+D) para regular la posición angular del motor. Los valores de las ganancias K_p y T_d serán determinados por las reglas de sintonización propuestas en este proyecto.

Para la identificación de la planta se diseñó un sistema sensor de posición acoplado al eje de giro del motor a un potenciómetro de múltiples vueltas de 5k Ω e insertándolo a una red resistiva conectada a un voltaje de 6 volts. El giro del motor modifica el valor resistivo en el potenciómetro. La salida del sistema será el valor de voltaje en el punto V_0 ilustrado en la figura 7.2. Se utilizó un impulso escalón de 10 volts en la entrada de polarización del motor para obtener la respuesta de la planta y proseguir con la identificación de los parámetros temporales que requiere la técnica de sintonización y con el objetivo de realizar una simulación del sistema de lazo cerrado se procedió también con la identificación del modelo de respuesta frecuencial de la planta.

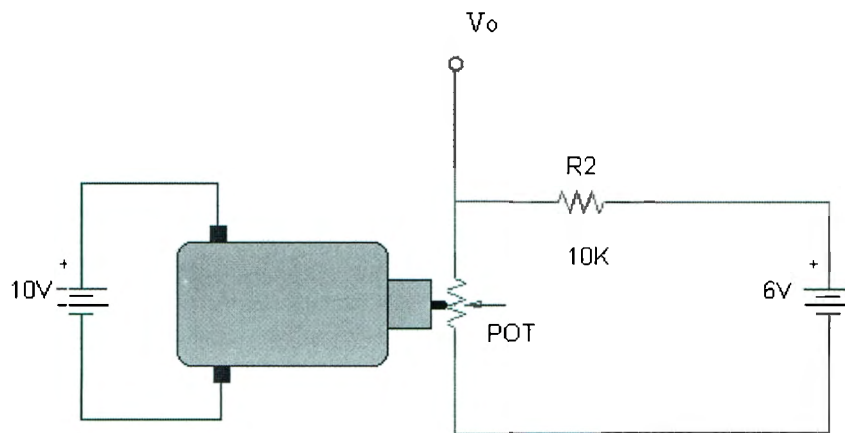


Fig. 7.2. Sensor de posición.

En la figura 7.3 presentamos la respuesta a la entrada escalón con magnitud de 10 volts que se aplicó al motor.

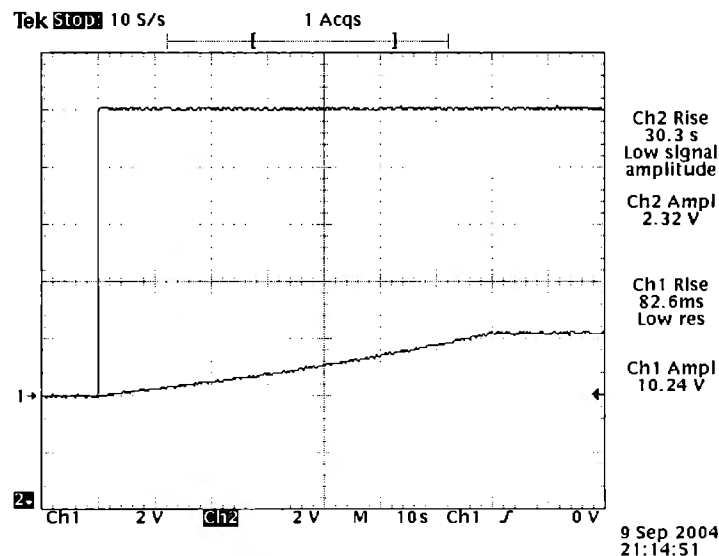


Fig. 7.3. Respuesta al escalón

Esta respuesta nos muestra un sistema que se puede aproximar a un sistema integrador de primer orden. Un sistema integrador puro no contempla retardo temporal y la señal de salida del sistema en lazo abierto crece indefinidamente. Las características propias de la construcción del motor y del método de monitoreo de la señal de salida resultan en la presencia de un retardo temporal consecuencia de que la energía aplicada al motor deberá mover la etapa mecánica de reducción de velocidad. La señal de salida no continua creciendo de forma indefinida debido a que el valor resistivo en el potenciómetro alcanza su valor máximo y el voltaje leído se satura en 2 volts.

Así para fines de análisis y diseño acotamos el comportamiento de la planta a un sistema integrador puro con un retardo temporal para los valores de voltaje de salida entre 0 y 2 volts.

7.1.2 Diseño de los controladores

Con base en la representación gráfica que se obtuvo en las mediciones se establecieron un retardo y una pendiente como parámetros temporales del sistema.

El retardo temporal **L** es de 8 décimas de segundo
 La pendiente **m** calculada es de 0.306 (volts/segundo)
 La magnitud de la entrada escalón es de 10 volts

Con los parámetros temporales obtenidos y las reglas de sintonización propuestas se obtuvieron los valores de Kp y Td para el controlador:

Kp	0.0135000000000
Td	12.29103797595452

Con los parámetros obtenidos se obtuvo el modelo de respuesta en frecuencia de la planta aproximándolo a la forma:

$$\frac{e^{(-sL)}k}{s} \quad (7.1)$$

El modelo de la planta queda entonces:

$$\frac{e^{(-0.8s)}0.0061333}{s} \quad (7.2)$$

Con el fin de realizar un análisis comparativo del desempeño del controlador utilizamos las tablas de sintonización que refieren al criterio ISE para un controlador Proporcional Derivativo (P+D) propuesto por Visioli y con referencia al criterio ITAE para el control Proporcional Integrador (P+I) propuesto por Poulin y Pomerleau.

Visioli, Control P+D

Kp	0.392
Td	167.93

Poulin, Control P+I

Kp	108.8
Ti	3.32

En la figura 7.4 se muestra el diagrama del sistema de lazo cerrado para la planta identificada y un controlador P+D sintonizado con las reglas propuestas en esta investigación y por Visioli.

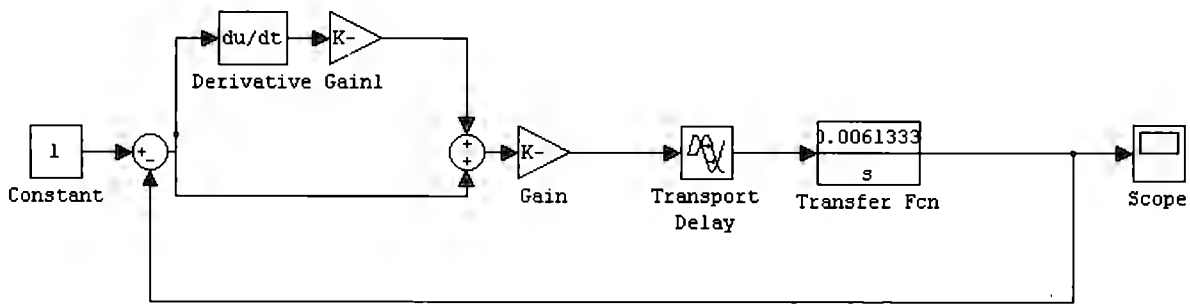


Fig. 7.4. Diagrama de lazo cerrado con un controlador P+D

En la figura 7.5 se muestra el diagrama del sistema de lazo cerrado para el control del sistema integrador identificado mediante un arreglo P+I sintonizado con las reglas propuestas por Poulin.

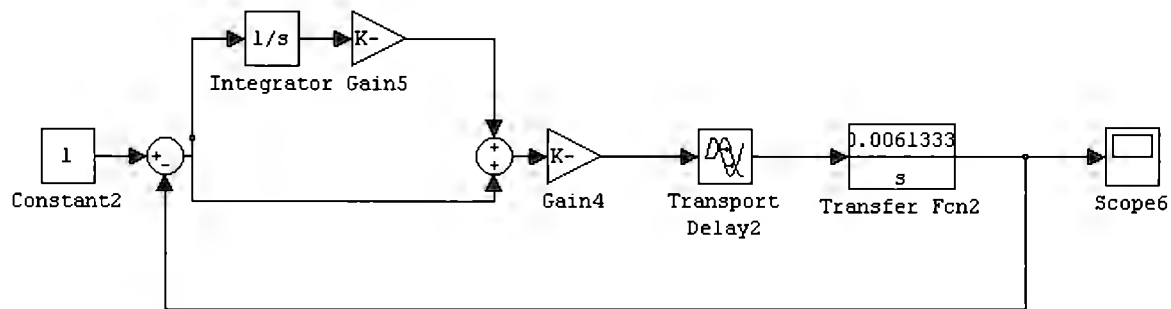


Fig. 7.5. Diagrama de lazo cerrado con un controlador P+I

7.1.3 Simulación del sistema de lazo cerrado

Como parte de la validación se realizó un análisis comparativo de las estrategias de sintonización mediante la simulación de la respuesta del sistema de lazo cerrado a una referencia de 1.5 volts.

7.1.3.1 P+D Visioli

En la figura 7.6 se muestra la respuesta del sistema de control de lazo cerrado utilizando un controlador P+D sintonizado con las reglas propuestas por Visioli.

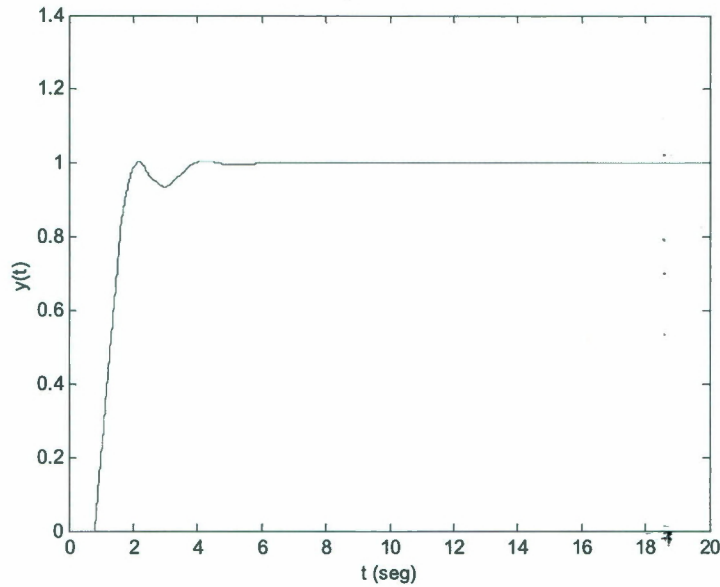


Fig. 7.6. Respuesta del sistema de control P+D (Visioli)

Esta estrategia de control presenta un tiempo de establecimiento de aproximadamente 6 segundos, dos ciclos oscilatorios sin un sobretiro significativo en la salida del sistema. Partiendo del análisis de la respuesta temporal podemos decir que el controlador tiene un muy buen desempeño.

Observando las constantes propuestas para el diseño de este controlador:

Kp	0.392
Td	167.93

Podemos observar una ganancia de 167.93 para la etapa derivativa del controlador, a partir del diseño de lazo utilizado para la simulación podemos puntualizar que para un error de 1 volt entre la referencia y la medición del sensor de posición tendremos una señal de control de mas de 100 volts. En la figura 7.7 se muestra la salida de la ley de control que resulta de utilizar este controlador.

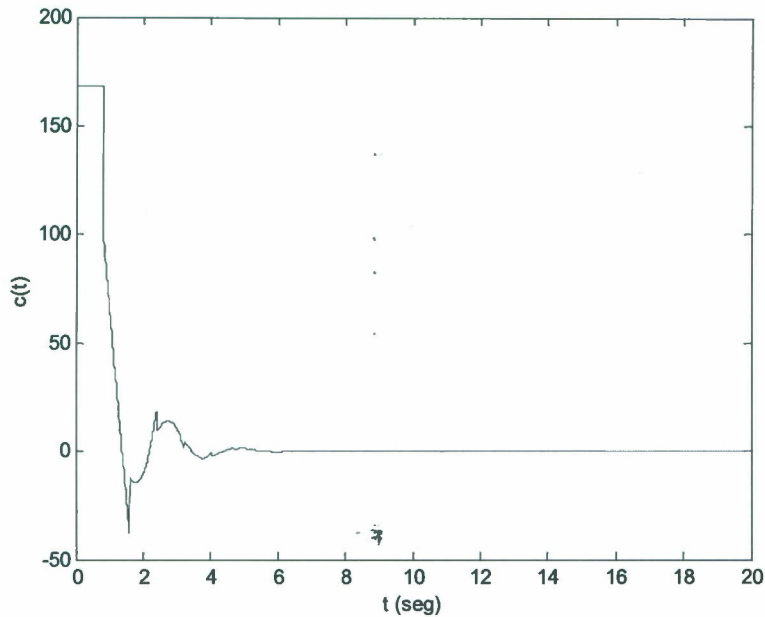


Fig. 7.7. Señal de control del sistema

En la figura 7.7 podemos ver que esta estrategia de control genera una señal con valores de voltaje muy elevados. La implementación práctica de un sistema que pueda responder a esta señal de control resulta energéticamente poco eficiente.

7.1.3.2 P+I Poulin

Ahora analizaremos las ganancias propuestas por Poulin para la sintonización de un controlador PI. Los valores de ganancias que se utilizaron para la simulación son:

Kp	108.8
Ti	3.32

La salida del sistema de lazo cerrado controlado por un control P+I se muestra en la figura 7.8.

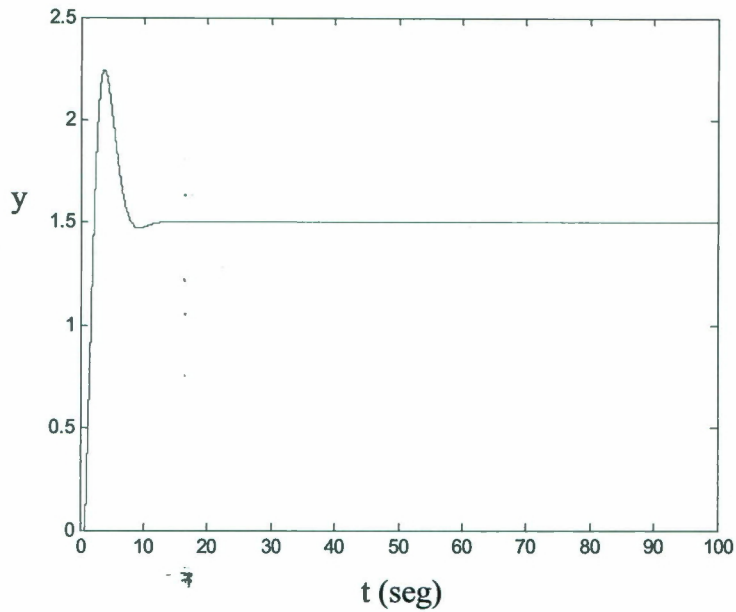


Fig. 7.8. Respuesta del sistema de control P+I (Poulin)

La respuesta temporal del sistema presenta un tiempo de establecimiento de aproximadamente 12 segundos con solo ciclo de oscilación y un sobrepico de 53%. Un sobrepico de esta magnitud puede resultar inapropiado para las aplicaciones de control de posición.

Las reglas de sintonización Propuestas por Poulin para la planta identificada muestran una ganancia proporcional de 108.8. en la figura 7.9 se presenta la señal de control que resulta de esta estrategia de sintonización.

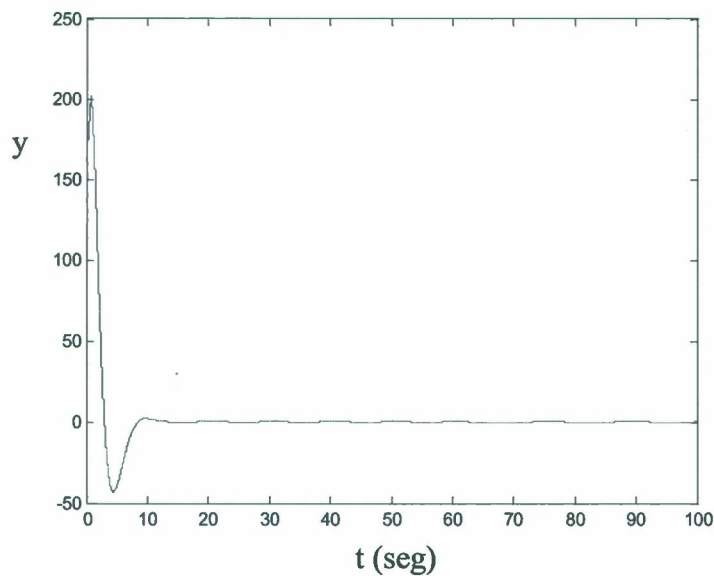


Fig. 7.9. Señal de control del sistema.

Podemos observar que la magnitud de la señal de control alcanza los 200 volts, esto representará una limitante para la implementación práctica del sistema de control analógico.

7.1.3.3 P+D Propuesto

A continuación tenemos los resultados de la simulación del controlador en lazo cerrado propuesto para este proyecto. En la figura 7.10 se muestra la salida del sistema de lazo cerrado de la planta definida para las pruebas y un controlador P+D sintonizado con las reglas propuestas en esta investigación.

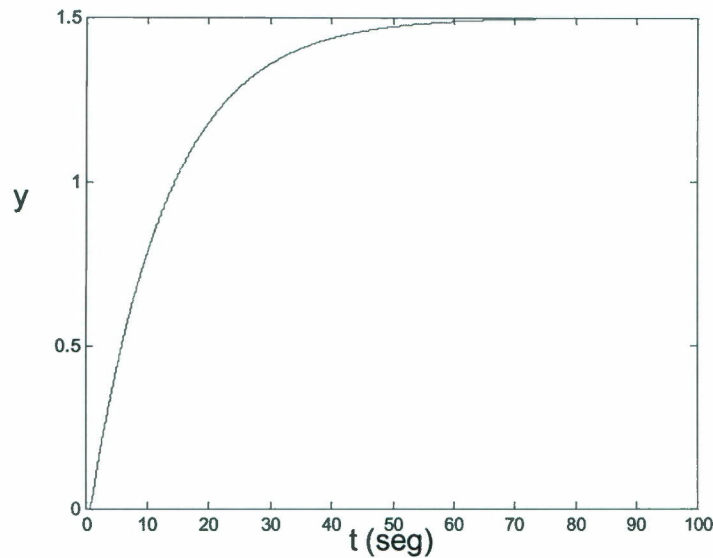


Fig. 7.10. Respuesta del sistema de control PD (Propuesta por esta investigación)

La respuesta temporal del sistema de lazo cerrado no presenta oscilaciones ni sobretiro pero tiene un tiempo de establecimiento considerablemente más largo. En la figura 7.11 se muestra la señal del control del sistema.

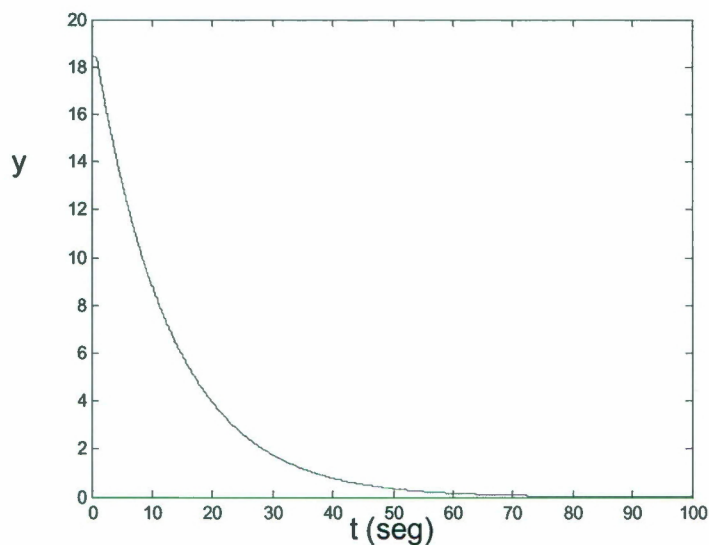


Fig. 7.11. Señal de control del sistema

Las constantes que resultan de las reglas de sintonización propuestas son:

Kp	0.01350000000000
Td	12.29103797595452

La señal de control del sistema alcanza una magnitud máxima de 18 volts. El sistema entonces resulta energéticamente más viable para su implementación.

A continuación se presenta un análisis de la respuesta de los sistemas de lazo cerrado considerando la saturación propia de los componentes analógicos que se utilizan típicamente para su construcción.

Se utilizó un elemento de saturación a 15 y -15 volts en la simulación de cada uno de los controladores considerados para esta etapa de pruebas.

7.1.4 Simulación del efecto de la saturación propia de los componentes analógicos

7.1.4.1 P+D Visioli

La señal de control del sistema se muestra en la figura 7.12. El valor máximo es de 15 volts. Esto influye en el tiempo de establecimiento del sistema que quedará en 19 segundos, aproximadamente 300% comparado con los 6 segundos obtenidos en la simulación sin saturación. Se eliminan también todos los ciclos de oscilación como se muestra en la figura 7.13 de la respuesta temporal del sistema con saturación.

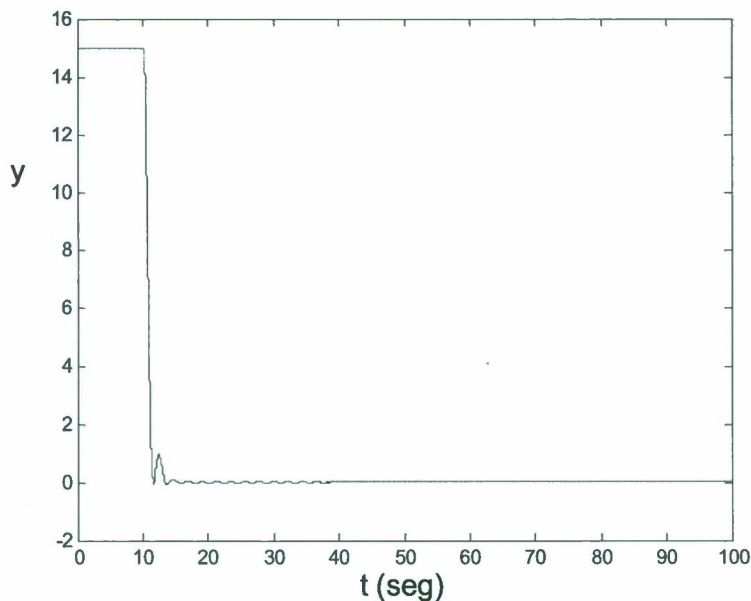


Fig. 7.12. Señal de control con saturación

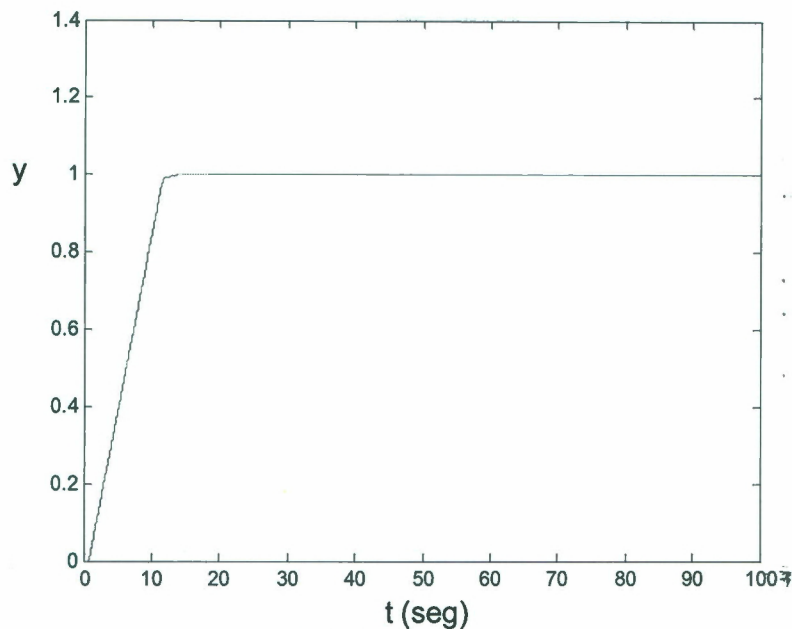


Fig. 7.13. Salida del sistema

7.1.4.2 P+I Poulin

La señal de control del sistema se muestra en la figura 7.14. El valor máximo es de 15 volts. La señal de control se satura en 15 y -15 volts. Al disminuir la contribución de la señal de control se aumenta el tiempo de establecimiento del sistema y se amplifica también el sobretiro porque la velocidad de reacción del sistema disminuye ya que no cuenta con señales de control por encima de la saturación de los amplificadores operacionales. Esto resulta en un sobretiro del 100% que se muestra en la figura 7.15. Este sobretiro prácticamente anula la implementación útil de este controlador para un control de posición aunque analíticamente sea estable.

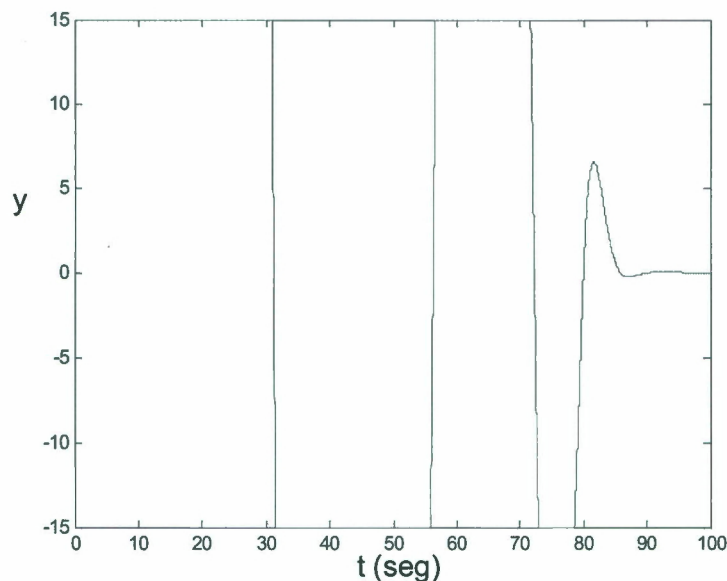


Fig. 7.14. Señal de control

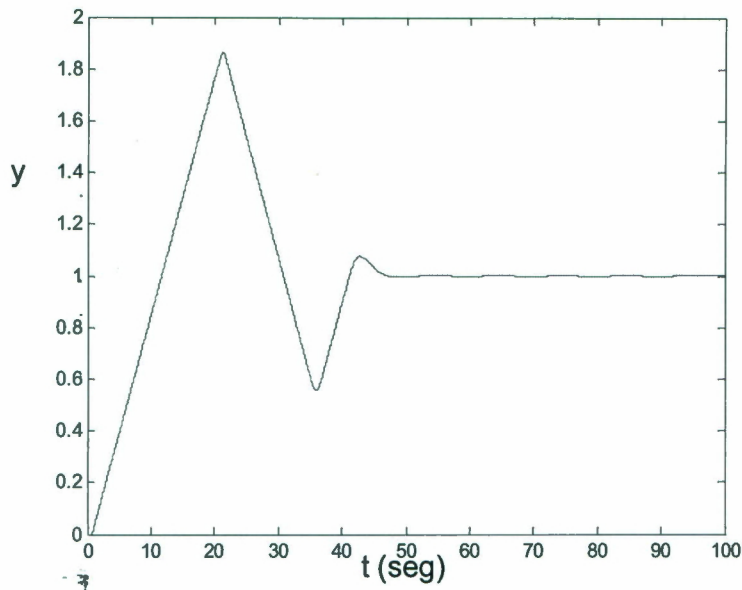


Figura 7.15. Salida del sistema

7.1.4.3 P+D propuesto

La señal de control del sistema que se muestra en la figura 7.16 se encuentra en saturación por un periodo de tiempo muy corto. Esto quiere decir que la señal de control ideal se aplica casi completamente a la planta, aun considerando la saturación de los componentes. Esto se ve reflejado en la salida del sistema de la figura 7.17 que no se ve significativamente modificada respecto de la salida estimada en la simulación ideal.

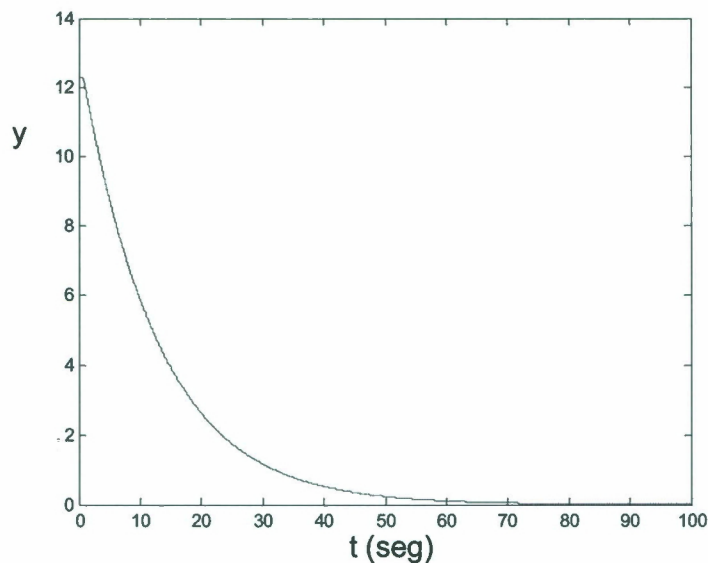


Fig. 7.16. Señal de control

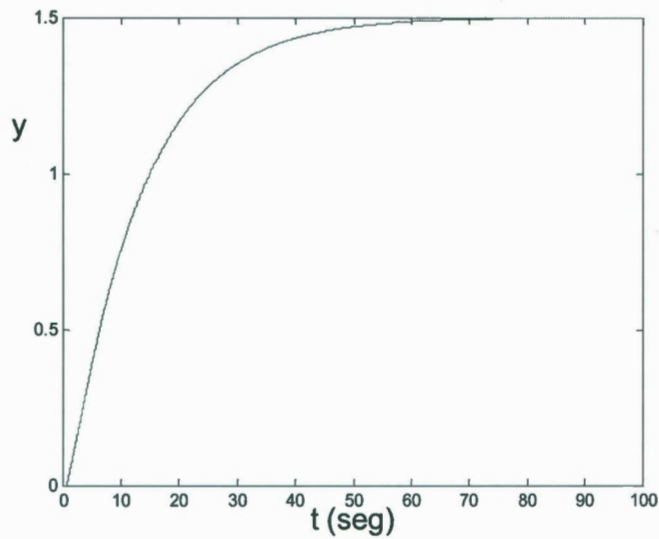


Fig. 7.17. Salida del sistema

Con este análisis podemos concluir que las reglas de control propuestas definen un controlador PD que estabiliza al sistema de lazo cerrado lo que cumple con el objetivo propuesto para el proyecto. Aunque podemos apuntar que el controlador propuesto tiene un desempeño satisfactorio al eliminar ciclos de oscilación y sobretiro, el controlador más eficiente en términos de tiempo de establecimiento es el propuesto por Visioli.

Para concluir con la fase de pruebas de validación se propone construir el controlador definido por las reglas que resultaron de los algoritmos genéticos y acoplar el control en lazo cerrado con el motor.

7.1.5 Implementación del controlador

Diseño del controlador que se utilizó para la prueba de validación:

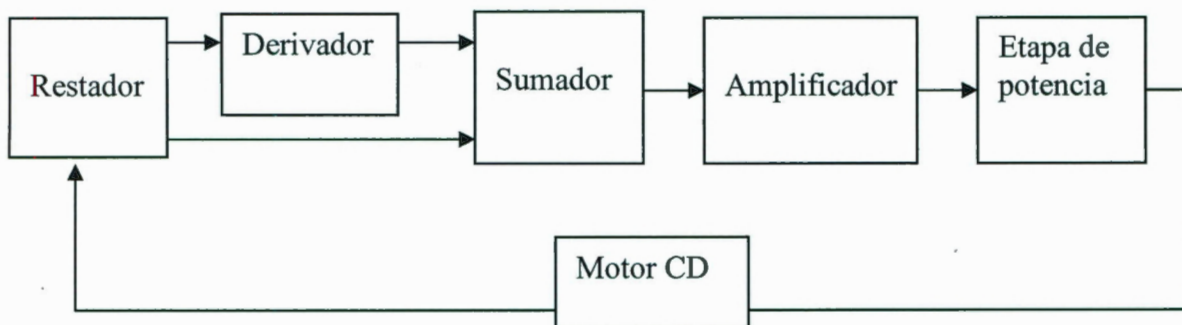


Fig. 7.18 Diseño esquemático del controlador

Para la implementación del controlador se utilizaron amplificadores operacionales LM741 de Texas Instruments.

7.1.5.1 Restador

En esta etapa se calcula el error restando la medición de posición del motor a la referencia, como la etapa de derivación, sumador y amplificación presentan un comportamiento inversor, en la etapa del restador se calcula (posición - referencia), de esta manera calculamos un error negativo que al pasar por las etapas del controlador con ganancia negativa producirán la señal de control adecuada. En V_1 se conecta el voltaje de referencia y en V_2 se conecta el voltaje del sensor de posición. El diagrama de conexión se muestra en la figura 7.18.

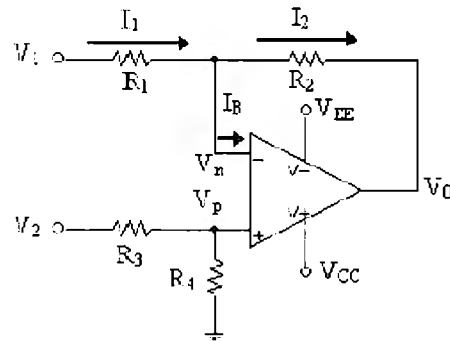


Fig. 7.19. Diagrama eléctrico del restador

Las ecuaciones que rigen la salida de la etapa restadora quedan como sigue:

$$V_o = V_2 \left(\frac{R_4}{R_4 + R_3} \right) \cdot \left(\frac{R_2 + R_1}{R_1} \right) - V_1 \cdot \left(\frac{R_2}{R_1} \right) \quad (7.3)$$

Si $R_1 = R_4 = R_2$ entonces

$$V_o = \left(\frac{R_2}{R_1} \right) \cdot (V_2 - V_1) \quad (7.4)$$

Para la implementación de esta etapa se utilizaron resistencias de 100kO para obtener una ganancia que puede ser considerada como unitaria.

7.1.5.2 Derivador

Se diseñó una etapa de derivación con una ventana de operación ideal de baja frecuencia. Con una frecuencia de corte en el límite inferior de 5Hz y una frecuencia superior de corte de 106 Hz. Se definió un capacitor de 1 microfaradio para esta etapa con una resistencia R_2 de 30kO.

Es altamente aconsejable utilizar un potenciómetro para la parte resistiva de esta etapa, esto permite manipular la ganancia Td y realizar la sintonización del controlador para diferentes sistemas.

La implementación eléctrica del dispositivo se describe en la figura 7.19.

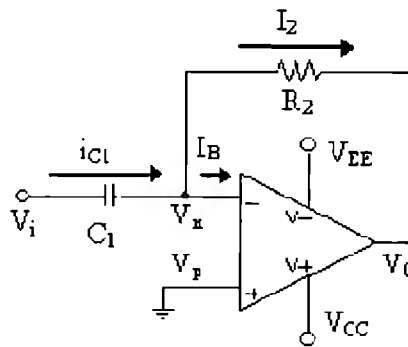


Fig. 7.20. Diagrama eléctrico de la etapa de derivación.

Las ecuación que modela el comportamiento del circuito quedan como sigue:

$$V_o = -R_2 \cdot C_1 \frac{d}{dt} V_i \quad (7.5)$$

Cabe anotar que la ganancia de voltaje del circuito depende de la frecuencia de la señal de entrada es por esto que la frecuencia de corte de la etapa de derivación deberá ser definida atendiendo a la velocidad de respuesta del sistema a controlar.

El motor que se incluirá en el lazo de control tiene una caja de reducción de velocidad por esto se definió una frecuencia de corte baja para el derivador.

7.1.5.3. Sumador

Se utilizó un sumador con ganancia unitaria para dejar toda la aportación de ganancia proporcional en un amplificador independiente sintonizable y evitar así errores en la señal de control. Se emplearon resistencias de 1kΩ para la implementación eléctrica de esta etapa.

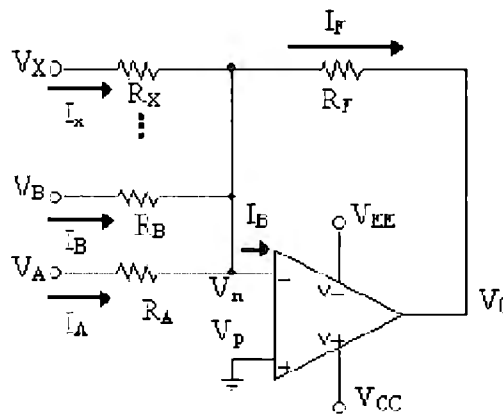


Fig. 7.21. Diagrama eléctrico del sumador

Las ecuaciones del comportamiento del sumador se definen como sigue:

$$V_O = -R_F \left(\frac{V_A}{R_A} + \frac{V_B}{R_B} + \dots + \frac{V_X}{R_X} \right) \quad (7.6)$$

$$\text{Si } R_A = R_B = \dots = R_X = R_1$$

$$V_O = -\left(\frac{R_F}{R_1} \right) \cdot (V_A + V_B + \dots + V_X) \quad (7.7)$$

7.1.5.4 Amplificador

En esta etapa se consigue la ganancia Kp para el controlador. El diagrama de implementación eléctrica se muestra en la figura 7.21. Para facilitar el proceso de sintonización se emplearon potenciómetros de 10kΩ para las resistencias marcadas como R1 y R2 en el diagrama.

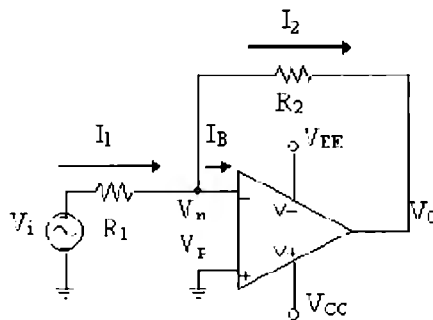


Fig. 7.22. Diagrama de conexión del amplificador

La ecuación de ganancia para el amplificador utilizado:

$$V_O = -V_i \frac{R_2}{R_1} \quad (7.8)$$

Las pruebas que se realizan para verificar el buen funcionamiento del dispositivo eléctrico consisten en aplicar voltajes constantes iguales en las terminales V₁ y V₂ del restador confirmando que no existe offset con una salida en 0 volts.

Es importante confirmar que las ganancias en cada etapa concuerden con las propuestas por la estrategia de sintonización y verificar que los elementos aritméticos tienen una ganancia unitaria.

La implementación eléctrica de los dispositivos se realizó basada en la propuesta en las notas de electrónica de M. en I. José Castillo Hernández.

7.1.5.4 Pruebas de lazo cerrado

El diagrama de prueba está dado por el diagrama de la figura 7.18

Sensor de posición:

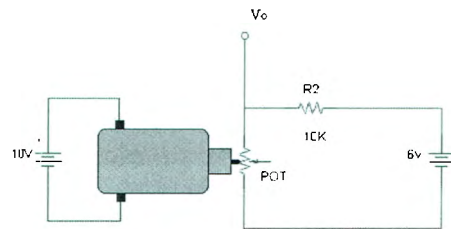


Figura 7.23. Condiciones de prueba

Etapas de potencia:

7

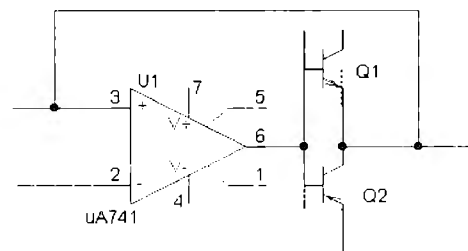


Figura 7.24. Condiciones de prueba

Condiciones de prueba:

Voltaje de polarización del controlador de acuerdo con las especificaciones del fabricante de los amplificadores operacionales $V_{cc} = 15$ / $-V_{cc} = -15$ volts. La red resistiva del sensor de posición se polariza con 6 volts.

El valor del voltaje de referencia es de 1.5 volts.

7.1.6 Resultados de las pruebas de lazo cerrado.

Gráficas de respuesta al control:

En la figura 7.25 se muestra la gráfica de la respuesta temporal del sistema de lazo cerrado implementado con las reglas de sintonización propuestas para el desarrollo del presente proyecto después de aplicar un escalón de 1.5 volts en la referencia.

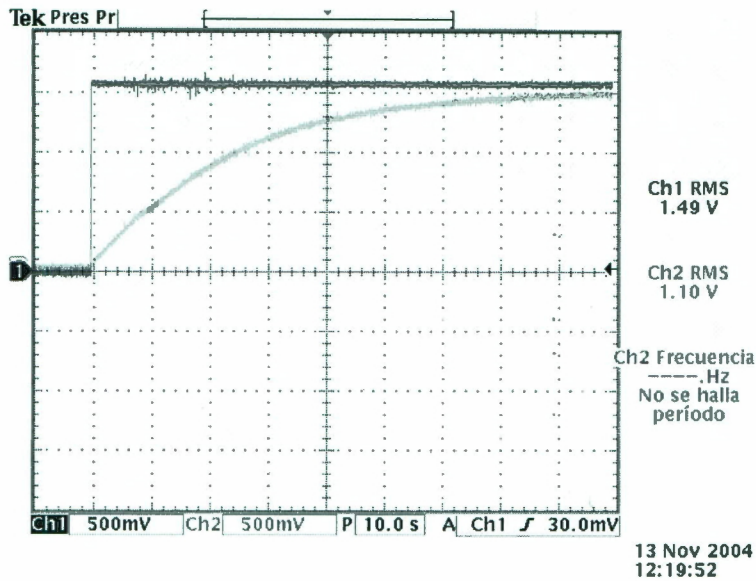


Figura 7.25. Señal de salida del sistema construido

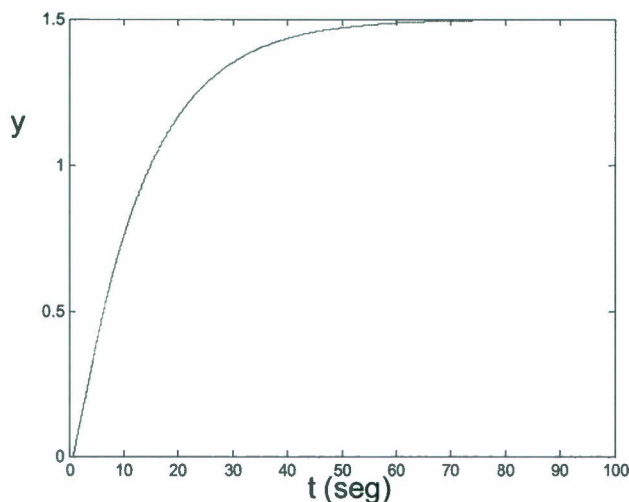


Figura 7.26. Salida de la simulación del control del sistema

El voltaje de referencia corresponde al canal 1 del osciloscopio, mientras que la posición angular del eje giratorio del motor se muestra en el canal 2. Podemos reconocer de la figura 7.25 que al conectar el sistema de lazo abierto integrador inestable de primer orden mostrado en la figura 7.3 en lazo cerrado con el controlador propuesto por las reglas de sintonización desarrolladas cumple con los criterios de estabilidad BIBO al presentar una salida acotada en 1.5 volts para una entrada acotada de 1.5 volts.

El controlador PD construido y sintonizado siguiendo la estrategia propuesta por esta investigación controló satisfactoriamente a una planta integradora inestable de primer orden.

Los resultados de las pruebas de lazo cerrado para el controlador acoplado a la planta real verifican la validez de las reglas de control propuestas en el presente desarrollo, puesto que el modelo del motor que sirvió como planta objetivo no pertenece al conjunto de plantas utilizados para la generación de las reglas de sintonización.

El análisis comparativo en la simulación proporciona valiosa información acerca del desempeño del controlador propuesto frente a las propuestas existentes. Esta información se utilizó para definir las modificaciones al algoritmo genético de manera que se mejora el desempeño de las reglas.

Como resultado de la mejora basada en una técnica existente de sintonización se obtiene una mejor primer aproximación al control de una planta. Esto reduce el esfuerzo de control.

7.2 Pruebas de confiabilidad

El objetivo de esta etapa fue la generación de un esquema de pruebas que permitiera emular el comportamiento de diferentes plantas y así brindar un universo más amplio para evaluar la confiabilidad de la técnica de sintonización propuesta. Los alcances que se definieron para cumplir con el objetivo de la prueba son:

- Generación de una interfaz HIL para la PC que permita entrada y salida de señales analógicas
- Modelado de una planta integradora de primer orden
- Simulación de la planta utilizando la interfaz de entrada y salida desarrollada
- Implementación del control de lazo cerrado utilizando las reglas desarrolladas

7.2.1 Generación de una interfaz HIL para la PC que permita entrada y salida de señales analógicas

7.2.1.1. Estrategia HIL.

La definición determinista de esta herramienta refiere a una metodología de prueba y simulación de los dispositivos y estrategias de control en tiempo real, tomando en cuenta los parámetros de operación reales del dispositivo. La estructura genérica de implementación de esta estrategia contempla un lazo de control formado por la parte mecánica y el dispositivo de control y la técnica consiste en sustituir dentro del lazo de control el sistema mecánico por un dispositivo de simulación que puede ser una PC o una SBC (computadora de una sola tarjeta), este dispositivo debe emular el comportamiento físico del sistema y enviar las mismas señales de retroalimentación al controlador. De esta forma el controlador no debe notar la diferencia entre un lazo cerrado con el sistema mecánico y el lazo de control con el HILS.

Esta herramienta parte de la necesidad de reducir el tiempo y el costo del desarrollo de sistemas físicos controlados electrónicamente.

Algunos sistemas que son delicados, costosos o complejos en su construcción son difíciles de probar para validar su funcionamiento óptimo dentro de las condiciones de proceso requeridas. La estrategia de HIL permite hacer la validación de los dispositivos de

control, probando su desempeño en regiones de operación demandantes sin poner en riesgo el equipo verdadero.

Las ventajas de utilizar esta herramienta en la fase de diseño para el control de sistemas intrincados son muchas; el ahorro que significa encontrar fallas de operación en una etapa temprana (previa a la construcción), reducción de tiempos de prueba del equipo una vez construido, re-utilización del sistema HIL para diversas plantas mecánicas, validación de operación de sistemas existentes ante potenciales cambios significativos en los parámetros que definen la región de operación normal del sistema.

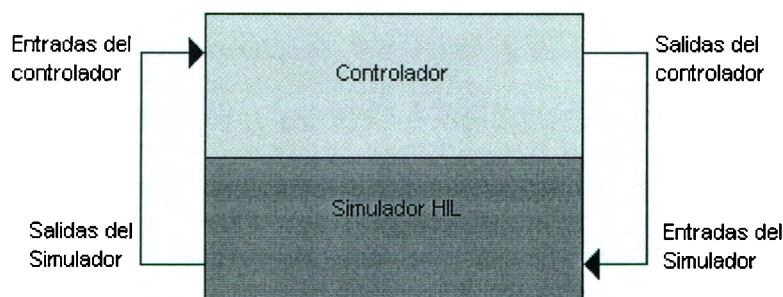


Figura 7.27. Diagrama conceptual de la estrategia HIL.

En la figura 7.27 se muestra un diagrama conceptual de un sistema HIL en donde se sustituye la planta física por un modelo programable dentro del lazo controlador puede ser de tipo analógico, digital, o semi-secuencial por esto los parámetros de calibración de las salidas se vuelven críticos ya que el rango de voltajes o corrientes de operación, detección e interpretación pueden ser muy diferentes entre un sistema y otro. Una buena arquitectura de implementación en el software de simulación utilizando una organización de tablas para las variables y parámetros, puede ayudar en gran medida para dar flexibilidad de re-uso al sistema.

7.2.1.2. Limitaciones de la estrategia HIL.

El sistema HIL no puede parar inmediatamente ya que todos los dispositivos incluidos incluyendo el dispositivo de programa de control embebido siguen corriendo con el nuevo valor de retroalimentación de cero. Esto se podría solucionar si se agregan puntos de interrupción dentro de la secuencia de funcionamiento, pero este procedimiento alteraría el desempeño de las pruebas.

Una simulación HIL no puede decir lo que está pasando dentro del dispositivo de control, HIL no es un sustituto de un emulador de circuitos, un analizador lógico o un corrector de software. La estrategia únicamente puede leer las salidas del controlador.

7.2.1.3 HIL comparada con la simulación convencional.

Actualmente el acceso generalizado de los desarrolladores técnicos a las computadoras ha convertido a la simulación en una herramienta común. La simulación puede implicar diversos procesos de abstracción para generar un programa para simular el comportamiento de un material o un sistema o la utilización de Software de paquete para

realizar las simulaciones. La simulación de los sistemas mecánicos en general se realiza en la PC a una velocidad mucho mayor que el tiempo de proceso real del sistema. Este proceso es muy similar para el desarrollo de sistemas embebidos, el diseñador probará el software en la PC antes de exportarlo al procesador de 8 bits que será el dispositivo de control real. Las pruebas consisten en engañar al sistema embebido con entradas y salidas generadas por el diseñador.

Existen tres diferencias principales entre la simulación convencional y la estrategia HIL:

- La información que resulta de una simulación ordinaria es una serie de puntos que se pueden graficar para generar una curva de comportamiento, no se generan señales de Hardware que se puedan utilizar como retroalimentación para el controlador.
- El sistema HIL funciona en tiempo real
- En una simulación HIL las pruebas se hacen con el Hardware que se utiliza en el sistema final.

7.2.1.4 Adquisición y salida de datos.

El objetivo de usar la estrategia HIL es sustituir a la planta física por la computadora, por esto es indispensable el uso de una interfaz de entrada y salida de señales analógicas. Para la implementación de esta etapa se utiliza una tarjeta de mediciones analógicas con comunicación USB, modelo miniLAB 1008 de Measurement Computing ilustrada en la figura 7.28.

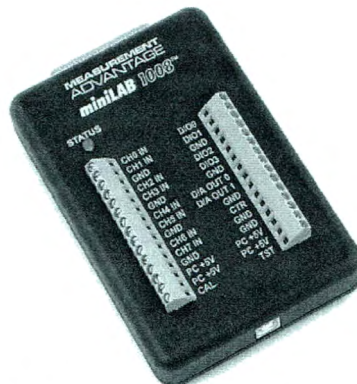


Figura 7.28. Tarjeta de medición analógica

Esta tarjeta proporciona la etapa de entrada y salida de las señales analógicas. La salida analógica de la computadora fue utilizada como retroalimentación del lazo de control, mientras que la entrada analógica recibirá la ley de control.

Salida Analógica

El convertidor D/A de la salida es de tipo PWM con una resolución de 10 bits, lo que nos da un paso de $(1/1024)$, el rango máximo de salida es de 0 a 5 volts con una corriente de hasta 30 mili-amperes. La velocidad de salida de cada canal independiente puede llegar hasta 100 muestras por segundo definido por el software.

Entrada Analógica

La tarjeta utiliza un convertidor A/D de aproximaciones sucesivas para generar la señal digital a partir de la entrada analógica con una resolución de 11 bits en modo independiente y 12 bits en modo diferencial. La tarjeta tiene 8 canales de entrada analógica que pueden ser conectados en forma independiente refiriendo la medición a la tierra del dispositivo o en forma diferencial refiriendo la señal de entrada a otro canal de esta forma únicamente se tendrán 4 canales disponibles. El valor máximo de voltaje de entrada es de 10 volts en forma independiente y 20 volts en forma diferencial con una corriente máxima de 70 micro ampers.

La velocidad de muestreo es de hasta 50 muestras por segundo controlado por software y hasta 1200 muestras en el modo de muestreo continuo.

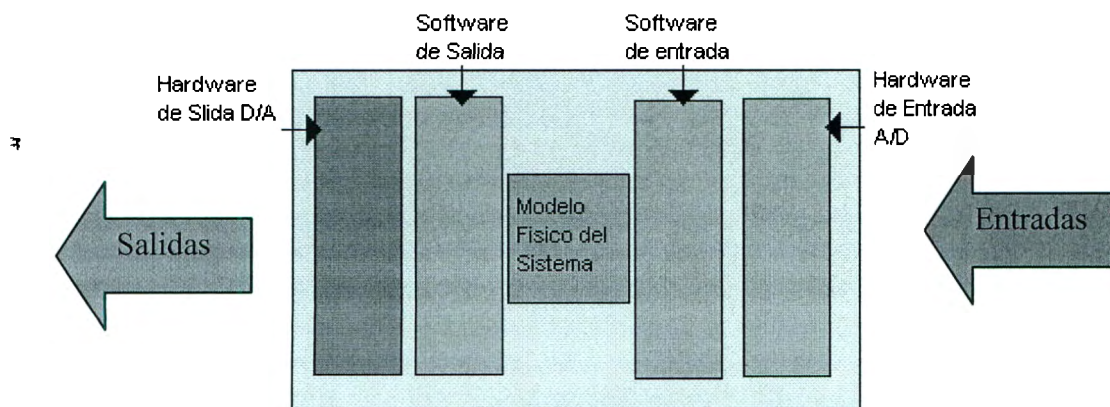


Figura 7.29. Arquitectura HIL, Algoritmo de entrada y salida de señales analógicas

7.2.2 Modelado de una planta integradora de primer orden

Para la simulación de las plantas partimos del modelado matemático basado en la forma de (7.1) que representa a un sistema integrador puro con un retardo temporal.

Esta representación en donde se pueden modificar los parámetros de la ecuación nos permite generar el modelo de diversas plantas. Para evaluar la efectividad en la aproximación de este modelo tomamos la respuesta en frecuencia identificada para el motor de corriente directa objeto de las pruebas, esta respuesta esta dada en (7.2)

En la figura 7.30 se muestra la comparación de la respuesta temporal obtenida en forma experimental y el modelo matemático con una saturación a 2 volts.

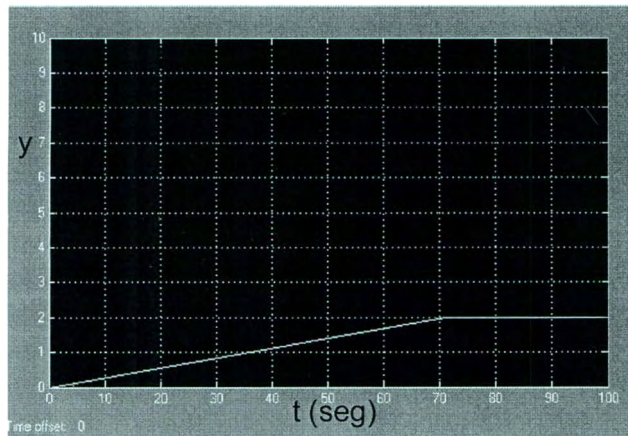
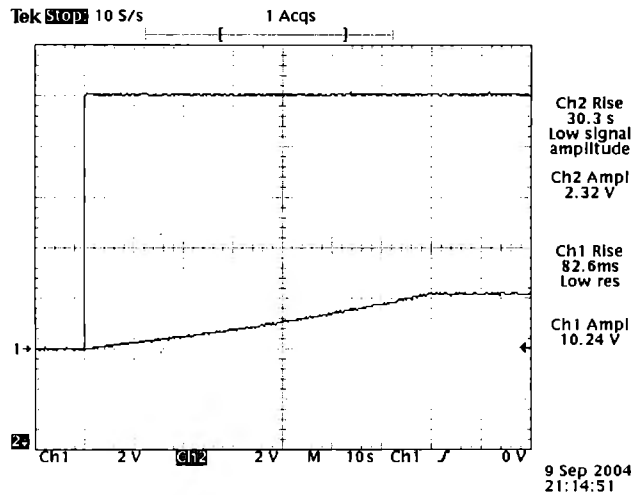


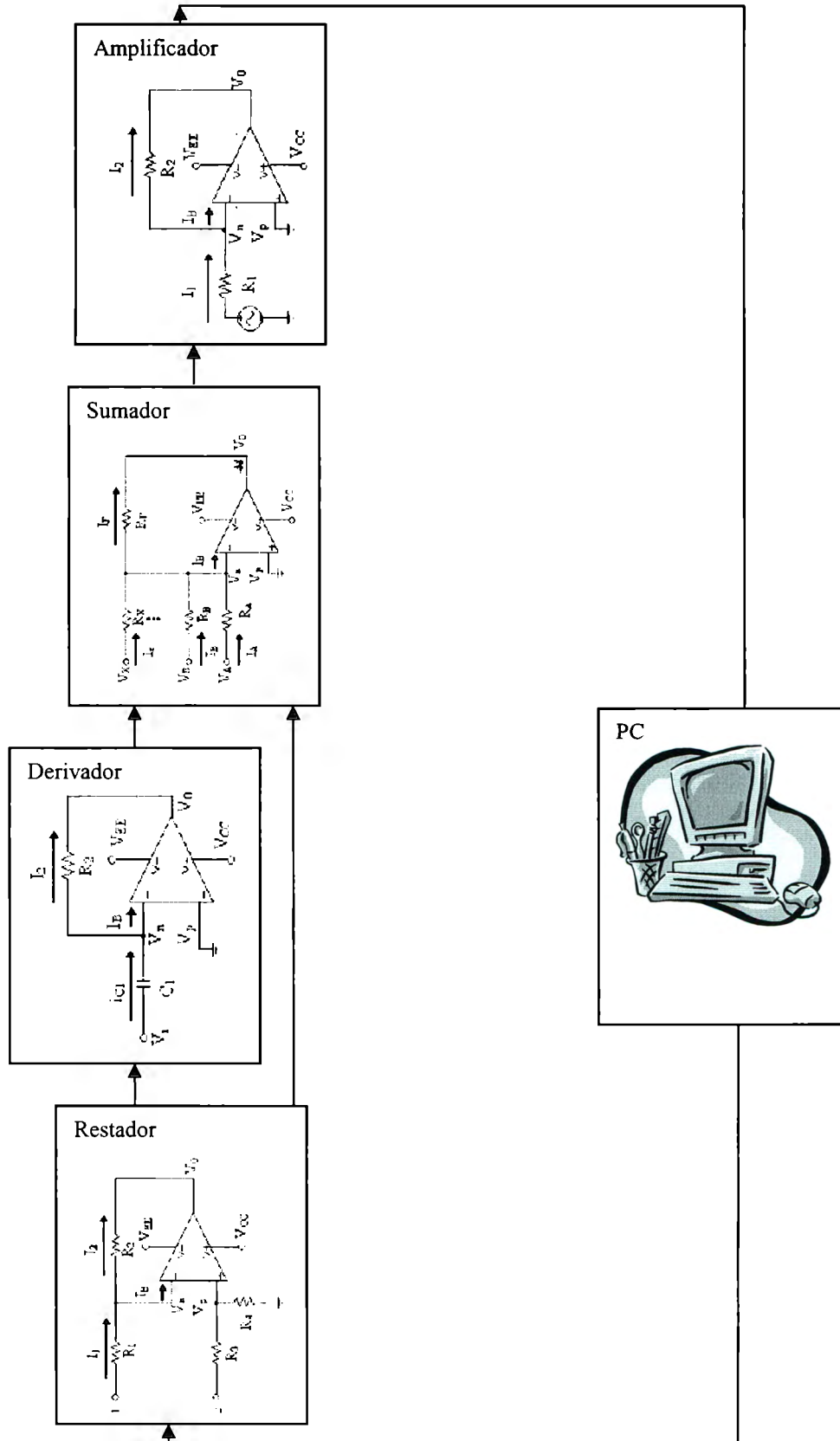
Figura 7.30. Comparación del modelo con la planta real.

7.2.3 Implementación del control de lazo cerrado utilizando las reglas desarrolladas

El controlador utilizado para las pruebas de confiabilidad emplea el mismo método de diseño y construcción definido para el controlador empleado en la prueba de validación. Al utilizar resistencias variables en las etapas de ganancia derivativa y proporcional el control PD se puede sintonizar para el control de diversas plantas.

La etapa de potencia no fue requerida para realizar las pruebas de confiabilidad, ya que la computadora, al sustituir a la planta física no demandará una corriente que no pueda ser suministrada por los amplificadores operacionales considerados para la implementación del controlador. De esta manera la prueba HIL validará la confiabilidad de la estrategia de sintonización utilizando los valores de la señal de control, procesándolos con el modelo determinado para la prueba.

En el diagrama siguiente se muestra el lazo de control que incluye la estrategia de pruebas HIL.



7.2.4 Simulación de la planta utilizando la interfaz de entrada y salida desarrollada

El objetivo de la simulación es obtener una salida de voltaje en tiempo real que nos permita comprobar el funcionamiento del controlador.

Una vez que se determinó el modelo de respuesta en frecuencia de la planta, se procede con la discretización de la ecuación utilizando Matlab. A partir de la ecuación discreta se obtiene la ecuación en diferencias para el modelo, esta ecuación permite encontrar un modelo iterativo a partir del cual se genera el código de emulación de la salida a partir de la entrada de la señal de control.

El programa utilizado comprende tres bloques principales: la lectura de la señal de control, el algoritmo iterativo que emula el comportamiento físico de la planta y la salida del sistema en tiempo real. La velocidad de procesamiento de la computadora permite generar el vector de valores en una fracción del tiempo real de respuesta, por esto la parte crítica del algoritmo diseñado fue programar un retardo dentro del algoritmo iterativo que se ve reflejado en el tamaño de los pasos de resolución de la salida. La salida del sistema presenta una saturación en 5 volts por las especificaciones de funcionamiento de la tarjeta de salida de datos.

En la figura 7.31 se ve la respuesta del sistema HIL emulando la salida de un sistema integrador. Este sistema no cumple con el criterio de estabilidad BIBO (entrada acotada – salida acotada) ya que presenta una salida que crece ante una entrada de voltaje acotada registrada por el convertidor analógico-digital.

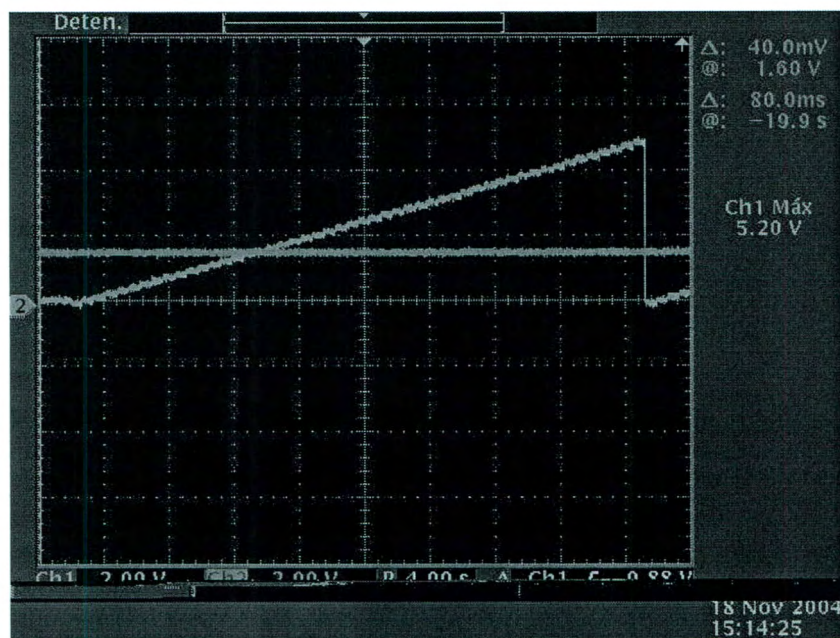


Figura 7.31. Comparación del modelo con la planta real.

El algoritmo permite tener una emulación en tiempo real de una salida analógica de voltaje que corresponde a una planta integradora de primer orden con retardo.

7.2.5 Resultados de la prueba de lazo cerrado.

En la figura 7.32 se muestra la respuesta del sistema de simulación HIL al conectarlo en lazo cerrado con el controlador analógico. El sistema está realizando el tiempo real el cálculo de la salida de la planta programada respondiendo a la entrada de control analógica. La señal de control como se ilustró en las simulaciones del controlador propuesto por esta investigación decrece asintóticamente el programa está usando esa entrada de voltaje y calcula la salida de posición angular de un motor de CD, al aplicarle un voltaje 0 como resultado de que el error calculado también es cero la salida se estabiliza en la referencia.

En las pruebas se modificó la referencia y el sistema HIL es capaz de simular el cambio del sistema en tiempo real acotado a una salida de 5 volts por los parámetros de funcionamiento de la tarjeta.

El sistema se vuelve estable en sentido BIBO al obtener una respuesta acotada que converge con la referencia de voltaje en la entrada.

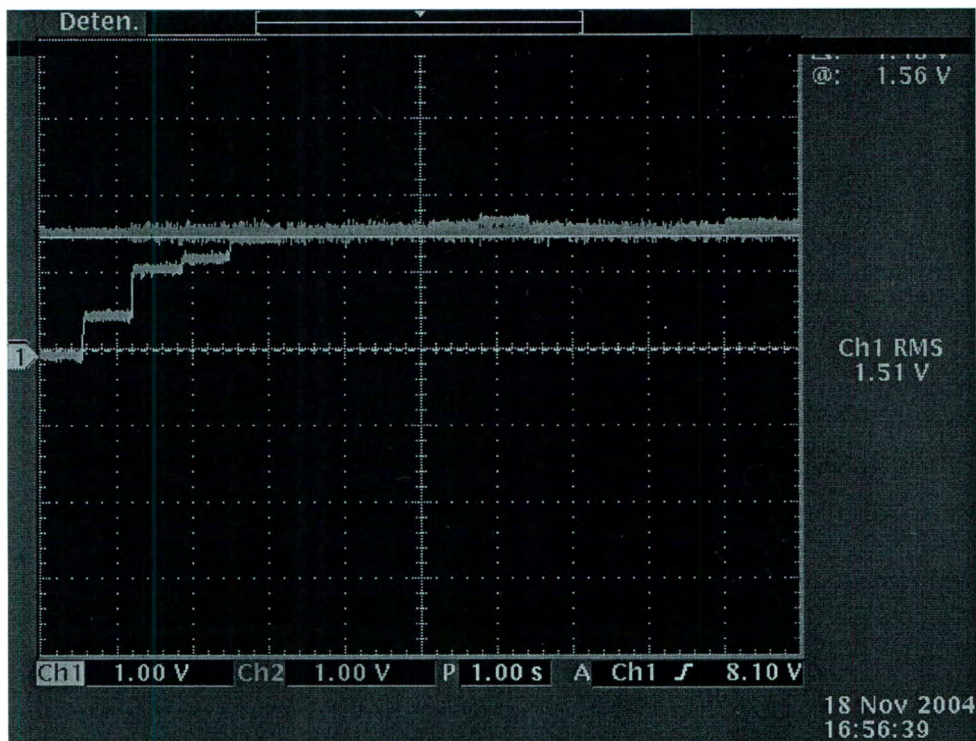


Figura 7.32. Comparación del modelo con la planta real

El desarrollo del dispositivo HIL permite la posibilidad de simular la respuesta en tiempo real de una planta integradora proporcionando la señal analógica de voltaje que se utiliza como retroalimentación para el lazo de control. La resolución del convertidor DA / AD de entrada y salida proporciona una resolución mínima de 10 bits para un rango de salida de 5 volts, lo que significa un paso de salida analógica de 0.0048828125 volts. Esta resolución permite una buena simulación de la señal. La resolución que se logró para el dispositivo HIL puede ser mejorada modificando los retardos programados para simular la respuesta en tiempo real.

8. CONCLUSIONES

Los resultados de las pruebas confirmaron la validez de las reglas propuestas, esto cumple con el objetivo del proyecto ya que las tablas obtenidas son útiles para la sintonización de sistemas integradores con retardo cuyos datos pudieran ser medidos directamente de la respuesta temporal.

Dado que el uso de las tablas sólo requiere la medición directa de las señales de entrada y salida del proceso, éstas pueden ser adoptadas fácilmente a la aplicación industrial.

Finalmente la idea de obtener reglas con ayuda de algoritmos evolutivos es en sí valiosa, pues es un camino poco explorado que en el mediano plazo puede rendir muy buenos frutos en aplicaciones de control.

9. REFERENCIAS

- [1] Rhinehart R.R. "The century's greatest contributions to control practice" ISA Transactions 39, pp. 3-13, 2000.
- [2] Bennet S. "Nicolas Minorsky and the Automatic Steering of Ships" IEEE Control Systems Magazine, pp. 10-15, November 1984.
- [3] Bennet S. "A Brief History of Automatic Control" IEEE Control Systems Magazine, pp. 17-25, June 1996.
- [4] Bennet S. "Development of the PID Controller" IEEE Control Systems Magazine, pp. 58-65, December 1993.
- [5] Hägglund T., Åström K.J. "Industrial Adaptive Controllers Based on Frequency Response Techniques", Automatica, Vol. 27, No. 4, pp. 594-609
- [6] Åström K.J., Hägglund T., PID Controllers: Theory, Design, and Tuning, ISA organization 1995.
- [7] Åström K.J., et al (ed.) , Adaptive Control Filtering, and Signal processing, Springer-Verlag 1995
- [8] Shafiei Z., Shenton A. T., "Tuning of PID - type Controllers for stable and unstable systems with Time Delay", Automatica, Vol. 30, No. 10, pp. 1609-1615, 1994.
- [9] Poulin E., Pomerlaur A. "PID tuning for integrating and unstable processes", IEE Proc. – Control Theory Appl. Vol. 143. No. 5, September 1996
- [10] Åström K. J., Wittenmark B. Adaptive Control. Second edition, Addison Wesley 1995.
- [11] Golberg D., Genetic Algorithms in Search, Optimization and Machine Learning, Addison Wesley, 1989.
- [12] Krohling R.A., Rey UJ. P., "Design of Optimal Disturbance Rejection PID Controllers Using Genetic Algorithms", IEEE Transactions on Evolutionary Computation, Vol. 5, No. 1, pp. 78-82, 2001.
- [13] Paz-Ramos M.A., Torres-Jimenez J., Quintero-Mármol-Márquez E., "Proportional-Integral-Derivative Controllers Tuning for Unstable and Integral Processes Using Genetic Algorithms" ICCS 2004 , Lecture Notes in Computer Science, 3037, pp. 532-539, Springer-Verlag 2004.

- [14] Paz-Ramos M.A., Torres-Jimenez J., Quintero-Mármol-Márquez E., "PID Controller Tuning for Stable and Unstable Processes" GECCO2004, Lecture Notes in computer science m3103, pp 1-10, Springer-Verlag 2004.
- [15] Visioli A., "Optimal tuning of PID controllers for integral and unstable processes", IEE Proc. – Control Theory Appl. Vol. 148, No. 2, March 2001.
- [16] LEVINE S. William, *Control system fundamentals*, CRC Press, United States of America, Pages: 169-172