

INSTITUTO TECNOLÓGICO Y DE ESTUDIOS
SUPERIORES DE MONTERREY

CAMPUS MONTERREY

PROGRAMA DE GRADUADOS EN ELECTRONICA,
COMPUTACION, INFORMACION Y COMUNICACIONES



TECNOLÓGICO
DE MONTERREY.

"SISTEMA ELECTRONICO PARA
LA SUPERVISION DE EDIFICIOS
A TRAVES DE LA RED ELECTRICA"

T E S I S

PRESENTADA COMO REQUISITO PARCIAL
PARA OBTENER EL GRADO ACADEMICO DE:

MAESTRO EN CIENCIAS
ESPECIALIDAD EN SISTEMAS ELECTRONICOS

POR:

SILVIA DEL SOCORRO ARGAEZ MORALES

MONTERREY, N. L.

FEBRERO DE 2006

**INSTITUTO TECNOLÓGICO Y DE ESTUDIOS
SUPERIORES DE MONTERREY**

CAMPUS MONTERREY

**PROGRAMA DE GRADUADOS EN ELECTRONICA,
COMPUTACION, INFORMACION Y COMUNICACIONES**



**TECNOLÓGICO
DE MONTERREY®**

**“SISTEMA ELECTRONICO PARA
LA SUPERVISION DE EDIFICIOS
A TRAVES DE LA RED ELECTRICA”**

T E S I S

**PRESENTADA COMO REQUISITO PARCIAL
PARA OBTENER EL GRADO ACADEMICO DE:**

**MAESTRO EN CIENCIAS
ESPECIALIDAD EN SISTEMAS ELECTRONICOS**

POR:

SILVIA DEL SOCORRO ARGAEZ MORALES

MONTERREY, N. L.

FEBRERO DE 2006

**INSTITUTO TECNOLÓGICO Y DE ESTUDIOS
SUPERIORES DE MONTERREY
CAMPUS MONTERREY**

**PROGRAMA DE GRADUADOS EN ELECTRÓNICA,
COMPUTACIÓN, INFORMACIÓN Y COMUNICACIONES**



**“SISTEMA ELECTRÓNICO PARA LA SUPERVISIÓN DE
EDIFICIOS A TRAVÉS DE LA RED ELECTRICA”**

TESIS

**PRESENTADA COMO REQUISITO PARCIAL PARA OBTENER EL GRADO
ACADÉMICO DE:**

**MAESTRO EN CIENCIAS
ESPECIALIDAD EN SISTEMAS ELECTRÓNICOS**

POR:

SILVIA DEL SOCORRO ARGÁEZ MORALES

MONTERREY, N.L.

FEBRERO DE 2006

Agradecimientos:

A Dios:

Porque me fortalece
en los momentos difíciles.

A mi asesor:

Por su apoyo, sus valiosos consejos
y por la confianza que tuvo en mí.

A mis sinodales:

Por sus valiosas aportaciones
para concluir con este trabajo.

A mi esposo:

Por su confianza, su amor
y comprensión en todo momento.

A mis hijas:

Por compartir este tiempo de espera y sacrificios;
pero lleno de esperanzas.

A mi madre:

Por su apoyo incondicional
en todo momento.

RESUMEN

Por décadas muchos investigadores y proveedores de servicios han estado interesados en transmitir información a la mayor velocidad posible e interesados en la confiabilidad de la comunicación sobre las redes de potencia eléctrica. La principal ventaja de la comunicación sobre la red de potencia eléctrica es el uso de una infraestructura que ya existe. En esta tesis se presenta un trabajo de investigación y desarrollo para la transmisión de información sobre la red de potencia eléctrica de bajo voltaje.

El documento inicia con la introducción de conceptos generales relacionados con la automatización de edificios. Posteriormente se citan algunas tecnologías conocidas como los principales protocolos de comunicación para automatización de edificios en el mundo [1]; entre ellas la tecnología PLC (Power Line Communication). Finalmente, se presentan los resultados obtenidos del diseño e implementación de un sistema electrónico para la supervisión de edificios, basado en la tecnología PLC.

INDICE

CAPÍTULO 1	4
INTRODUCCIÓN	5
1.1. DEFINICIÓN DEL PROBLEMA	6
1.2. OBJETIVO GENERAL	6
1.3. OBJETIVOS PARTICULARES	6
1.4. DEFINICIÓN DEL ALCANCE	7
1.5. DESCRIPCIÓN DEL ESCRITO	7
CAPÍTULO 2	9
2.1. LA FINALIDAD DE CREAR EDIFICIOS INTELIGENTES.....	11
2.2. CARACTERÍSTICAS GENERALES DE UN SISTEMA DOMÓTICO.....	12
2.3. ESQUEMA FUNCIONAL DE UN SISTEMA DOMÓTICO	13
2.4. TECNOLOGÍAS UTILIZADAS EN LOS EDIFICIOS INTELIGENTES.....	14
2.4.1. <i>Tecnología de Banda Ancha [10]</i>	15
2.4.2. <i>Tecnología "Bluetooth" [10]</i>	16
2.4.3. <i>Tecnología EIB [11]</i>	17
2.4.4. <i>Tecnología DALI (Digital Addressable Lighting Interface) [12] [13]</i>	18
2.4.5. <i>Tecnología CEBus [14] [15]</i>	18
2.4.6. <i>Especificaciones EHS</i>	20
2.4.7. <i>Tecnología X10 [16]</i>	21
2.4.8. <i>Sistemas de automatización y control</i>	22
2.4.9. <i>Tecnología PLC</i>	24
CAPÍTULO 3	25
3.1. TRANSMISIÓN SOBRE LA RED ELÉCTRICA	26
3.1.1. <i>Características</i>	27
3.1.2. <i>Cómo funciona la tecnología PLC?</i>	28
3.1.3. <i>Arquitectura de Red PLC</i>	28
<i>Equipo PLC</i>	31
3.1.4. <i>Fabricantes de dispositivos PLC</i>	32
3.1.5. <i>Normativa PLC en Europa</i>	32
3.1.6. <i>Compatibilidad Electromagnética (EMC) y Normativa de Red</i>	33
3.1.7. <i>Normativa PLC en Estados Unidos</i>	33
3.1.8. <i>Inconvenientes de la tecnología PLC</i>	34
3.1.9. <i>Ventajas de la tecnología PLC</i>	34
3.2. EL PLM (POWER LINE MODEM) ST7538 [2] [5] [6]	35
3.3. CARACTERÍSTICAS DEL PLM ST7538	37
3.4. ARQUITECTURA Y MODULACIÓN.....	38
3.5. DESCRIPCIÓN FUNCIONAL.....	38
3.6. MODOS DE OPERACIÓN DEL PLM ST7538	39
CAPÍTULO 4	41
4.1. DESCRIPCIÓN DEL SISTEMA DE CONTROL.....	42
4.1.1. <i>La unidad de control</i>	43
4.1.2. <i>La unidad remota</i>	44
4.2. INTERFAZ DE COMUNICACIÓN SERIAL ASÍNCRONA (SCI)	45
4.2.1. <i>Proceso de Transmisión [3]</i>	47
4.2.2. <i>Proceso de Recepción [3]</i>	47
4.2.3. <i>La interfaz entre la PC y el Microcontrolador</i>	48
4.3. INTERFAZ DE COMUNICACIÓN SERIAL SÍNCRONA (SPI).....	49

4.3.1. Configuración del ST74F324J2 como dispositivo esclavo.....	51
4.3.2. La interfaz PLM – Microcontrolador.....	51
4.3.3. Señales de control, señales de comunicación y señales auxiliares.....	54
4.4. ACOPLAMIENTO DE SEÑALES.....	55
4.4.1. Acoplamiento en la transmisión.....	55
4.4.2. Acoplamiento de señal en la recepción.....	57
4.5. UN EJEMPLO DE LA APLICACIÓN.....	58
CAPÍTULO 5.....	64
5.1. PRUEBA DE FUNCIONAMIENTO - INTERFAZ SCI.....	65
5.2. PRUEBA DE LA INTERFAZ MCU-PLM.....	70
CAPÍTULO 6.....	75
6.1. CONCLUSIONES Y PERSPECTIVAS.....	76
REFERENCIAS.....	77
ABREVIATURAS.....	79
ANEXOS.....	80
ANEXO A.....	81
ANEXO B.....	91
ANEXO C.....	94
TABLA 3-1 MODOS DE OPERACIÓN DEL ST7538.....	40
FIGURA 2-1. ESQUEMA FUNCIONAL DE UN SISTEMA DOMÓTICO.....	13
FIGURA 2-2. INTERFAZ DE MONITOREO Y CONTROL.....	14
FIGURA 2-3. PRINCIPALES PROTOCOLOS PARA SISTEMAS DE AUTOMATIZACIÓN EN EL MUNDO.....	23
FIGURA 3-1. SECCIONES BÁSICAS DE UNA RED PLC.....	28
FIGURA 3-2. TARJETA DE ACOPLAMIENTO DEL PLM ST7538.....	36
FIGURA 3-3. DISTRIBUCIÓN DE PINES DEL PLM ST7538.....	39
FIGURA 4-1. DIAGRAMA A BLOQUES DEL SISTEMA DE CONTROL ELECTRÓNICO.....	42
FIGURA 4-2. DIAGRAMA A BLOQUES DE LA UNIDAD DE CONTROL.....	43
FIGURA 4-3. DIAGRAMA A BLOQUES DE LA UNIDAD REMOTA.....	45
FIGURA 4-6. INTERFAZ ENTRE LA PC Y EL PLM ST7538.....	49
FIGURA 4-7. REGISTROS DE CONFIGURACIÓN PARA LA INTERFAZ SPI.....	50
FIGURA 4-8. INTERFAZ PLM – MICROCONTROLADOR.....	53
FIGURA 4-9. CIRCUITO DE ACOPLAMIENTO PARA LA TRANSMISIÓN.....	56
FIGURA 4-8. CIRCUITO DE ACOPLAMIENTO PARA LA RECEPCIÓN.....	57
FIGURA 4-11. TRAYECTORIA DE LA INFORMACIÓN.....	59
FIGURA 4-12. DIAGRAMA ESQUEMÁTICO DE LA INTERFAZ PC - MCU.....	61
FIGURA 4-13. DIAGRAMA DE INTERCONEXIONES MCU - PLM.....	62
FIGURA 4-14. ESQUEMÁTICO DEL ACOPLAMIENTO DE SEÑALES.....	63
FIGURA 5-1. SEÑAL DE RELOJ EN CIRCUITO RESONADOR.....	65
FIGURA 5-2. DIAGRAMA ESQUEMÁTICO DE CONEXIÓN ENTRE LA PC Y EL MICROCONTROLADOR.....	69
FIGURA 5-3. DIAGRAMA A BLOQUES DE LA UNIDAD DE CONTROL Y LA UNIDAD REMOTA.....	70
FIGURA 5-4. CONEXIÓN DEL SISTEMA ESCLAVO – MAESTRO.....	71
FIGURA 5-5. CONEXIÓN ENTRE LA UNIDAD DE CONTROL Y LA UNIDAD REMOTA.....	73

Capítulo 1.

En el capítulo 1 se presentan las generalidades y áreas de oportunidad en la implementación de sistemas de comunicación en edificios inteligentes, introduciéndose la importancia del manejo de información en este tipo de aplicaciones . Se define el problema, el objetivo general y el alcance de ésta tesis. También se describe brevemente el contenido de este documento.

Introducción

El término **edificio inteligente (EI)**, aunque es conocido desde muchos años atrás, no adopta aún una definición formal. Frecuentemente las compañías de servicio crean sus propias definiciones; algunas son muy amplias queriendo cubrir con ello todo lo que un EI involucra. Otras compañías muestran tener más claros sus objetivos y crean definiciones sencillas y concisas como la del EIBG (European Intelligent Building Group). El EIBG define un EI como aquel que incorpora los mejores conceptos, materiales, sistemas y tecnologías; integrando así un edificio que sobrepasa las expectativas de sus ocupantes, administradores y dueños. También, según el EIBG un EI maximiza la eficiencia de sus ocupantes y permite el manejo eficiente de los recursos.

En la integración de un EI destacan cuatro áreas de oportunidad:

1. **Uso Eficiente de Energía.**
2. **Sistemas de Seguridad.**
3. **Sistemas de Comunicaciones.**
4. **Sistemas de Automatización de Espacios.**

El sueño de muchas compañías de servicios en automatización de edificios ha sido integrar las cuatro áreas dentro de un sistema computarizado, donde el hardware y el software ofrecidos por un proveedor utilice equipo compatible y un cableado común. En la actualidad no se ha logrado la integración de las cuatro áreas tampoco existe un estándar para los sistemas de automatización de edificios.

Las cuatro categorías se han fusionado para formar dos categorías mayores: la categoría de **Manejo de Recursos** que implica el Uso Eficiente de Energía y Sistemas de Seguridad y la categoría de **Sistemas de Información** que implica Telecomunicaciones y Automatización de Espacios.

El término **Sistemas de Información** implica el uso de nuevas tecnologías para el control y supervisión de dispositivos electrónicos dentro de un edificio. En el presente

trabajo de tesis se diseña y se prueba la comunicación de un sistema de control y supervisión a través de la red eléctrica.

1.1. Definición del problema

Se requiere diseñar un sistema electrónico para la supervisión de edificios. El sistema debe diseñarse para que sea posible implementarlo en edificios construidos sin una preparación especial en su cableado y sin que sea necesario invertir en modificaciones a la estructura del edificio.

1.2. Objetivo General

Diseñar un sistema electrónico para la supervisión de edificios y casas habitación a través de la red de potencia eléctrica.

1.3. Objetivos particulares

1. Realizar una investigación acerca de las tecnologías de comunicación y de dispositivos que en la actualidad se utilizan en la automatización de edificios.
2. Tomar una decisión en cuanto a la tecnología que se empleará para la realización de esta tesis.
3. Investigar ampliamente acerca de la tecnología elegida y adquirir los dispositivos electrónicos requeridos.
4. Diseñar un sistema de control electrónico y supervisión basado una tecnología vanguardista que permita cumplir con el objetivo general de esta tesis.
5. Implementar el sistema de control electrónico y supervisión diseñado.

6. Realizar pruebas de funcionamiento del sistema de control electrónico y supervisión propuesto.

1.4. Definición del Alcance

Se diseñará e implementará un sistema electrónico para la supervisión de edificios y casas habitación basado en una tecnología de comunicación sobre la red de potencia eléctrica.

1.5. Descripción del escrito

Capítulo 1. En este capítulo se presentan las generalidades y áreas de oportunidad en la implementación de edificios inteligentes. Se define el objetivo general, los objetivos particulares que se persiguen con esta investigación y el alcance de la misma.

Capítulo 2. En el capítulo 2 se citan las características generales de un sistema domótico y se presenta información acerca de algunas tecnologías empleadas en la integración de edificios inteligentes. Entre ellas citamos al Protocolo PCS X10, el EIB (European Installation Bus), el Protocolo Dalí y la tecnología PLC (Power Line Communication) entre otras.

Capítulo 3. En este capítulo se presenta la información sobre la tecnología PLC e información general sobre el PLM ST7538; dispositivo clave en el desarrollo de esta tesis.

Capítulo 4. En este capítulo se describe detalladamente el sistema electrónico para la supervisión de edificios, sus componentes y conexiones. Se incluye información relacionada con las interfaces de comunicación serial SCI y SPI, la configuración del microcontrolador e información sobre el acondicionamiento de señales para la conexión del sistema con la red de potencia eléctrica. Por último, se incluye un ejemplo de aplicación para entender con mayor facilidad el funcionamiento del sistema de control.

Capítulo 5. En el capítulo 5 se muestran los resultados obtenidos de forma experimental sobre la implementación del sistema electrónico y los resultados de las pruebas de comunicación.

Capítulo 6. En el capítulo 6 se presentan las conclusiones finales y recomendaciones de esta investigación para trabajos futuros.

Anexo A. En el Anexo A se presenta información acerca de las herramientas necesarias para programar el microcontrolador ST72F324J2, información sobre los modos de programación de la memoria Flash y la herramienta de programación STICK (ST7 In-Circuit-Programming Kit). Se mencionan detalles relevantes para el uso del software de programación ST7 Visual Programmer (ST7VP) y la interfaz de programación ICC.

Anexo B. Este anexo contiene información relacionada con un sistema maestro-esclavo que fue implementado para probar el funcionamiento de la interfaz serial SPI del microcontrolador.

Anexo C. Contiene el listado del programa de los microcontroladores y de algunas librerías útiles para la programación de estos dispositivos.

Capítulo 2.

En este capítulo se citan algunas definiciones para los términos **domótica** y **edificios inteligentes** utilizados en los sistemas de automatización de viviendas y edificios. Se mencionan las características más importantes de un sistema domótico y se presenta información sobre las tecnologías utilizadas actualmente en la automatización de edificios y en donde se muestra la importancia del manejo de la información a través de la red eléctrica

El término **Domótica**, según la enciclopedia Larousse, se define como un concepto de vivienda que integra todos los automatismos en materia de seguridad, ahorro de la energía, comunicaciones, etc.

De manera general, un sistema domótico consiste de una red de comunicación que permite la interconexión de una serie de aparatos y equipos a fin de obtener información sobre el entorno doméstico y basándose en esta información, realizar acciones determinadas sobre dicho entorno. Los elementos de campo (sensores y transmisores) envían las señales a una unidad central inteligente que interpreta la información recibida. En función de dicha información y de una programación definida, la unidad central actúa sobre circuitos de potencia relacionados con las señales recogidas por los elementos de campo correspondientes.

Por otra parte, un **edificio inteligente** según la Compañía Honeywell, S.A. de C. V., México, D.F es aquél que posee un diseño adecuado que maximiza la funcionalidad y eficiencia en favor de los ocupantes, permitiendo la incorporación y/o modificación de los elementos necesarios para el desarrollo de la actividad cotidiana, con la finalidad de lograr un costo mínimo de ocupación, extender su ciclo de vida y garantizar una mayor productividad estimulada por un ambiente de máximo confort.

Para que un sistema pueda ser considerado "inteligente" debe incorporar elementos o sistemas basados en las Nuevas Tecnologías de la Información (NTI). El uso de las NTI en un edificio, genera nuevas aplicaciones y tendencias basadas en la capacidad de proceso de información, en la integración y comunicación entre equipos e instalaciones. En una sección posterior dentro de este mismo capítulo se mostrará información relevante acerca de las tecnologías (Nuevas Tecnologías de la Información) que se emplean hoy en día para la construcción de edificios inteligentes.

2.1. La finalidad de crear edificios inteligentes

Durante la etapa de integración del EI se deben trazar objetivos claros que garanticen la implementación de un edificio funcional y rentable; algunos de los objetivos que se siguen al crear un EI son los siguientes:

Objetivos Arquitectónicos

1. Satisfacer las necesidades presentes y futuras de los ocupantes, propietarios y operadores del edificio.
2. La flexibilidad, tanto en la estructura como en los sistemas y servicios.
3. La funcionalidad del edificio.
4. La modularidad de la estructura e instalaciones del edificio.
5. Mayor confort para los usuarios.
6. Incrementar la seguridad dentro del edificio.
7. Incrementar la productividad.

Objetivos Tecnológicos

1. Automatización de las instalaciones.
2. Integración de los servicios.
3. Disponibilidad de los sistemas más avanzados de telecomunicaciones.

Objetivos Ambientales

1. Creación de ambientes de trabajo saludables.
2. Ahorro energético.
3. Cuidado del medio ambiente.

Objetivos Económicos

1. Reducción de los altos costos de operación y mantenimiento.
2. Incremento de la vida útil del edificio.
3. La relación costo-beneficio.
4. Incremento del prestigio de la compañía.

2.2. Características generales de un sistema domótico

En Europa, un sistema domótico para viviendas unifamiliares consiste un desarrollo informático propio cuyas características principales son:

- **Integración.** Todo el sistema funciona bajo el control de una interfaz. De esta manera, los usuarios no tienen que supervisar por separado los diversos equipos autónomos, ni supervisar indicadores instalados en diferentes lugares.

- **Interrelación.** Una de las principales características que debe ofrecer un sistema domótico es la capacidad para relacionar diferentes elementos y obtener una gran versatilidad y variedad en la toma de decisiones. Así, por ejemplo, se puede relacionar la apertura de ventanas con que la vivienda esté ocupada o vacía.

- **Facilidad de uso.** Con sólo acceder a la interfaz, el usuario puede informarse por completo del estado de su vivienda. Si desea modificar algo, únicamente necesitará pulsar un reducido número de teclas. Por ejemplo, con la simple observación de la pantalla, es posible saber si hay alguien en las proximidades de la vivienda.

- **Control remoto.** Las mismas posibilidades de supervisión y control disponibles localmente pueden obtenerse mediante una conexión telefónica desde otra PC en cualquier lugar del mundo. Esta característica es de gran utilidad para personas que viajan frecuentemente.

- **Confiabilidad.** La interfaz del usuario debe crearse en un equipo potente, rápido, confiable y escalable con el equipamiento necesario para que funcione por muchos años.

- **Actualización.** Al aparecer nuevas versiones y mejoras únicamente se requiere cargar el nuevo programa en el equipo. Toda la lógica de funcionamiento se encuentra en el software y no en los equipos instalados.

2.3. Esquema funcional de un sistema domótico

En la Figura 2-1, se muestra un esquema funcional de un sistema domótico de viviendas. Un sistema de este tipo brinda información concentrada en una interfaz de monitoreo y control. Desde esta unidad es posible activar el sistema de riego, recibir una alarma indicando que no hay nadie en la casa y que una ventana está abierta, monitorear la presencia de extraños en los alrededores de nuestra vivienda, programar una simulación de vivienda habitada cuando nos encontramos de viaje, etc., y algo que es muy importante todo este sistema de monitoreo y de control de los aparatos domésticos, es posible realizarlo a distancia.

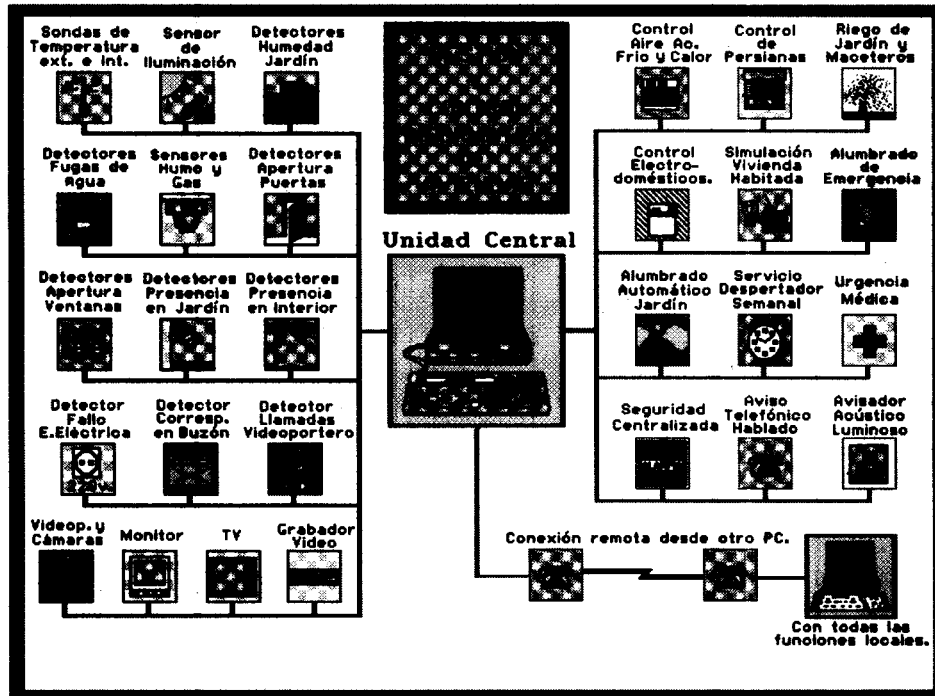


Figura 2-1. Esquema funcional de un sistema domótico.

Una interfaz de usuario en un sistema domótico podría verse como se muestra en la Figura 2-2. A través de la interfaz, el usuario tiene la posibilidad de monitorear el estado de puertas y ventanas, de activar por medio de una llamada telefónica el clima de la casa, o quizá programarlo para que encienda a hora determinada.

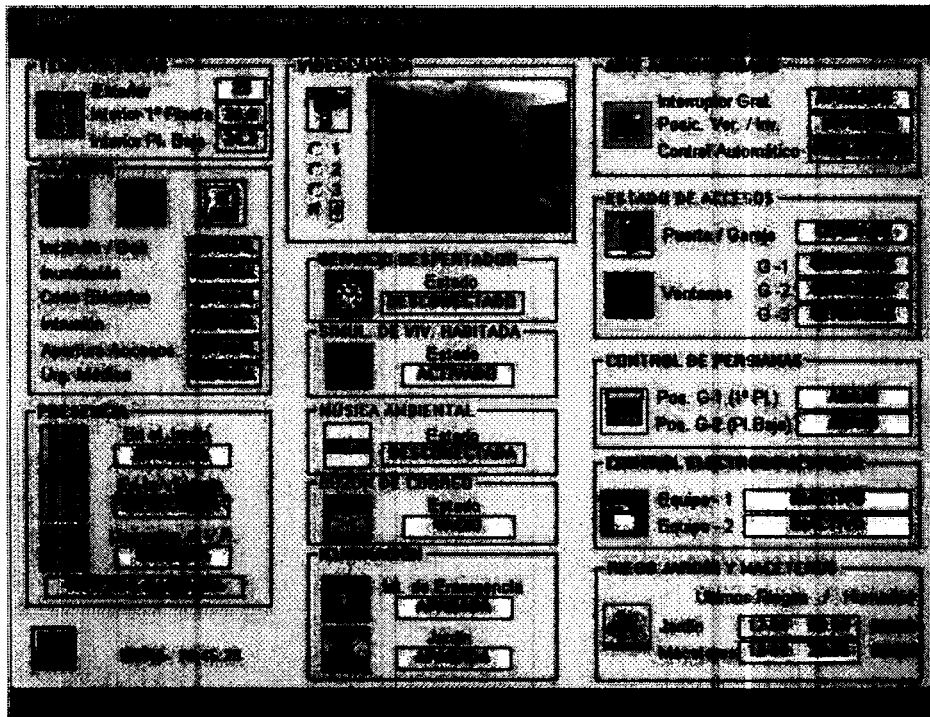


Figura 2-2. Interfaz de monitoreo y control.

También es posible observar lo que sucede en la habitaciones de una casa y tomar acciones de control de forma remota. Es posible poner en funcionamiento aparatos electrodomésticos remotamente con el fin de optimizar el tiempo en que se realizan las labores del hogar.

2.4. Tecnologías utilizadas en los edificios inteligentes

En esta sección se presenta información breve acerca de las tecnologías utilizadas en otros países para la concepción de Els. Cabe recordar que un El es aquél que por si mismo puede crear condiciones personales, ambientales y tecnológicas para incrementar la satisfacción y productividad de sus ocupantes dentro de un ambiente de máximo confort y seguridad, sumado al ahorro de recursos energéticos a partir del monitoreo y control del edificio.

La inteligencia de manera estricta está relacionada con la capacidad de un sistema de aprender por sí mismo, cosa que no sucede en la mayoría de las construcciones a las que se denomina inteligentes.

Por lo general, para lograr un sistema integral inteligente es necesario utilizar más de una tecnología dentro un mismo edificio. Enseguida se mencionan algunas tecnologías empleadas en la automatización de edificios y sus características más destacadas.

2.4.1. Tecnología de Banda Ancha [10]

La tecnología de banda ancha se refiere a las telecomunicaciones que proveen una gran variedad de canales sobre un medio muy simple (cable). Hoy en día hay una amplia variedad de tecnologías de banda ancha en el mercado; dos de ellas son cable y DSL (digital subscriber lines).

El término "Broadband" proviene de las palabras inglesas "broad bandwidth"; es usado para describir un medio de transmisión de alta capacidad capaz de soportar un amplio rango de frecuencias, típicamente frecuencias de audio y video. Este medio puede cargar múltiples señales dividiendo la capacidad total del medio en anchos de banda independientes para cada canal, donde cada canal funciona en un rango específico de frecuencias.

"Wireless cable" o "Wireless broadband" es el término con que se conoce a la plataforma de acceso local para liberar servicios digitales de dato, voz y video de alta calidad. Los proveedores únicamente requieren una torre de transmisión para proporcionar el servicio.

La tecnología "broadband" transfiere sonido e imagen digitalmente, donde la transferencia digital es un método muy confiable. La información digital ocupa menor espacio que la información análoga, lo que hace de esta tecnología una eficiente forma de transmisión.

La tecnología "broadband" se clasifica como "One-way" o "Two-way". Con la tecnología "Two-way" usada para servicios de cable y DSL (digital subscriber lines) se envía y se recibe información digital a muy altas velocidades sobre el mismo medio, mientras que con la tecnología "One Way" se envía información digital a través de cable pero se recibe información por otro medio; normalmente un MODEM análogo y una línea telefónica.

2.4.2. Tecnología "Bluetooth" [10]

"Bluetooth" es una tecnología inalámbrica que ha revolucionado el mercado de la conectividad personal. Esta tecnología proporciona soluciones de conectividad para computadoras móviles, teléfonos móviles, dispositivos "handheld" y conectividad a Internet. Se basa en la conectividad de corto alcance. Las especificaciones de "Bluetooth" definen corto alcance como un radio de alrededor de 10 metros y alcance medio como un radio de alrededor de 100 metros para transmisión de voz y datos con una capacidad máxima de 720 Kb/s por canal; las ondas de radio pasan a través de paredes y pisos dentro de este radio. La tecnología "Bluetooth" soporta conexiones punto-punto y punto-multipunto, lo que le da ventaja sobre otras tecnologías que son más rápidas pero están limitadas a conexiones punto-punto.

Con esta tecnología es posible conectar en casa nuestra PC con un teclado, un mouse o una impresora sin cable. Es posible transferir información o actualizar una base de datos desde un teléfono celular hacia un PC. Existen sensores con tecnología "bluetooth" que pueden ser monitoreados a través de un teléfono celular.

Es importante mencionar que la tecnología "Bluetooth" es un estándar que los fabricantes construyen dentro de sus productos. Existen algunos puntos que deben conocerse para lograr la comunicación entre dispositivos:

1. La tecnología Bluetooth es usada en diferentes aplicaciones, por lo que es necesario describir como los diferentes dispositivos pueden operar juntos. Un "profile" es una forma de describir la funcionalidad "Bluetooth" para diferentes

dispositivos. Si uno de los dispositivos no tuviera el profile requerido para lograr la comunicación entre ambos, la comunicación no se daría.

2. En algunos dispositivos, la tecnología Bluetooth puede ser desactivada para minimizar el consumo de energía. Antes de iniciar una conexión se debe asegurar que la tecnología Bluetooth esté activada.
3. "Pairing" es un concepto usado para el proceso de inicialización del dispositivo; en el cual se reconoce por primera vez con que otros dispositivos es posible comunicar un dispositivo en particular. Un dispositivo no podrá comunicarse con otro sin una sesión de inicialización.

En el futuro, "Bluetooth" podría ser el estándar de decenas de millones de teléfonos celulares, PCS, laptops y una gran cantidad de dispositivos electrónicos. Gracias a que el uso de radiofrecuencias es disponible mundialmente, la tecnología "Bluetooth" ofrece un acceso rápido y seguro a la conectividad inalámbrica en todo el mundo. Compañías como 3Com, Ericsson, IBM, Intel, Lucent, Microsoft, Motorota, Nokia y Toshiba, líderes en telecomunicaciones, redes y cómputo, forman un grupo especialmente interesado en esta tecnología inalámbrica.

2.4.3. Tecnología EIB [11]

La tecnología EIB es usada para equipar edificios con dispositivos inteligentes; se centra en el desarrollo del European Installation Bus o Instabus. El protocolo de control para comunicación digital entre dispositivos inteligentes consiste en un bus compuesto por un par de cables instalado a un lado del cableado eléctrico existente. La línea Instabus conecta todos los aparatos a un sistema centralizado de comunicación y funciona como una línea telefónica sobre la cual los aparatos pueden ser controlados. Las funciones son asignadas y modificadas por software.

2.4.4. Tecnología DALI (Digital Addressable Lighting Interface) [12] [13]

DALI es un protocolo dedicado al control de luces. Es un sistema muy atractivo para sistemas de automatización de edificios donde se requiere supervisión remota y reportes del servicio.

Cada unidad en la red DALI tiene su propia dirección. A través de dos cables de control únicamente es posible controlar diferentes grupos de dispositivos de iluminación. Las luces pueden ser apagadas por comandos provenientes de sistema de control DALI haciendo innecesarios los apagadores sobre la red eléctrica. El flujo de la información es bidireccional; en una dirección viajan los comandos y en la otra el sistema DALI habilita información relacionada con el estado de los dispositivos de alumbrado, tal como si las luces están apagadas o encendidas, el nivel de iluminación y las condiciones de la balastra.

Una vez que el sistema ha sido instalado y configurado, es fácil cambiar su funcionalidad. Cambiar escenarios y el funcionamiento de las luces es cuestión de programación y no de cambios en el hardware. Enseguida se mencionan algunas diferencias entre el sistema DALI y los sistemas basados en buses:

- DALI tiene un limitado sistema de 64 direcciones.
- DALI es únicamente para sistemas de iluminación a diferencia de otros sistemas que incluye muchas funciones.
- Un sistema de bus comúnmente tiene posibilidades ilimitadas de expansión, mientras DALI no las tiene.

2.4.5. Tecnología CEBus [14] [15]

El protocolo de comunicación CEBus (Consumer Electronics Bus) para automatización de edificios es un estándar desarrollado en Estados Unidos por la EIA (Electronic Industries Association). En 1984, la EIA decide estandarizar las señales infrarrojas usadas en los controles remotos. El éxito fue tan grande que el esfuerzo se incrementó hasta desarrollar el estándar CEBus para la automatización de edificios.

Con el estándar CEBus, se pretende abrir nuevos mercados en la industria de los consumidores de dispositivos electrónicos.

Más de 400 compañías atienden las reuniones del comité del CEBus y una gran cantidad de compañías manufactureras y de servicio contribuyen a la formación de los estándares. Las especificaciones CEBus consisten de alrededor de 1000 páginas. Estas compañías han creado un estándar con características especiales como las que a continuación se nombran:

- Proveer de los beneficios de la automatización de edificios.
- Permitir que los aparatos desde los más simples hasta los más complejos utilicen las ventajas de los subsets de comandos del CEBus.
- Promover el desarrollo de interfaces de bajo costo embebidas en los aparatos para que opere sobre el medio del CEBus.
- Soportar la distribución de anchos de banda para los servicios de audio y video en una variedad de formatos análogo y digital.
- Usar una estrategia de comunicación distribuida para CEBus y no un controlador central para la comunicación entre dispositivos.
- Permitir que nuevos dispositivos sean añadidos o removidos de la red sin interrupciones y con una mínima intervención del usuario; a esto se le conoce como Plug and Play.
- Proveer un método aleatorio para que los dispositivos puedan acceder el medio que comparten; permitiendo que las aplicaciones críticas en tiempo tengan mayor prioridad en los servicios de comunicación.

El estándar CEBus define una red de comunicación que utiliza un gran variedad de medios:

- La red de potencia eléctrica
 - Cables de par trenzado
 - Cable coaxial
 - Señales infrarrojas
 - Señales de radio frecuencia
 - Fibra óptica
-

Bajo este esquema, los sistemas de automatización pueden ser instalados en casas existentes sin cables adicionales. La tecnología CEBus estaría contenida en aparatos conectados a enchufes convencionales o dentro de unidades de control remoto. Todos los medios poseen el canal de control CEBus y transmiten alrededor de 8000 bits por segundo. También se consideran canales con anchos de banda adecuados para audio y video análogo y digital, dependiendo del medio. Los comandos y reportes de estado son transmitidos sobre el canal de control en forma de mensajes, compuestos por paquetes de bytes. El formato del mensaje es independiente del medio que se utilice.

- **Topología CEBus**

CEBus maneja una topología flexible y donde un dispositivo puede ser ubicado donde sea más conveniente. Los dispositivos son conectados al medio para el cual tiene la interfaz CEBus apropiada. Los mensajes son enviados por el medio vía un ruteador. El ruteador puede estar contenido dentro del mismo dispositivo. Los dispositivos CEBus deben responder a una dirección única, y también puede responder a una dirección de grupo. Un mensaje puede ser enviado a un dispositivo o a un grupo de dispositivos.

El estándar CEBus no especifica una topología particular. Todos los puntos de conexión en cada medio son tratados lógicamente como si estuvieran sobre un bus. Esto significa que todos los dispositivos conectados sobre un mismo medio sensan el paquete de información al mismo tiempo. Todos leen la dirección destino, pero únicamente el dispositivo cuya dirección coincida con la del mensaje actúa o responde. En un mismo sistema pueden utilizarse medios diferentes interconectados por ruteadores.

2.4.6. Especificaciones EHS

Las especificaciones del EHS (European Home Systems) definen la manera de interconectar dispositivos de diferentes fabricantes en una casa. Las especificaciones EHS están basadas en el modelo OSI de comunicación.

Los requerimientos de una aplicación se refieren a la funcionalidad del sistema y a la presentación del sistema al usuario final, esto involucra los niveles más altos del

sistema OSI. Los requerimientos de una red deben incluir la eficacia y seguridad de la transferencia de información entre sistemas terminales, lo cual involucra los niveles más bajos del modelo OSI.

2.4.7. Tecnología X10 [16]

El protocolo PCS X10 es un lenguaje de comunicación entre dispositivos compatibles utilizando el cableado existente en una casa o edificio. Este protocolo permite controlar remotamente cualquier dispositivo conectado a una red eléctrica sin requerirse una infraestructura adicional. En el mercado existen productos de marca propia que utilizan esta tecnología.

La tecnología X-10 también es llamada "de corrientes portadoras" ya que utiliza la corriente eléctrica de la vivienda para comunicar a los elementos domóticos. Fue desarrollada en 1978 en Escocia. Es una tecnología simple que utiliza un protocolo de comunicación sencillo y algo limitado, pero que continúa en plena vigencia y es suficiente para resolver las necesidades de domotización de un hogar con costos muy bajos.

Los módulos de X10 funcionan a base de "ceros y unos", donde la presencia de un impulso eléctrico equivale a "1" y la ausencia de impulso eléctrico equivale a "0". Con este sistema de una forma sencilla el protocolo X10 permite identificar hasta 256 elementos distintos enchufados a la red. A la combinación de ceros y unos que identifican cada elemento se le llama dirección. Se tienen hasta 256 direcciones distintas para controlar con el sistema X10.

El protocolo de comunicación X10 tiene seis comandos que son encendido, apagado, reducir, aumentar, todo encendido y todo apagado. Esto nos permite el control básico de cualquier elemento de la red domótica. La única limitación del sistema es que no se puede "interrogar" a un dispositivo sobre cuál es su estado, es decir, por ejemplo no podemos saber si está encendido o apagado, sólo podremos ordenar que se encienda o apague.

La tecnología consiste en un dispositivo transmisor y un dispositivo receptor. El dispositivo X10 transmisor envía un código en una señal de bajo voltaje; esta señal es portada por la señal de 110 volts del cableado residencial. El dispositivo X10 receptor, recibe la señal enviada por el transmisor. Cuando la dirección del dispositivo coincide con la dirección del código enviado, el estado del dispositivo se modifica; encendiéndose o apagándose, por ejemplo. Cada dispositivo tiene un código de activación aunque pueden haber varios dispositivos con el mismo código.

En el mercado hay dispositivos que trabajan con radio frecuencia e interactúan con los productos X10, ejemplo de estos son los controles remoto y los detectores de movimiento sin cable. Se requiere una unidad con una antena para captar la señal de radio frecuencia de la unidad inalámbrica y montarla en la línea de 110 volts. Esta es la forma como funcionan los controles remotos para abrir o cerrar las puertas de la cochera.

Algunos servicios basados en la tecnología X10 son:

- Iluminación
- Seguridad
- Entretenimiento
- Control de temperatura y sensores
- Interfaces
- Cuidado de mascotas

2.4.8. Sistemas de automatización y control

Otras compañías ofrecen servicios de automatización para edificios y viviendas; basando sus soluciones en sofisticados sistemas de control. Estos sistemas son completamente modulares, permiten una configuración ilimitada y flexible expansión. Debido a su modularidad, los sistemas basados en procesadores pueden ser fácilmente distribuidos en una vivienda minimizando la longitud del cableado.

Estos sistemas utilizan una red de comunicación propia para comunicar módulos, cajas de control, "touchpanels", módulos de expansión, etc. También ofrecen conectividad Ethernet lo que mejora la capacidad de programación remota, diagnóstico y control.

Entre las aplicaciones típicas podemos citar:

- Distribución de audio y video
- Control de Cámaras
- Control de Clima
- "Home Theater"
- Automatización de iluminación
- Teclados y Paneles de Control
- Interfaces "Touchpanel", etc

Otras tecnologías también aplicadas en los sistemas inteligentes son:

- Wireless LAN
- 3G
- Ethernet
- HomeRF
- HomePlug
- TCP/IP
- Global System for Mobil Communication (GSM)
- Wireless (Aplication Protocol (WAP)

Según el artículo *Home "Automation and Utility Customer Services" [1]*, los principales protocolos para automatización en el mundo son los siguientes:

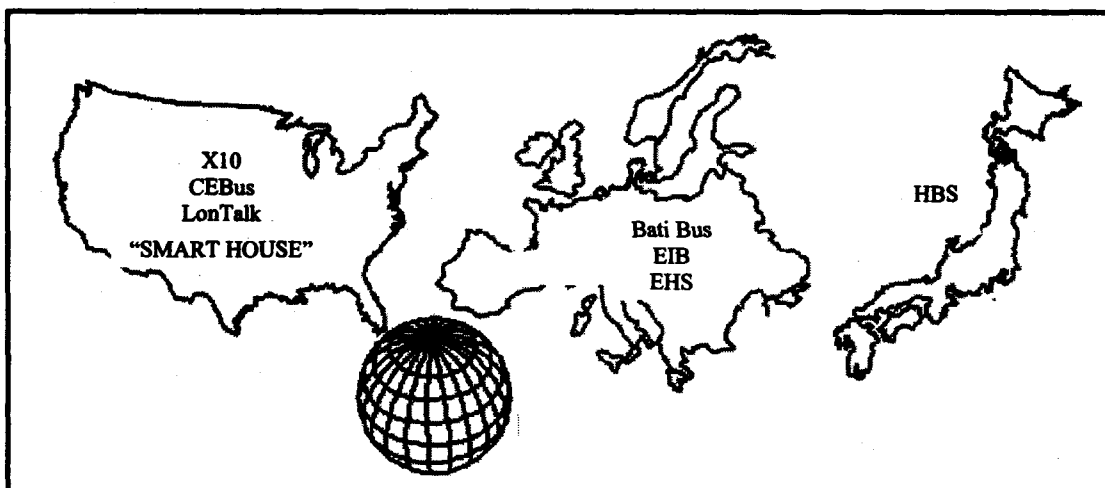


Figura 2-3. Principales protocolos para sistemas de automatización en el mundo.

En el Continente Americano:

- Protocolo X-10
- CEBus
- LonTalk

En el Continente Europeo:

- Bati Bus
- European Installation Bus (EIB)
- European Home Systems (EHS)

En Japón:

- Home Bus System (HBS)

2.4.9. Tecnología PLC

La tecnología "Power Line Communication" es una tecnología capaz de transmitir datos y voz a través de la red de potencia eléctrica. Su característica principal es que no se requiere ningún tipo de obra o infraestructura adicional para implementar esta tecnología de Banda Ancha por lo que puede implementarse en cualquier punto geográfico que cuente con una red eléctrica. Además esta tecnología reduce los costos de implementación de sistemas de automatización de edificios.

La tecnología PLC ha sido elegida para diseñar el sistema de control y supervisión de edificios de esta tesis. Actualmente está tomando gran importancia en los sistemas domóticos; por este motivo se ha considerado incluir en este documento un capítulo donde se presenta información detallada a cerca de la tecnología PLC.

Así, en este capítulo se ha presentado un resumen de la información sobre las tecnologías más importantes utilizadas en la automatización de edificios. Con esta información se pretende proveer un panorama de lo que existe en el mundo en cuanto a automatización de edificios, aunque la selección de una tecnología adecuada está determinada por las necesidades de los ocupantes del edificio. El siguiente capítulo presenta información detallada acerca de la tecnología PLC.

Capítulo 3.

En este capítulo se presenta información detallada acerca de la tecnología PLC (Power Line Communication). Se describe el PLM ST7538, dispositivo en el cual se basa el diseño del sistema electrónico de esta tesis.

3.1. Transmisión sobre la red eléctrica

Tecnología PLC (Power Line Communication) [17] [18] [19]

Los primeros sistemas de comunicación para la transmisión de datos fueron los modems, con los que se tenían conexiones muy lentas y la información enviada era restringida. Posteriormente surgen las tecnologías de "Banda Ancha", conexiones por cable, ADSL, inalámbricas y VDSL. En la actualidad resurge la tecnología PLC también conocida como Tecnología de Banda Ancha (Broadband Over Power Lines). Cabe recordar que **Banda Ancha** se refiere a la transmisión de datos donde se envían simultáneamente varias piezas de información. En redes este término se utiliza para los métodos en donde dos o más señales comparten un medio de transmisión.

La tecnología PLC conocida desde los años 30 fué omitida durante mucho tiempo debido a su reducida velocidad, baja funcionalidad y elevado costo. Con la aparición de nuevas tecnologías y técnicas de modulación, la tecnología PLC es considerada hoy como una forma práctica de transmisión de información que atiende las demandas de la comunicación de "Banda Ancha".

Hace sólo algunos años, las velocidades de transmisión obtenidas mediante la tecnología PLC sólo permitían aplicaciones de banda estrecha. Actualmente algunas empresas y centros de investigación han conseguido desarrollar aplicaciones de banda ancha como son: acceso a internet, telefonía o video a la carta, Voz IP (Voz sobre IP).

El principio de la tecnología PLC es la superposición de una señal de información de baja energía sobre la señal de potencia eléctrica. Para asegurar la conveniente separación de los dos sistemas, la señal de información se modula sobre una portadora de frecuencia muy diferente a los 60Hz de la señal de potencia. Las bandas utilizadas para las aplicaciones de banda estrecha van de 3 a 148,5 kHz y para las aplicaciones de banda ancha entre 1,6 y 30 MHz.

3.1.1. Características

- Su principal ventaja: No se requiere ningún tipo de obra o infraestructura adicional para implementar esta tecnología de Banda Ancha.
- Puede llegar a cualquier punto geográfico que cuente con una red eléctrica.
- La conexión es permanente durante 24 horas al día.
- El ancho de banda es de 45 Mbps aunque actualmente ya se alcanzan velocidades de 135 Mbps.
- Posibilidad de implementar servicios como Internet a altas velocidades, telefonía Voz sobre IP, Videoconferencias, VPN's, Redes LAN, juegos en línea y comercio electrónico.
- La tecnología PLC permite la transmisión simultánea de voz y datos (se puede navegar por Internet y hablar por teléfono al mismo tiempo).
- Instalación simple y rápida.
- El funcionamiento de electrodomésticos: taladros, licuadoras, lavadoras etc. provocan ruido en las líneas, lo que dificulta la calidad de la comunicación.
- La medida óptima de transmisión es de 100 metros. A mayor distancia es necesario instalar repetidores.

La tecnología PLC utiliza señales de alta frecuencia sobre la red de transmisión eléctrica. Por lo que se requieren dispositivos que combinen las señales de los datos con la corriente de baja tensión. Estos dispositivos llamados PLM (Power Line Modems) separan la señal de datos de la señal de potencia eléctrica.

3.1.2. Cómo funciona la tecnología PLC?

La tecnología PLC funciona desde un nodo conectado a Internet en la subestación eléctrica o centro de transformación, lugar en el cual se encuentra la cabecera PLC que realiza la conversión entre la señal óptica del "backbone" de la red a la señal eléctrica utilizada en

PLC. Desde este punto hasta el hogar, el cable eléctrico transporta energía y datos, los cuales han de ser leídos por un PLM colocado en cada aparato doméstico. Dependiendo de la distancia entre la cabecera PLC y el usuario, será necesario la utilización de equipos de repetición. Esta distancia es de unos 300 metros". Así pues bajo la tecnología PLC cada enchufe del hogar o empresa se convierte en un punto de acceso universal de tal modo que con un enchufe se puede alimentar el ordenador, navegar por Internet y hablar por teléfono al mismo tiempo.

3.1.3. Arquitectura de Red PLC

La tecnología PLC usa la red de baja tensión a una frecuencia alta entre 1,6 y 30 Mhz, para hacer posible la transmisión de todo tipo de información. La arquitectura de una red PLC consta de tres secciones básicas: la Red IP o de transporte, la Red de Distribución o Media Tensión y la Red de Acceso o Baja Tensión. La figura 3-1 muestra las tres secciones básicas de una red de PLC.

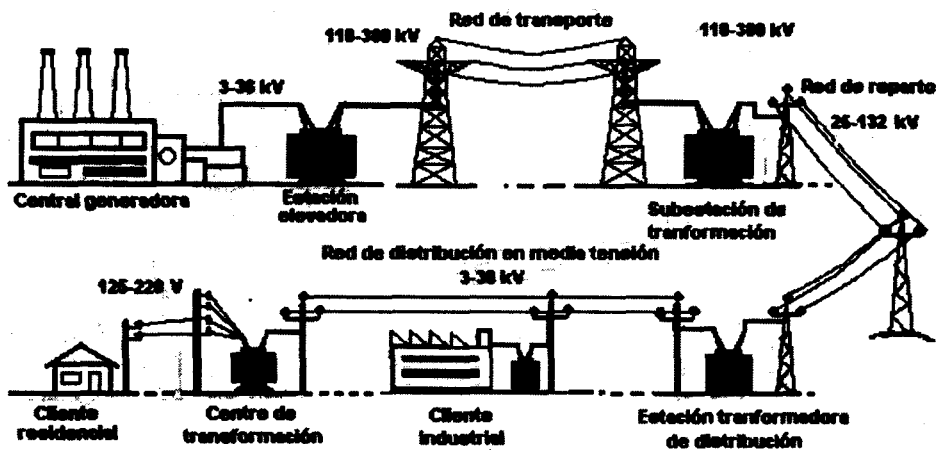


Figura 3-1. Secciones básicas de una Red PLC.

Cabe recordar que la energía eléctrica se genera en las centrales eléctricas. Una **central eléctrica** es una instalación que utiliza una fuente de energía primaria para hacer girar una turbina que, a su vez, hace girar un alternador, generando así electricidad. A continuación se describen las redes de transmisión involucradas en la transmisión de información a través de la red de potencia eléctrica.

Red de Transporte

La red de transporte es la encargada de enlazar las centrales eléctricas con los puntos de utilización de energía eléctrica.

Subestaciones

Las instalaciones llamadas subestaciones son plantas transformadoras que se encuentran junto a las centrales generadoras y en la periferia de las diversas zonas de consumo, enlazadas entre ellas por la red de transporte. En estas últimas se reduce la tensión de transporte a la de distribución.

Red de Distribución

Desde las subestaciones ubicadas cerca de las áreas de consumo, el servicio eléctrico es responsabilidad de la compañía suministradora (distribuidora o comercializadora) que ha de construir y mantener las líneas necesarias para llegar a los clientes.

Estas líneas, de distintas tensiones, y las instalaciones en que se reduce la tensión hasta los valores utilizables por los usuarios, constituyen la red de distribución. Las líneas de la red de distribución pueden ser aéreas o subterráneas.

Interconexión con el proveedor de servicios

En algún nodo de la red de distribución, hay un enlace a la red del proveedor de servicios, permitiendo el acceso a los contenidos y servicios de banda ancha.

Centros de Transformación

Los Centros de Transformación, dotados de transformadores alimentados por las líneas de distribución en media tensión, son los encargados de realizar la última transformación, efectuando el paso de las tensiones de distribución a la tensión de utilización.

Red de acceso PLC

La red de media tensión sirve como red de acceso, permitiendo al usuario final conectarse a los servicios de banda ancha a través de sus contactos eléctricos.

Esta sección conecta el PLM de cada usuario con el equipo PLC situado en la subestación de transformación de media a baja tensión. El medio físico de transmisión son las líneas de baja tensión, aéreas o subterráneas.

El dispositivo repetidor, también llamado "Home Gateway", es útil en las siguientes situaciones: Si la subestación está situada lejos del edificio: reinyecta la señal PLC para compensar el ruido y la atenuación de la línea. El repetidor o "gateway" podría estar conectado a una LAN existente, permitiendo a varios usuarios compartir esa conexión de alta velocidad, lo que se conoce como SOHO (Small Office Home Office).

El dispositivo "Head End", situado en los centros de las compañías eléctricas se conecta con los repetidores. Estos equipos están preparados para conectarse con redes IP (Ethernet) y existen dos tipos de equipos "Head End", de Media Tensión y Baja Tensión teniendo un alcance de 600 y 300 metros respectivamente.

Equipo PLC

Módem PLC o PLM

El PLM conectado al enchufe, extrae la señal de información separándola de la onda de potencia y la transmite al teléfono o a la PC.

Hay diferentes tipos the PLM dependiendo de su uso y conectividad:

Algunos sólo dedicados al acceso a Internet con conector RJ-45 o USB, otros sólo para telefonía convencional con adaptador RJ-11 y otros más completos que incluyen interfaces para Wi-Fi o Voz sobre IP.

Repetidor PLC

Su función es regenerar y reinyectar la señal PLC que viaja entre los modems de usuario y el modem de cabecera. Normalmente está instalado en el cuarto de contadores eléctricos del edificio. En ocasiones no es necesario y a veces su función es ampliar la cobertura o compensar la atenuación de determinadas partes de la red.

TE (Transformer Equipement) o Modem de Cabecera

Localizado en la subestación transformadora de media a baja tensión, inyecta la señal proveniente de la red de distribución PLC (líneas de media tensión) en la red de acceso PLC (líneas de baja tensión). La comunicación entre los TE y los PLM o los repetidores, se establece mediante una configuración full-duplex punto a multipunto.

Unidades de acoplamiento

Las unidades de acoplamiento son los accesorios que, físicamente, adaptan e inyectan la señal PLC en los cables de media o baja tensión. Existen dos tipos de acoplamiento distinto:

- **Unidades de acoplamiento capacitivo.** Inyectan la señal en las líneas de potencia por contacto directo.

- **Unidades de acoplamiento inductivo.** Inyectan la señal sin contacto directo mediante la inducción de un campo magnético.

La solución óptima dependerá en cada caso de las características específicas de cada nodo de red, es preferible la instalación de las soluciones inductivas por comodidad.

Filtros de Bloque y Unidades de Adaptación de Impedancias

Es necesario colocar filtros para eliminar las interferencias que se pueden inducir a otros usuarios u otras partes del edificio, así como, en ocasiones, usar unidades de adaptación de impedancias en la conexión eléctrica del domicilio.

3.1.4. Fabricantes de dispositivos PLC

Los fabricantes líderes en Europa (DS2, Schneider, Ascom, DIMAT), de Asia (Mitsubishi, Sumitomo, Toyocom) y de Norteamérica (EBA, Intellon, Ambient) han desarrollado dispositivos sólidos y asegurado la disponibilidad y el desarrollo de futuros equipos, incrementando el ancho de banda y las funcionalidades con cada generación.

3.1.5. Normativa PLC en Europa

Como el PLC involucra aspectos tanto de comunicaciones como de energía, necesita un proceso de regulación en ambos campos. Además, como tecnología de comunicación, debe de cumplir con las normas EMC (de producto y de seguridad).

La Directiva Europea 2002/21/CE aprobada en febrero de 2002 reconoce el uso de las líneas eléctricas como redes de comunicaciones. Por tanto, el despliegue de redes PLC está sujeto a una autorización de nivel Nacional (Directiva 2002/20/EC: Authorisation of Electronic Communications Networks and Services).

Incluye obligaciones referidas a:

- Compatibilidad Electromagnética. (Directiva 89-336-EEC del Parlamento Europeo).
- Servicio universal y derechos del usuario en relación a las redes y servicios de comunicaciones electrónicas (Directiva de Servicio Universal).

Así pues, las compañías eléctricas que quieran ofrecer servicios PLC deben asegurar la total calidad de su servicio de suministro de electricidad, algo que se ha cumplido sin problemas en numerosas pruebas de campo con los equipos actuales.

3.1.6. Compatibilidad Electromagnética (EMC) y Normativa de Red

Toda comunicación electrónica por cable produce emisiones indeseadas. También es el caso del PLC. La Directiva Europea sobre EMC regula las posibles interferencias con los sistemas radio.

La Comisión Europea publicó el Mandato 313 dirigido a las diferentes Organizaciones de Normalización Europeas (CEN, CENELEC y ETSI) para redactar un anteproyecto de Normativa Europea que incluyese a todas las redes de cable. Un grupo de trabajo conjunto CENELEC/ETSI está trabajando en ello.

3.1.7. Normativa PLC en Estados Unidos

La Comisión Federal de Comunicaciones (FCC) es la agencia gubernamental estadounidense encargada de las cuestiones normalizadoras para la tecnología PLC.

La FCC determina el límite máximo para las emisiones aplicable en los Estados Unidos y se han propuesto dispositivos que incorporan la capacidad de mitigar las posibles interferencias nocivas en el caso de que ocurriesen.

Visto el ritmo actual de los avances tecnológicos, el movimiento del mercado, el número de pruebas de campo realizadas con total éxito y el interés de las compañías eléctricas

de todo el mundo, esta tecnología está a punto de convertirse en un muy duro competidor de los sistemas Wi-Fi y xDSL.

3.1.8. Inconvenientes de la tecnología PLC

El cable eléctrico genera a su alrededor ondas electromagnéticas que pueden interferir en las frecuencias de las ondas de radio. Se produce un problema de radiación, tanto por ruido hacia otras señales en la misma banda de frecuencias como de radiación de datos. La radiación que produce es mínima, la potencia de emisión es de 1mW, muy por debajo de los 2W de telefonía móvil, además cumple con las normativas a nivel europeo, además de cumplir la estricta normativa alemana.

Otro problema es la estandarización de la tecnología PLC, ya que en el mundo existen alrededor de 40 empresas desarrollando dicha tecnología. la organización internacional PLC Forum intenta conseguir un sistema estándar para lo cual está negociando una especificación para la coexistencia de distintos sistemas PLC.

3.1.9. Ventajas de la tecnología PLC

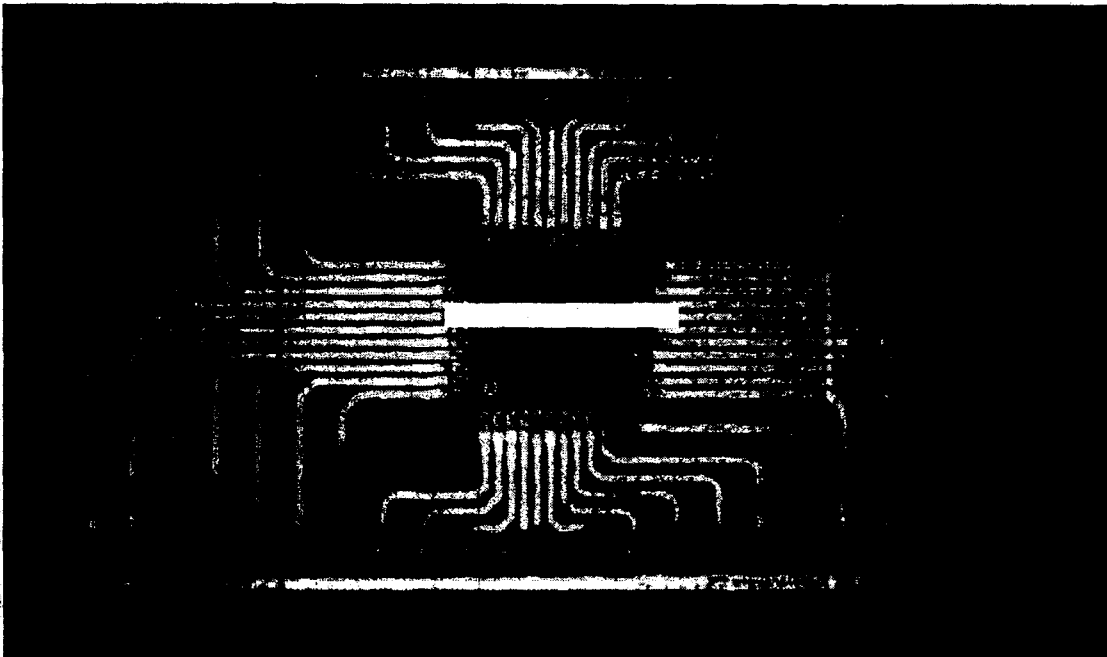
La gran ventaja de la tecnología PLC radica en que se constituye como una alternativa a los cables telefónicos. En España, por ejemplo, más del 50% del mercado de telecomunicaciones está asociado a los segmentos residenciales, pequeñas oficinas y oficinas en casa, las cuales están cubiertas en su mayoría por Telefónica y las operadoras de cable apenas lo cubren. Es decir, no hay competencia y por lo tanto la tecnología PLC se pueden convertir en una alternativa real al resto de tecnologías alternativas.

3.2. El PLM (Power Line Modem) ST7538 [2] [5] [6]

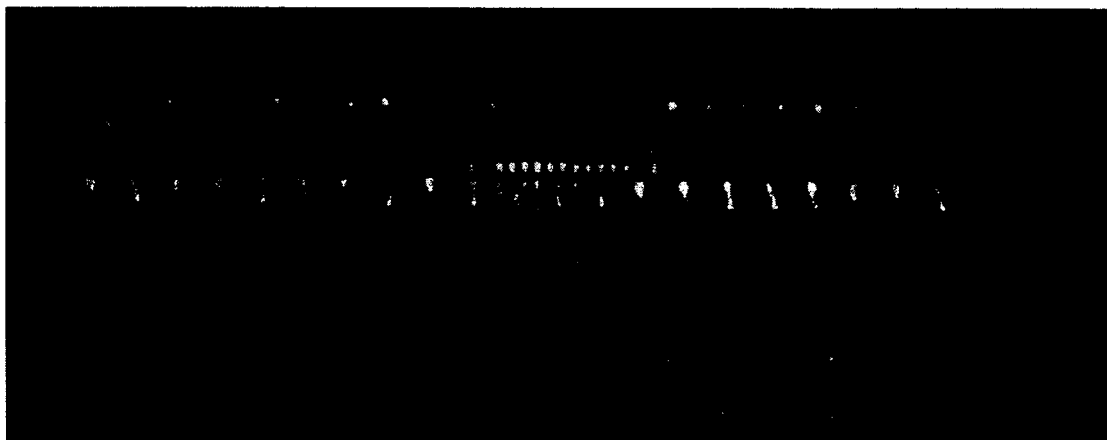
El PLM ST7538 es un dispositivo diseñado por la compañía STMicroelectronics para aplicaciones de bajo y medio voltaje. En una aplicación, este dispositivo realiza la función de interfaz entre la red eléctrica y la aplicación manejando los niveles más altos del protocolo de comunicación.

Los circuitos integrados PLM ST7538 con que se cuenta para el desarrollo de esta tesis son integrados para montaje en superficie. Debido a que no hay bases para estos dispositivos que permitan montarlos sobre una tarjeta de pruebas (proto board) hubo la necesidad de fabricar una tarjeta de acoplamiento que permitiera este montaje.

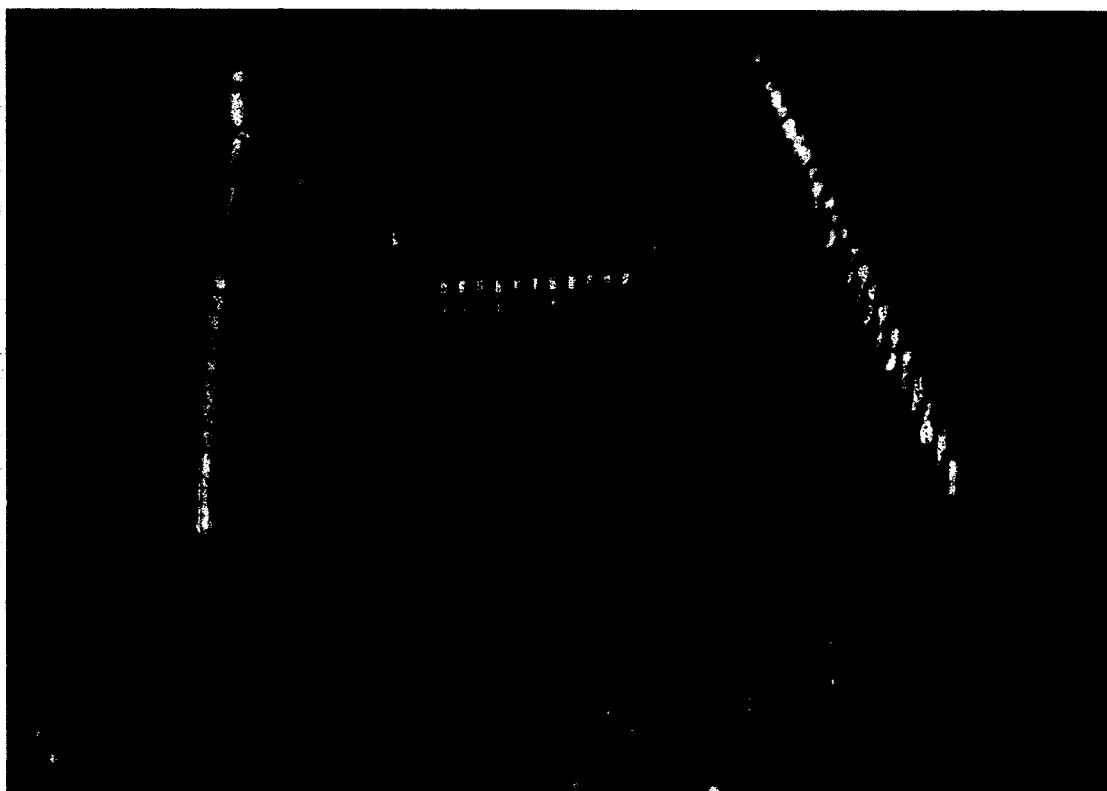
La Figura 3-2 muestra una fotografía de la tarjeta que sirvió para adaptar el circuito integrado a la tarjeta de pruebas.



a) Vista aérea



b) Vista lateral



c) Vista transversal

Figura 3-2. Tarjeta de acoplamiento del PLM ST7538.

3.3. Características del PLM ST7538

Las características más importantes del modem ST7538 son:

- Bajo consumo en el modo de recepción y alta eficiencia durante la transmisión.
- El chip incluye una parte importante del circuito de potencia.
- El circuito de demodulación es muy eficiente.
- El chip incluye un lazo automático de regulación de voltaje y corriente que adapta la señal transmitida a la impedancia baja y además variable que posee la línea.
- Un registro interno que controla fácilmente todas las funciones del dispositivo.
- Un buen número de funciones auxiliares.

Un gran número de aplicaciones pueden considerarse para este dispositivo, en edificios residenciales, edificios comerciales y en la industria. En los procesos industriales podemos mencionar la comunicación con medidores, particularmente medición automática y el control remoto. En los edificios residenciales y comerciales se utiliza en el control de iluminación, de aparatos eléctricos y sistemas de seguridad.

En un sistema de comunicación es indispensable seguir lineamientos que garanticen el buen funcionamiento de la red de comunicación. Cuando hablamos de automatización de edificios es indispensable considerar un protocolo o lenguaje común para todos los dispositivos conectados a una misma red. El Comité Europeo para Estandarizaciones Eléctricas (CENELEC) ha publicado una serie de regulaciones para la comunicación en instalaciones eléctricas de bajo voltaje [3]. El PLM ST7538 cumple con las normas de la CENELEC, particularmente con la EN50065-1, que se refiere a los lineamientos generales, de bandas de frecuencia y perturbaciones electromagnéticas; la norma EN50065-4-2 que se refiere a los filtros de acoplamiento para bajo voltaje y los requerimientos de seguridad, la norma EN50065-7 acerca de la impedancia de los dispositivos y la norma EN50065-2-1 acerca de los requerimientos de inmunidad. Además cumple con las regulaciones de la Comisión Federal de Comunicaciones de Estados Unidos (US FCC). La FCC es una agencia encargada de regular las comunicaciones interestatales e internacionales de radio, televisión, satelital y cable.

3.4. Arquitectura y Modulación

El PLM ST7538 utiliza tecnología CMOS-LDMOS-BIPOLAR y un empaquetado tipo TQFP44. Su función es la de recibir la información proveniente de la red eléctrica y transmitir información hacia la misma.

La transmisión por corrimiento en frecuencia (FSK) realizada por el PLM ST7538 garantiza una comunicación robusta en ambientes eléctricos de mucho ruido. La modulación por corrimiento en frecuencia (FSK) convierte una señal digital en una señal senoidal que puede tener dos valores diferentes de frecuencia, una para el nivel alto y otra para el nivel bajo de la señal digital. El valor promedio de las dos frecuencias es la frecuencia de la señal portadora.

El PLM ST7538 puede comunicarse usando uno de ocho canales, seleccionando el "Baud Rate" para el canal y dos diferentes desviaciones. Las configuraciones de velocidad y desviaciones se realizan en el registro de control del modem.

El chip incluye diversos bloques funcionales para la transmisión y recepción de datos sobre la red eléctrica. Adicionalmente a este dispositivo, sólo se requiere la parte de acoplamiento con la línea y un microcontrolador que interprete los paquetes de información; lo que veremos con mayor detalle en el capítulo cuatro.

3.5. Descripción funcional

El PLM ST7538 es un dispositivo que puede comunicarse en ocho diferentes frecuencias; solamente una portadora puede ser usada a la vez. Cuando se hace la selección de una de las ocho frecuencias en el registro de control, se sintonizan los filtros de transmisión y recepción. Las frecuencias de transmisión son: 60, 66, 72, 76, 82.05, 86, 110 y 132.5 KHz y se seleccionan con los bits 0 al 2 del registro de control. El PLM ST7538 es también un dispositivo que puede comunicarse a diferentes velocidades: 600, 1200, 2400 y 4800 bps.

El PLM ST7538 puede intercambiar datos con un microcontrolador a través de una interfaz serial. La transferencia de datos es controlada a través de las líneas REG_DATA y RXTX (pines del PLM), mientras que los datos se intercambian con el microcontrolador usando las líneas RXD, TXD Y CLR/T.

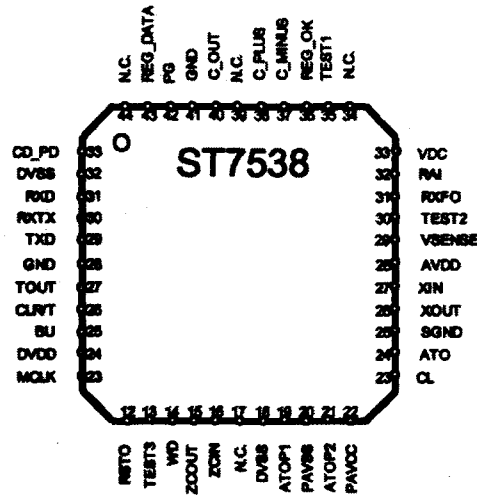


Figura 3-3. Distribución de pines del PLM ST7538.

3.6. Modos de operación del PLM ST7538

El PLM ST7538 tiene cuatro modos de operación:

- Recepción de datos
- Transmisión de datos
- Lectura del registro de control
- Escritura del registro de control

Los pines REG_DATA Y RXTX son líneas sensitivas a nivel controladas por el microcontrolador; de manera que el microcontrolador es responsable de configurar el modo de operación del PLM. En la siguiente tabla se muestran los cuatro modos de operación y los bits de selección.

	REG_DATA	RXTX
Transmisión de datos	0	0
Recepción de datos	0	1
Lectura del registro de ctrl.	1	1
Escritura al registro de ctrl.	1	0

Tabla 3-1 Modos de operación del ST7538.

El diseño del sistema de control electrónico y supervisión de esta tesis, está basado en la tecnología PLC de este dispositivo. El PLM ST7538 realiza la función de interfaz entre la red eléctrica y un sistema (un microcontrolador y algunos sensores). En el siguiente capítulo se describe completamente al sistema de control electrónico para edificios basado en la tecnología del PLM ST7538 y el microcontrolador ST72F324J2.

Capítulo 4.

En este capítulo se describe detalladamente el sistema electrónico para la supervisión de edificios, sus componentes y conexiones. Se incluye información relacionada con las interfaces de comunicación serial SCI y SPI, la configuración del microcontrolador e información sobre el acondicionamiento de señales para la conexión del sistema con la red de potencia eléctrica. Por último, se incluye un ejemplo de aplicación para entender con mayor facilidad el funcionamiento del sistema de control.

4.1. Descripción del Sistema de Control

El sistema de control consta de una unidad central de control y varias unidades remotas, tantas unidades remotas como dispositivos conectados a la red eléctrica se quieran controlar, como se muestra en la Figura 4-1. El microcontrolador de la unidad de control recibe un paquete de información que proviene de la interfaz del usuario, interpreta la información y envía otro paquete de información hacia una unidad remota específica. El segundo paquete contiene la dirección del aparato cuyo estado se quiere modificar, la información será recibida por todas la unidades remotas, pero únicamente la unidad remota cuya dirección coincida con el paquete enviado, modificará el estado del dispositivo final o actuador conectado a la misma.

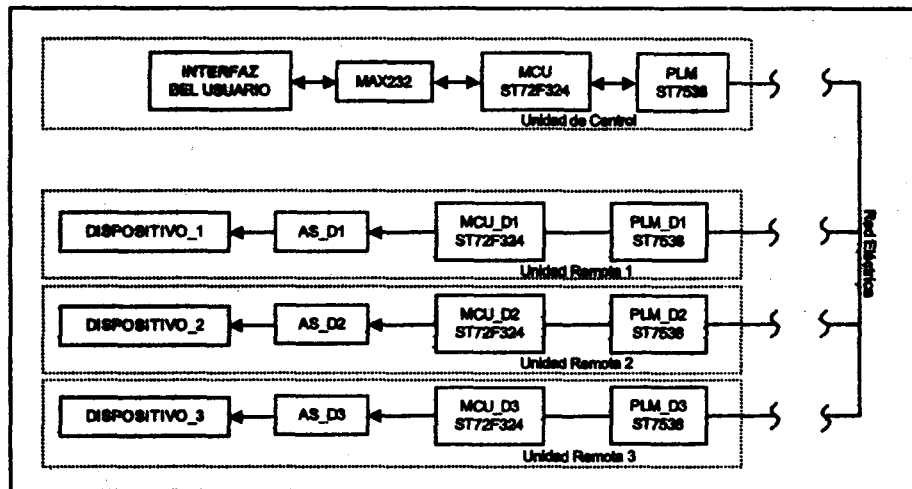


Figura 4-1. Diagrama a bloques del sistema de control electrónico.

La Figura 4-1 muestra un diagrama del sistema de control electrónico. En el diagrama se aprecia que la unidad de control está conformada por la interfaz del usuario, un microcontrolador y un PLM. Las unidades remotas están constituidas por un PLM, un microcontrolador, el circuito de acondicionamiento de señal y el dispositivo a controlar. El microcontrolador interpreta la señal que proviene de la interfaz mientras que el PLM convierte la señal digital en una señal analógica y viceversa.

El sistema requiere una sola unidad de control, mientras que el número de unidades remotas depende de la cantidad de dispositivos que se deseen controlar.

4.1.1. La unidad de control

Cuando el usuario desde la interfaz activa un dispositivo conectado a la red eléctrica, el microcontrolador de la unidad de control recibe la información y envía hacia el PLM un comando de control (un paquete de información). El PLM en la unidad de control recibe el comando en formato digital, lo convierte en una señal análoga y lo envía por la red eléctrica hacia las unidades remotas. Todas las unidades remotas reciben el paquete, pero está dirigido a una unidad remota en particular y únicamente la unidad de control cuya dirección coincida con la dirección contenida en el paquete de información, modificará el estado del dispositivo final. Los dispositivos conectados a la red eléctrica también podrían ser activados por medio de escenarios programados previamente en el microcontrolador de la unidad de control. La Fig. 4-2 muestra un diagrama a bloques de la unidad de control. Esta unidad está formada por los siguientes componentes:

- o Interfaz Serial MAX-232, usada para acondicionar los niveles de voltaje entre el puerto serial de la PC y la interfaz SCI del microcontrolador.
- o PLM ST7538, dedicado a modular la información que se envía por la red eléctrica o demodular la información que proviene de la red de potencia eléctrica.

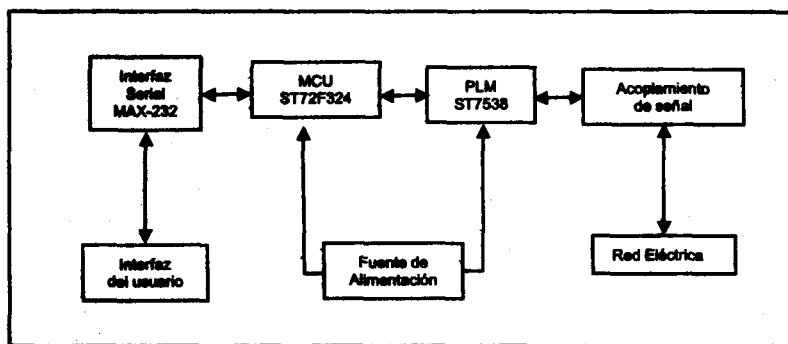


Figura 4-2. Diagrama a bloques de la unidad de control.

- Microcontrolador ST72F324J2, encargado de enviar los comandos de control a las unidades remotas.
- Circuito de acondicionamiento de señales que amplifica y filtra las señales que se envían por la red de potencia o bien filtra y adecua las señales que provienen de la misma.
- Fuente de alimentación de 5 y 10 volts para el microcontrolador y el PLM respectivamente.

4.1.2. La unidad remota

Todas las unidades remotas permanecen en constante espera de la detección de una señal portadora sobre la red eléctrica. Cuando la unidad remota detecta una señal portadora sobre la línea eléctrica significa que está por recibir el paquete de datos proveniente de la unidad de control. La unidad remota con una dirección idéntica a la dirección contenida en el paquete de información será la única unidad en ejecutar el comando de control enviado por la unidad de control. Nótese que para activar al elemento final de control de cada unidad remota, se requiere un circuito de acondicionamiento de señal cuyo diseño dependerá del dispositivo final. Cada unidad remota tiene los siguientes componentes:

- PLM ST7538.
- Microcontrolador ST72F324.
- Circuito de acondicionamiento de señales.
- Elemento final de control.
- Dispositivo o aparato eléctrico.
- Fuente de alimentación.

La Figura 4-3 muestra el diagrama a bloques de una unidad remota. En el sistema de control electrónico, deben existir tantas unidades remotas como dispositivos conectados a la red eléctrica se quieran controlar.

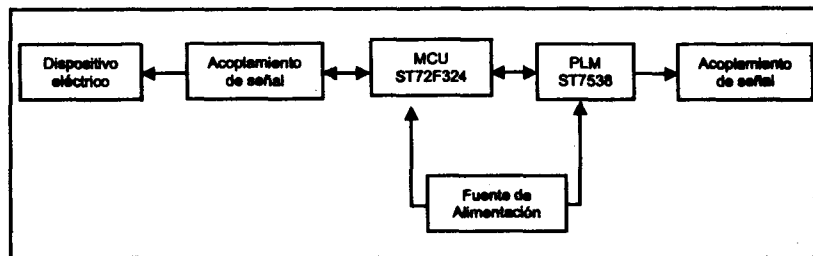


Figura 4-3. Diagrama a bloques de la unidad remota.

4.2. Interfaz de Comunicación Serial Asíncrona (SCI)

La interfaz de Comunicación Serial Asíncrona (SCI) del microcontrolador ST72F324J2 (Figura 4-4) es utilizada para intercambiar datos con la PC. La interfaz SCI se conecta a la PC a través de los pines TDO (Transmit Data Output) y RDI (Receive Data Input). La información se transmite en forma asíncrona por el pin TDO y se recibe de la misma forma por el pin RDI; en ambos casos la información es una estructura comprimida que contiene la siguiente información:

- o Una línea vacía, antes de la transmisión o recepción.
- o Un bit de inicio.
- o Una palabra de 8 ó 9 bits (el menos significativo primero).
- o Un bit de paro indicando que la estructura esta completa.

Durante la transmisión, el corrimiento de datos pone al bit menos significativo primero en el pin TDO. La Figura 4-5 muestra los registros necesarios utilizados para configurar la interfaz SCI; los registros son utilizados para configurar la interfaz tanto en modo de transmisión como en modo de recepción.

La distribución de pines del microcontrolador y del PLM se muestran en la Figura 4-4.

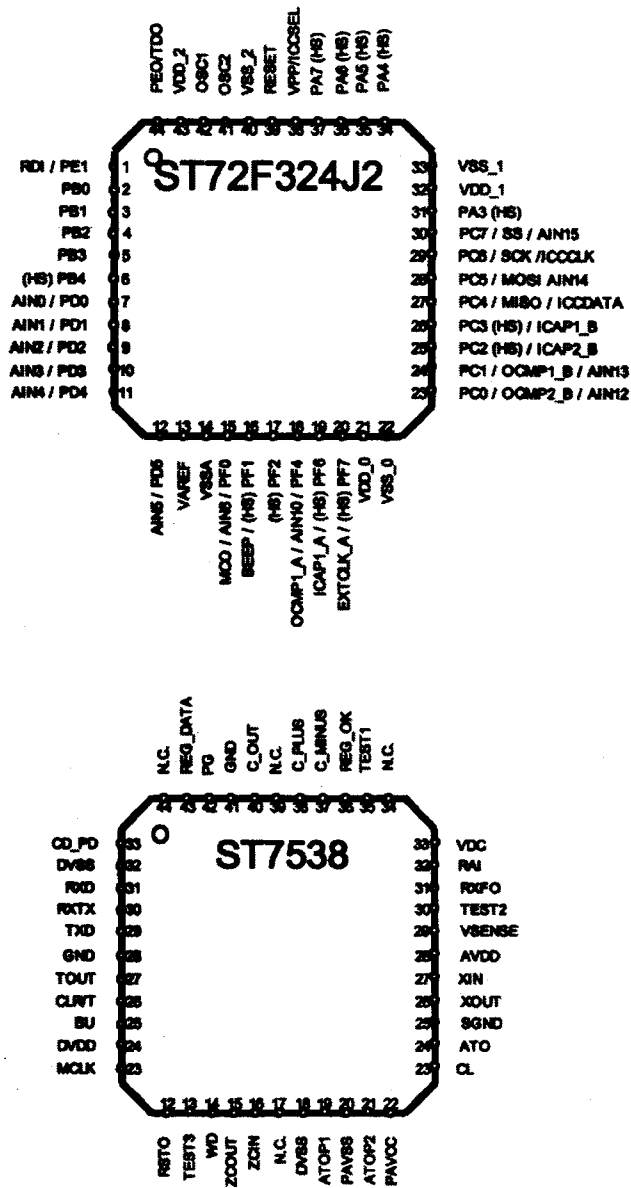


Figura 4-4. Distribución de pines del MCU ST72F324J2 y PLM ST7538.

SCICR1							
R8	T8	SCID	M	WAKE	PCE	PS	PIE
SCIBRR							
SCP1	SCP0	SCT2	SCT1	SCT0	SCR2	SCR1	SCR0
SCICR2							
TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK
SCISR							
TDRE	TC	RDRF	IDLE	OR	NF	FE	PE
SCIDR							
D7	D6	D5	D4	D3	D2	D1	D0

Figura 4-5. Registros de configuración para la interfaz SCI.

4.2.1. Proceso de Transmisión [3]

El proceso de *transmisión* a través de la interfaz SCI hacia un dispositivo externo sobre es el siguiente:

1. Se selecciona el bit M en el registro CR1 para definir la longitud de la palabra que puede ser de 8 ó 9 bits.
2. Se selecciona la velocidad de transmisión a través del registro BRR.
3. Se activa el bit TE para habilitar la función de transmisión y enviar una estructura vacía antes de la primera estructura de datos.
4. Accesar el registro SR y escribir el dato a transmitir en el registro DR.

Nota: Esta secuencia se repite para cada dato que se transmite.

4.2.2. Proceso de Recepción [3]

El proceso de *recepción* es el siguiente:

1. Se selecciona el bit M en el registro CR1 para definir la longitud de la palabra que puede ser de 8 ó 9 bits.
2. Se selecciona la velocidad de recepción usando el registro BRR.
3. Se activa el bit RE para habilitar la función de recepción, la cual inicia con la búsqueda del bit de inicio.

Durante la recepción, el bit menos significativo del dato es el primer bit recibido sobre RDI.

Cuando un caracter se recibe: El bit RDRF del registro SCISR se enciende, indicando que el contenido del registro de corrimiento "shift register" es transmitido al buffer RDR. Se genera una interrupción si el bit RIE esta activado y el bit 1 desactivado en el registro SCICCR.

Así, un caracter vacio es interpretado como una estructura completa de "unos" seguida por el bit de inicio de la siguiente estructura de datos. Cuando se reciben "ceros" durante múltiplos del período de la estructura se interpreta como una pausa.

4.2.3. La interfaz entre la PC y el Microcontrolador

Los niveles eléctricos del puerto RS232 de la PC ($\pm 7V$) son diferentes a los niveles del microcontrolador (niveles TTL 0/+5V). Las polaridades son diferentes, por lo que la interfaz SCI no puede ser conectada directamente a la interfaz (PC). La comunicación entre la interfaz SCI del microcontrolador y el puerto RS232 de la PC se puede realizar usando un dispositivo MAX232. El MAX232 tiene dos receptores RS232 para convertir los niveles RS232 en niveles TTL y también tiene dos transmisores que convierten los niveles TTL en niveles RS232.

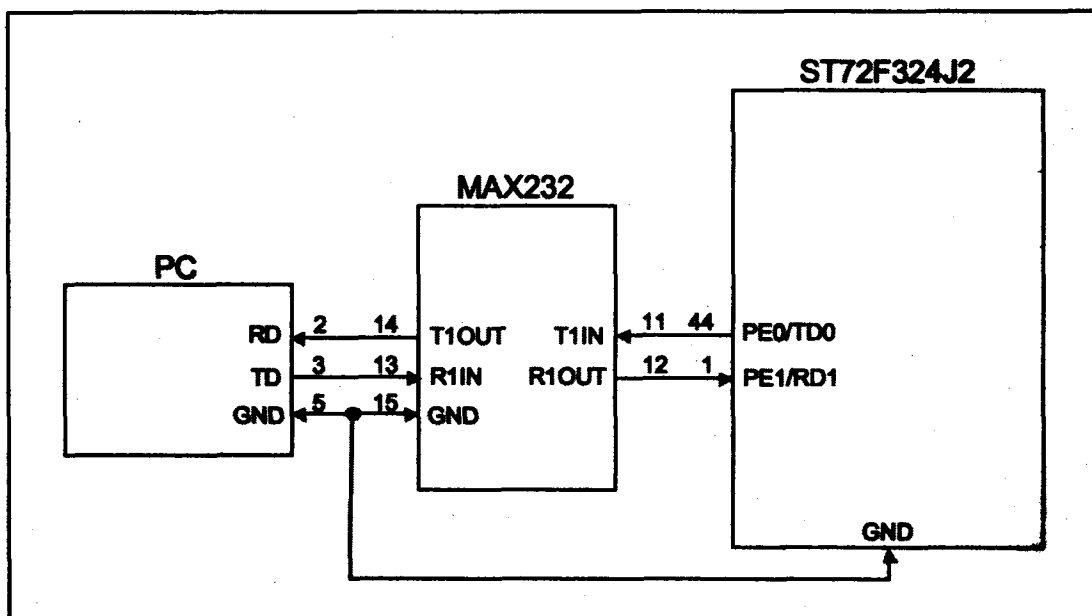


Figura 4-4. Interfaz entre la PC y el PLM ST7538.

Durante la transmisión, el microcontrolador envía los datos por el pin PE0/TD0 que se conecta con la entrada del transmisor T1IN del MAX232, como se muestra en la Figura 4-6. El MAX232 convierte los niveles TTL a niveles RS232 y los coloca sobre el pin T1OUT. En la recepción, el dato transmitido desde la PC entra al MAX232 por el pin R1IN y el dato ya convertido sale por el pin R1OUT de este mismo dispositivo. Este último pin se conecta al pin de recepción PE1/RD1 del microcontrolador. En la Figura 4-6 se muestra un diagrama de conexiones del puerto serial de la PC con el MAX232 y del MAX232 con el microcontrolador. Cabe recordar que para que la comunicación se realice correctamente; el receptor debe configurarse estrictamente a la misma velocidad del transmisor.

4.3. Interfaz de Comunicación Serial Síncrona (SPI).

El Microcontrolador ST72F324 se comunica con el PLM ST7538 a través de su Interfaz SPI (Serial Peripheral Interface). La interfaz permite establecer una comunicación "full_duplex" a través de 3 líneas o una comunicación síncrona simple con 2 líneas. Un

sistema SPI consiste de un dispositivo maestro y uno o más dispositivos esclavos, incluso puede existir más de un dispositivo maestro y varios esclavos.

En el sistema SPI hay 3 registros importantes:

- SPI Control Register (SPICR)
- SPI Control/Status Register (SPICSR)
- SPI Data Register (SPIDR)

La Figura 4-7 muestra los registros internos del microcontrolador utilizados para configurar los procesos de transmisión y recepción a través de la interfaz serial síncrona SPI.

En el registro SPICSR se seleccionan la polaridad y la fase del reloj para la lectura de datos. En el registro SPICR se selecciona el modo de operación del microcontrolador (maestro o esclavo) y se activan las funciones I/O de la interfaz SPI. En el registro SPIDR se carga el dato que se desea transmitir sobre la interfaz SPI.

La interfaz SPI se conecta al PLM básicamente a través de 4 pines (Figura 4-8):

1. MISO: Master In / Slave Out pin.
2. MOSI: Master Out / Slave IN pin.
3. SCK: Serial Clock pin.
4. /SS: Slave select pin.

SPICSR

SPIF	WCOL	OVR	MODF	-	SOD	SSM	SSI
------	------	-----	------	---	-----	-----	-----

SPICR

SCP1	SCP0	SCT2	SCT1	SCT0	SCR2	SCR1	SCR0
------	------	------	------	------	------	------	------

SPICR

SPIE	SPE	SPR2	MSTR	CPOL	CPHA	SPR1	SPR0
------	-----	------	------	------	------	------	------

Figura 4-5. Registros de configuración para la interfaz SPI.

El pin /SS se activa por software a través de cualquier puerto I/O del microcontrolador; configurando el bit SSM en el registro SPICSR. En esta aplicación el pin PC7/SS es controlado por software.

4.3.1. Configuración del ST74F324J2 como dispositivo esclavo.

En aplicaciones donde se utiliza el PLM ST7538, este dispositivo siempre es el maestro en la comunicación, por lo tanto; en la comunicación con el microcontrolador, este último es el dispositivo esclavo.

Procedimiento de configuración del microcontrolador

Para una correcta transferencia, el dispositivo esclavo debe estar configurado a la misma velocidad de transmisión que el dispositivo maestro. El pin /SS del microcontrolador debe conectarse a un nivel bajo durante la secuencia de transmisión del byte completo. El pin /SS puede ser controlado por software o por hardware.

En el registro SPICR del microcontrolador, se desactiva primero el bit MSTR para seleccionar el modo esclavo y se habilita el bit SPE para activar las funciones SPI I/O. En este mismo registro se seleccionan la polaridad y la fase de la señal de reloj para la lectura de datos. En esta aplicación se ha seleccionado que los bits de fase y polaridad estén activados (CPHA=CPOL=1); en las hojas de datos del ST72F324J2 se puede leer la explicación de estas configuraciones.

En la configuración esclavo, el pin MOSI del microcontrolador trabaja como un pin de entrada de datos y el pin MISO como un pin de salida de datos.

4.3.2. La interfaz PLM – Microcontrolador

El PLM ST7538 se comunica con el microcontrolador a través de la interfaz síncrona (SPI) del microcontrolador. El PLM es el dispositivo maestro en la comunicación que proporciona la señal de referencia de reloj y la señal de reset. Durante la transmisión la información enviada desde la PC entra por el pin TXD del PLM de forma asíncrona

(Figura 4-8). Dentro del modulador cada bit se representa por una de dos frecuencias; 133.05 KHz para un "0" y 131.85 KHz para un "1" (si se usa el canal de 132.5 KHz). El PLM ST7538 convierte la información digital en una señal senoidal y la muestra sobre los pines ATOP1 / ATOP2.

En el modo de **recepción**, la señal que proviene de la red eléctrica entra por el pin RAI, se filtra, posteriormente se amplifica y finalmente se modula, poniendo la salida digital en el pin RXD. La comunicación usa el protocolo "Half-Duplex", es decir; solamente un nodo de comunicación puede transmitir a la vez.

Cuando el PLM ST7538 está en modo de *recepción*, un dispositivo PLL internamente recobra la referencia de reloj. Durante la recepción el dato es estable en el pin RxD en la transición positiva de la señal CLR/T.

En el modo de **transmisión** la referencia de reloj se genera internamente y los datos son leídos en el pin TxD durante transición positiva de la señal CLR/T. La transmisión inicia cuando el dispositivo esclavo recibe la señal de reloj y el bit más significativo del dato aparece en el pin MOSI.

Cuando el dispositivo maestro transmite datos a un dispositivo esclavo por el pin MOSI, el dispositivo esclavo responde enviando datos al dispositivo maestro por el pin MISO. Esto implica una transmisión "full-duplex" sincronizando el dato de entrada y el dato de salida con un misma señal de reloj. El byte transmitido es reemplazado por el byte recibido. Cuando la transferencia se completa, el bit SPIE del registro SPICR se activa.

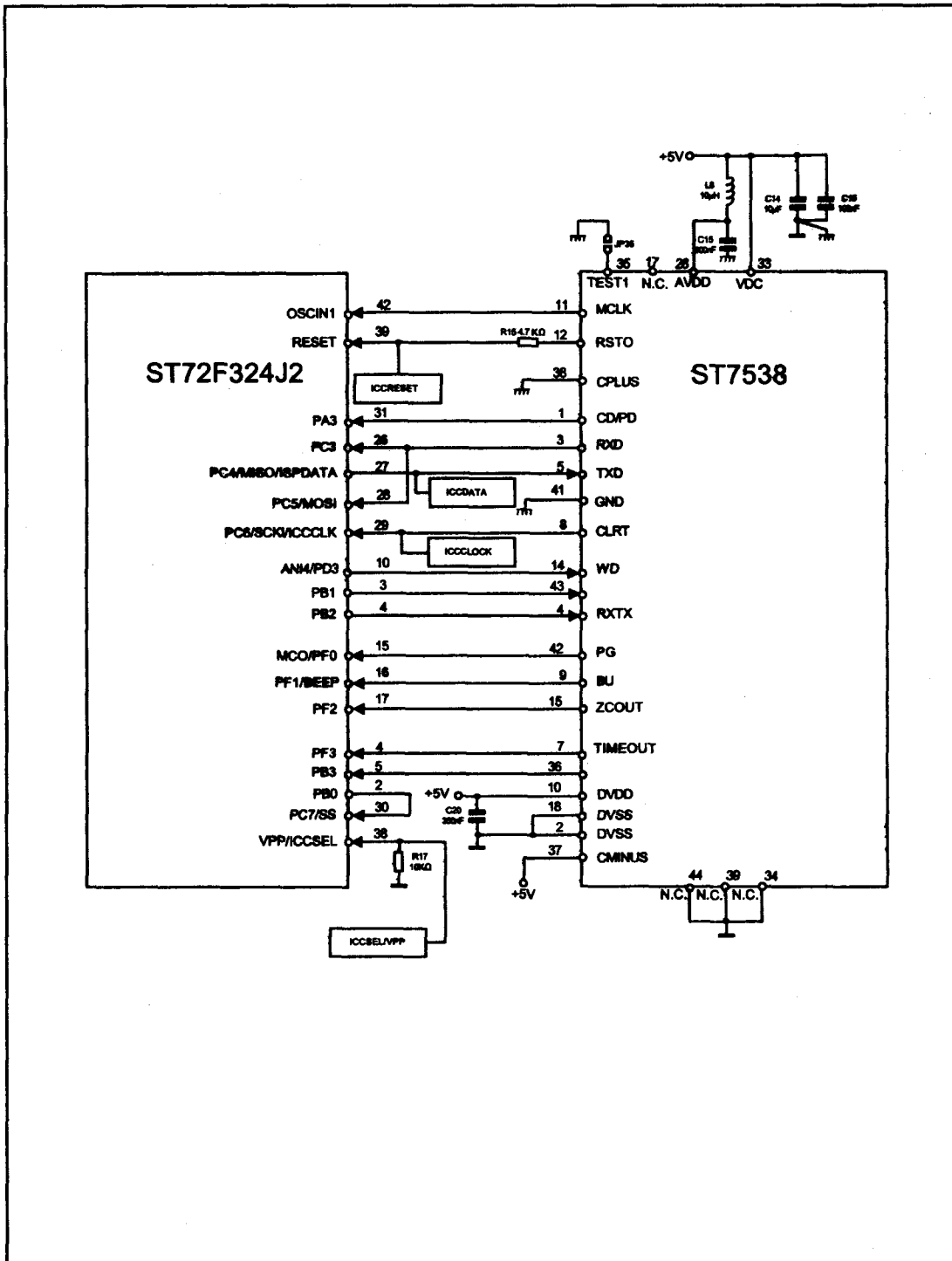


Figura 4-6. Interfaz PLM – Microcontrolador.

4.3.3. Señales de control, señales de comunicación y señales auxiliares.

Las señales en la interfaz PLM - Microcontrolador se dividen en tres categorías: señales de control, señales de comunicación y señales auxiliares. Las señales y su conexión se muestran en el diagrama de la interfaz del PLM y el microcontrolador en la Figura 4-8.

Entre las **señales de control** están: La señal de reloj (MCLK/OSCIN) provista por el PLM al microcontrolador cuyo valor por default es 4 Mhz; puede incrementarse a 8Mhz o 16MHz configurando adecuadamente el registro de control.

La señal de reset (RSTO), también provista por el PLM. La señal de watchdog (WD); sobre la conexión PD3 del microcontrolador al WD de PLM, el microcontrolador avisa que no detecta actividad, como respuesta el PLM genera una señal de reset sobre el pin RSTO. La función de "watchdog" puede desactivarse configurando el registro de control del PLM.

Las **señales de comunicación** entre el microcontrolador y el PLM incluyen: La señal RXD conectada del PLM hacia el microcontrolador; es la línea por la cual el PLM le envía la información que recibió de la línea "power line". La línea TXD, línea por la cual el microcontrolador envía al PLM el paquete de información dirigido a las unidades remotas. La señal de selección de estatus del PLM (RX/TX), la señal de acceso al registro de control REG/DATA y la señal de sincronía de la interfaz SPI (CLRT). El grupo de **señales auxiliares** que provienen del PLM y se conectan a algunas entradas estándar del microcontrolador. La señal "Carrier Detect" o "Preamble Detect" CD/PD informa de la proximidad (Carrier detect) de una señal senoidal portadora con frecuencia cercana a la programada o que notifica al microcontrolador la presencia de una portadora modulada a la velocidad programada, por al menos 4 símbolos consecutivos. La función "Carrier Detection" es necesaria, porque prácticamente en todas las aplicaciones hay más de dos aparatos conectados a la red eléctrica. Antes de intentar transmitir, una unidad debe revisar que no haya una señal portadora en la línea, si la hubiera, debe esperar a que la línea se desocupe para que intente transmitir nuevamente. El block Carrier/Preamble es un circuito digital detector de frecuencia. Esta función puede ser usada para manejar el acceso a la red eléctrica o para detectar la presencia de una

señal en la red eléctrica. La señal de cruce por cero ZCOUT, que proporciona una señal digital sincronizada con la fase de la línea. La señal PG que indica un nivel correcto del voltaje de alimentación. La señal TOUT que indica la interrupción del proceso de transmisión. Por último, la señal REG_OK que muestra una corrupción en el registro de control del PLM.

Las señales enmarcadas en un rectángulo representan las señales utilizadas en la interfaz ICC a través de la cual se programa el microcontrolador.

4.4. Acoplamiento de señales

La interfaz de acoplamiento de señales ha sido diseñada por el fabricante considerando las regulaciones de la CENELEC y de la FCC [4]. Consiste en un circuito de acoplamiento para las señales FSK transmitidas y recibidas, además de un sistema de filtrado.

La interfaz de acoplamiento tienen las siguientes funciones:

- o En modo de transmisión: amplificar y filtrar la señal transmitida por el PLM ST7538.
- o En modo de recepción: proporcionar la señal recibida de la red eléctrica al pin de entrada RAI del PLM ST7538.
- o Proteger contra picos de voltajes y voltaje elevados.

4.4.1. Acoplamiento en la transmisión

La función del circuito de acoplamiento para la transmisión es inyectar a la red eléctrica, la señal que proviene de los amplificadores de potencia (ATOP1 y ATOP2) filtrando eficientemente el ruido o señales falsas.

La configuración que el fabricante sugiere para el circuito de transmisión es un filtro paso banda de 4to orden (4 polos y 2 ceros).

El valor pico de la señal de corriente puede alcanzar hasta 1 Ampere con carga grande; por lo que todos los componentes de la interfaz de acoplamiento que están en serie con la señal (LC12, L4 y el transformador T1) deben garantizar esta corriente sin problemas.

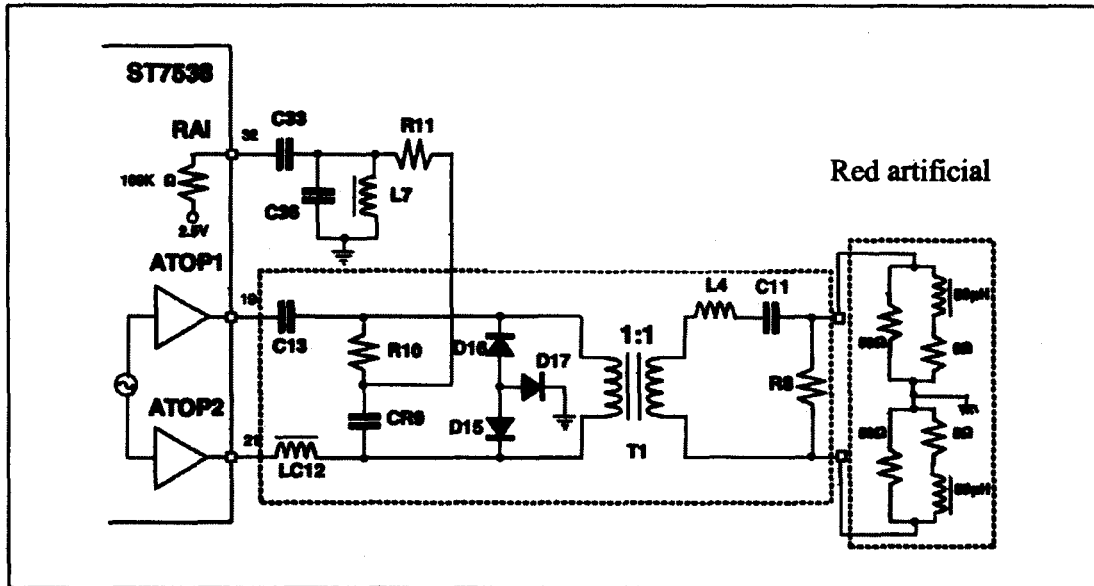


Figura 4-7. Circuito de acoplamiento para la transmisión.

El ESR (resistencia equivalente serie) de estos elementos inductivos tiene que ser tan bajo como sea posible para realizar un buen acoplamiento de señal. Con impedancias mayores a 2 ohms las pérdidas de acoplamiento de la señal transmitida pueden ser muy grandes.

El capacitor C11 de la Figura 4-9 tiene la función de desacoplar al transformador de la red eléctrica. Se debe usar un valor tan bajo como sea posible para obtener una corriente de 50 Hz en el secundario del transformador además de eliminar los efectos de saturación. El valor elegido por el fabricante es 33 nF.

4.4.2. Acoplamiento de señal en la recepción

El circuito de acoplamiento en la recepción tiene la función de filtrar los tonos de ruido provenientes de la red eléctrica, que pudieran dañar al pin RAI o degradar el desempeño de la demodulación del dispositivo. La sección de recepción sigue los lineamientos de la normativa europea (EN50065-2-1 Narrow-band conducted interference). La solución adoptada consiste en un circuito resonante paralelo que realiza un filtro pasivo de 2do. Orden (C36, L7, R11). El capacitor C33 es el componente de desacoplamiento que guarda un valor DC (2.5V) en el pin RAI.

En el modo de recepción: el pin ATOP1 tiene una impedancia muy alta y está polarizado por la señal de directa PAVcc/2. El pin ATOP2 está conectado a tierra internamente en el PLM. Con esta configuración las dos series de resonancia (L4, C11 y LC12, CR9, R10) son omitidas (L4/C11 tiene resonancia a la frecuencia del canal mientras LC12/CR9 tiene la resonancia a una frecuencia mayor); el único efecto de estos componentes es atenuar la amplitud de la señal recibida cerca de 6 dB, usando los valores de CR9 y R10.

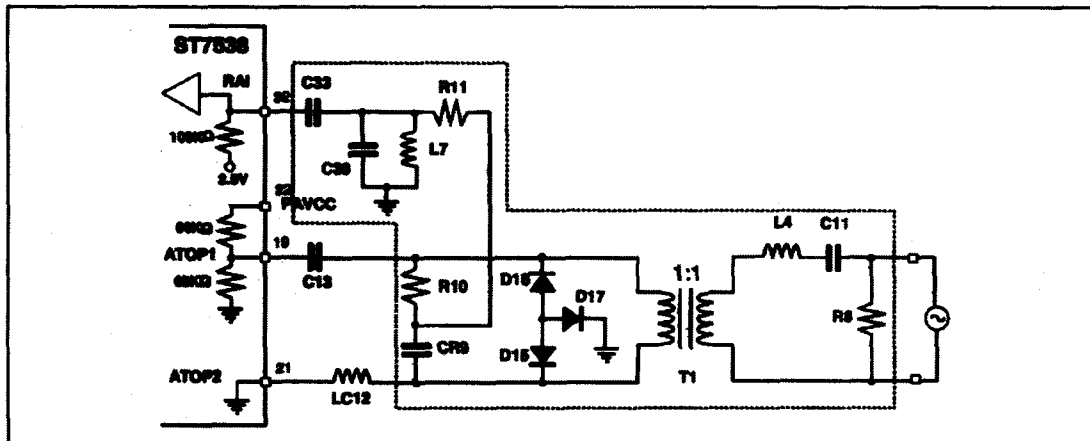


Figura 4-8. Circuito de acoplamiento para la recepción.

De acuerdo con estas consideraciones, la dimensión de la frecuencia del filtro de entrada depende principalmente de los valores de C36, L7 y R11, (vea la Figura 4-10). Estos componentes forman un filtro paso banda de segundo orden. La frecuencia central de banda del filtro es la frecuencia del canal:

$$f_0 = \frac{1}{2\pi \sqrt{L7 \cdot C36}} = 132.5 \text{ kHz}$$

Otro parámetro que se toma en cuenta en el diseño del filtro es el factor de Calidad (Q). El factor de calidad es una relación entre los componentes y la propagación de temperatura:

$$Q = R11 \sqrt{\frac{C36}{L7}} = 2.85$$

R11 debe ser un valor tan alto como sea posible para no afectar la transmisión y reducir la corriente DC a través de la bobina del primario del transformador. Un valor de 750 Ohms satisface los requerimientos de los canales de comunicación. C36 y L7 pueden calcularse usando la relación anterior.

La frecuencia de resonancia del filtro está estrechamente ligada a la propagación de temperatura de los componentes, ya que un calentamiento excesivo podría producir la atenuación de la señal recibida. Por esta razón el factor de Calidad es una parte relevante en diseño del filtro de Recepción.

4.5. Un ejemplo de la aplicación

Cuando el usuario desde la interfaz registra un cambio de estado para un dispositivo conectado a la red eléctrica, sobre el puerto serie de la PC se escribe un "string" (por ejemplo, A1). Los cuatro bits más significativos del "string" representan la dirección del dispositivo y los cuatro bits menos significativos representan el comando de control. De

esta manera la "A" representa al dispositivo número uno y el "1" representa la instrucción de abrir persianas.

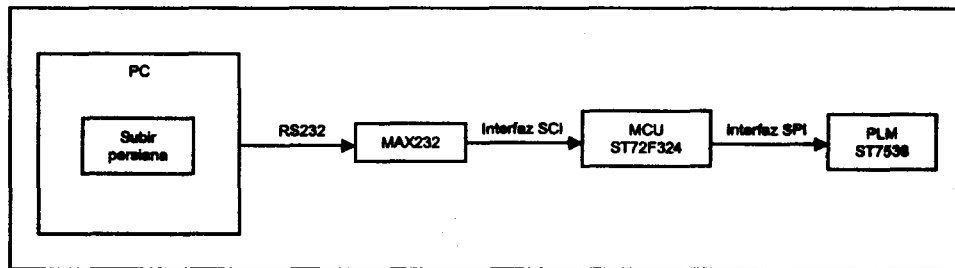


Figura 4-9. Trayectoria de la información.

El paquete que contiene al dato (A1) entra al MAX232 por el pin R1IN, donde es convertido a niveles TTL y mostrado sobre el pin R1OUT del MAX232. La Figura 4-11 muestra un diagrama a bloques de la trayectoria que sigue el paquete de información generado por la interfaz del usuario.

El microcontrolador configurado en modo de recepción está en la búsqueda del bit de inicio. Este dispositivo utiliza técnicas eficientes de muestreo para diferenciar entre un dato válido y ruido.

Por el pin RDI del microcontrolador entra primero el bit menos significativo del dato (A1). Cuando se recibe un carácter, se activa el bit RDRF para indicar que el contenido del "shift register" o registro de corrimiento se transfiere al buffer (RDR). El "Data Register" ya contiene al dato. El microcontrolador manipula el dato o puede enviarlo exactamente igual hacia las unidades remotas.

El microcontrolador configura al PLM en modo de transmisión y controla el tiempo de transmisión del dato por la interfaz SPI hacia el PLM. Una escritura en el "Data Register" de la interfaz SPI envía al dato hacia TXD. Cuando el microcontrolador recibe la señal de reloj del ST7538, el bit más significativo del dato aparece sobre el pin MISO y entra al PLM por el pin TXD.

El PLM recibe una señal digital sobre el pin TXD; ya dentro del PLM la señal es filtrada, amplificada y por último modulada usando el método de corrimiento en frecuencia, convirtiéndola en una señal senoidal que sale sobre los pines ATOP1 y ATOP2.

La señal senoidal sobre los pines ATOP1 y ATOP2 puede tomar dos frecuencias diferentes, una para "uno lógico" y otra para el "cero lógico"; la frecuencia promedio de estas dos, es la frecuencia de la señal portadora (frecuencia programada en el registro de control del ST7538), se usa 132.5 KHz en cumplimiento de las normas CENELEC.

El PLM remoto configurado en modo de recepción, recibe de la red eléctrica el dato (A1) que envió el PLM de control (en forma de una señal senoidal); filtra la señal, la amplifica, la modula y sobre el pin RXD envía hacia el microcontrolador remota la información en formato digital. El microcontrolador recibe sincronamente la información por el pin MOSI, lee el Data Register e interpreta el paquete (A1).

Si la dirección contenida en el paquete recibido coincide con la dirección del dispositivo de la unidad remota "Y", entonces el microcontrolador ejecuta el comando "subir persiana", a través de un puerto de salida PB4 (por ejemplo).

El controlador mantendrá activado el puerto PB4, hasta que los sensores indiquen que la persiana está completamente abierta. Cabe mencionar que se requiere un acondicionamiento de señal para que con la señal del puerto PB4 se active un motor que abra y a través del puerto PB5 cierre la persiana.

Los diagramas de las páginas siguientes son esquemáticos de las conexiones de cada componente del sistema de control y los circuitos de acondicionamiento de señal para conectar el sistema de control electrónico a la red de potencia eléctrica.

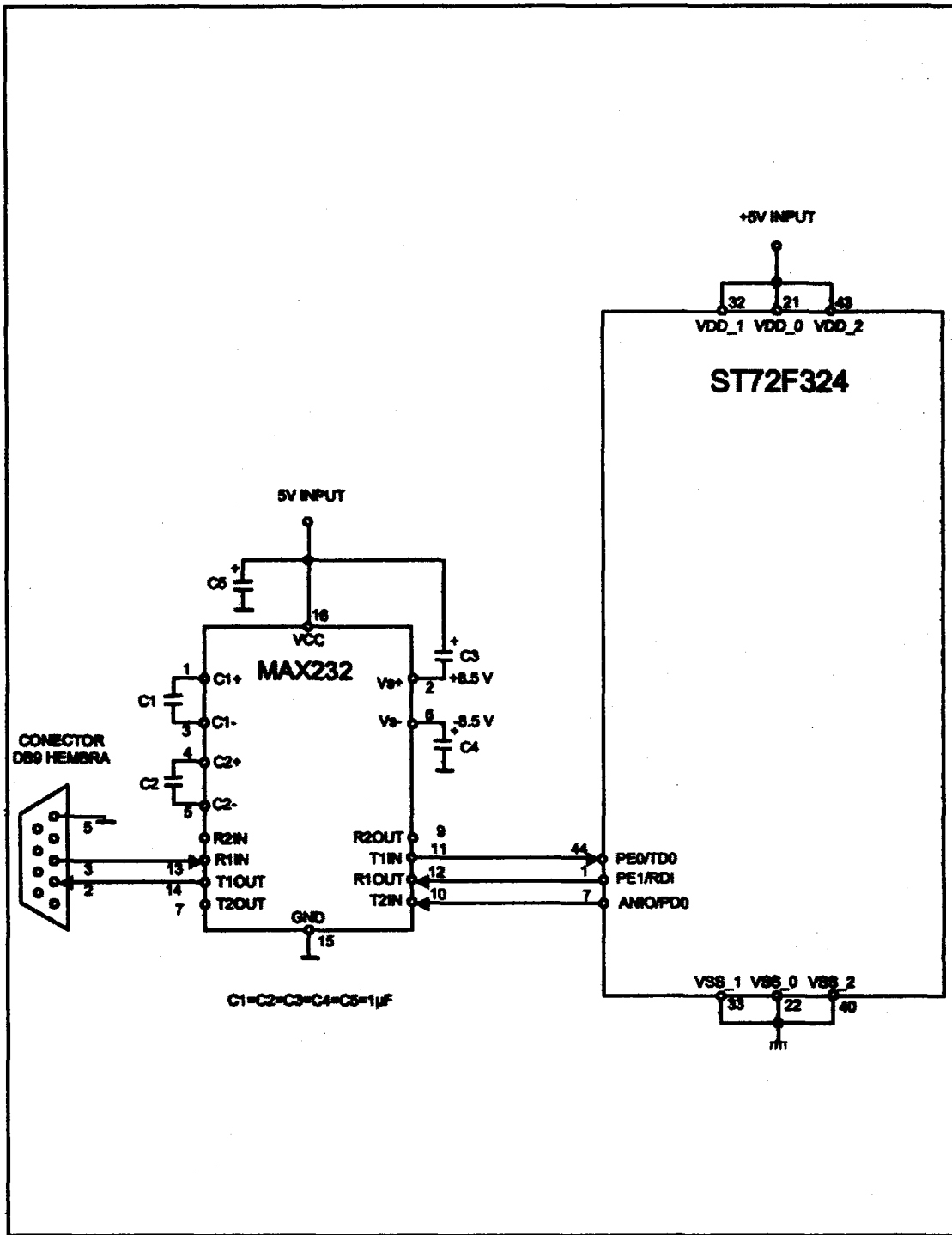


Figura 4-10. Diagrama esquemático de la interfaz PC - MCU.

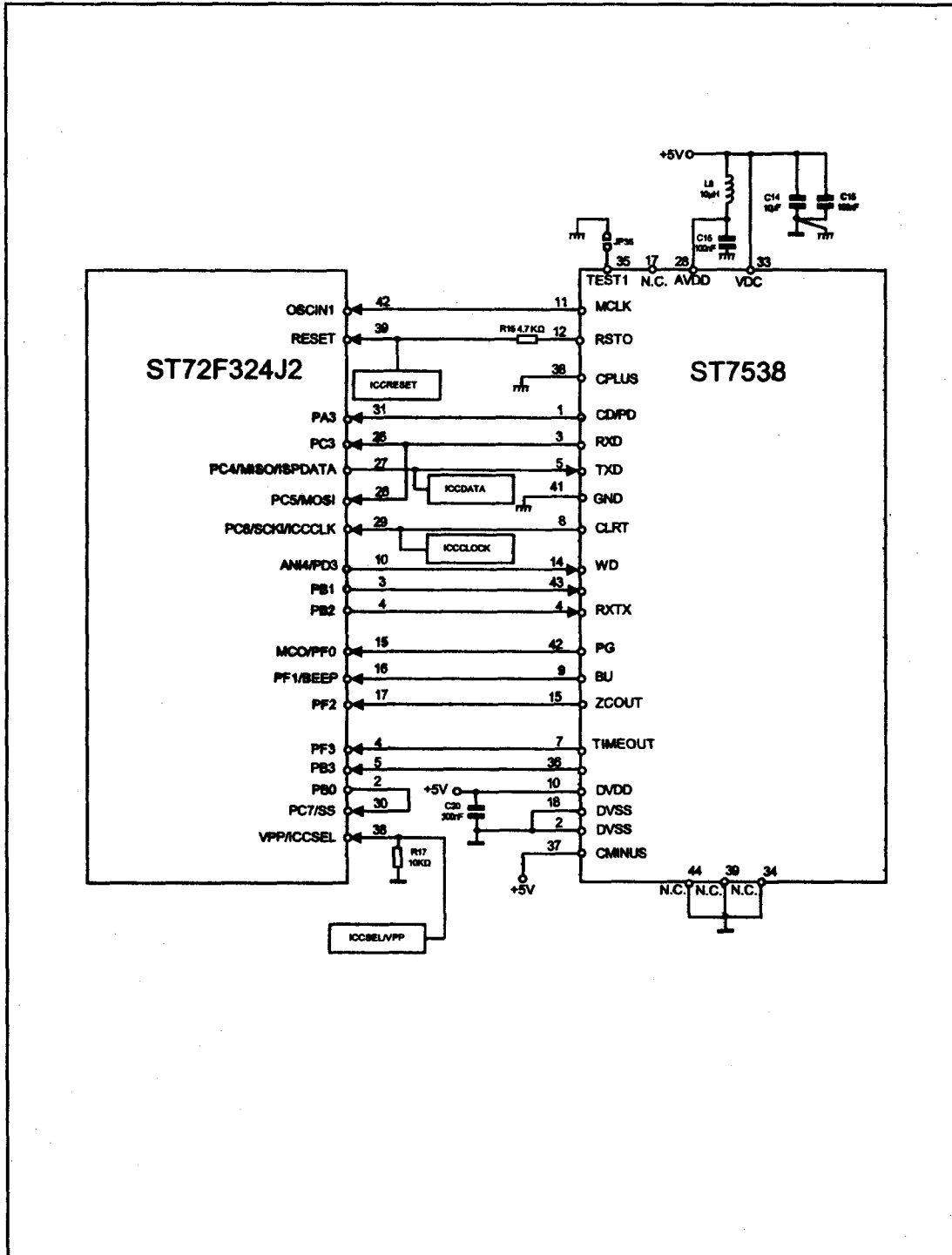


Figura 4-11. Diagrama de interconexiones MCU - PLM.

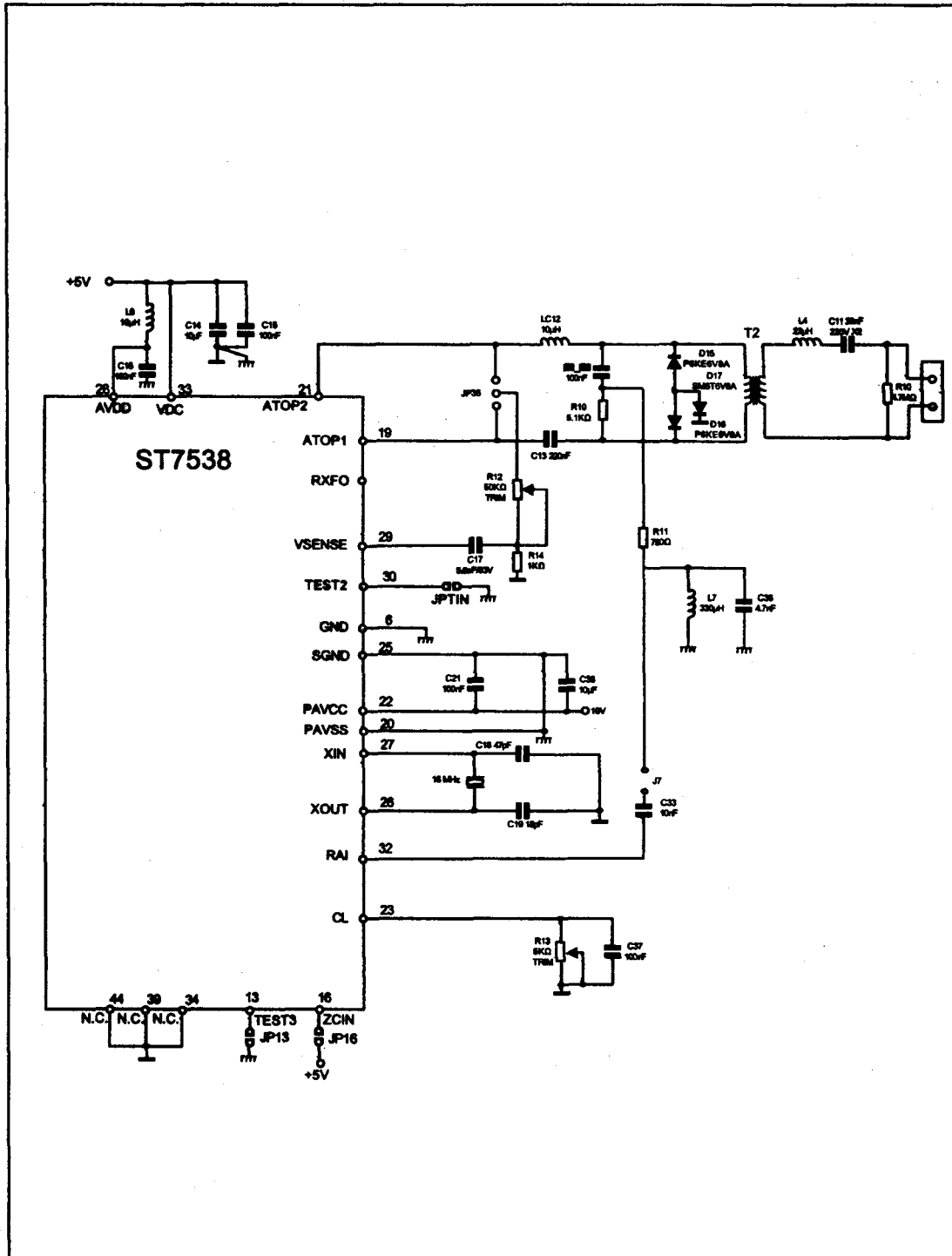


Figura 4-12. Esquemático del acoplamiento de señales.

Capítulo 5.

En este capítulo se presentan las pruebas de funcionamiento que se hicieron a las diferentes etapas del diseño y se presentan los resultados obtenidos de estas pruebas.

5.1. Prueba de funcionamiento - Interfaz SCI

La comunicación entre el microcontrolador ST72F324 y la PC es posible a través de la interfaz de comunicación serial asíncrona (SCI). La interfaz SCI ofrece una comunicación "full duplex" en un amplio rango de velocidades para la transmisión de datos. La velocidad o "baud rate" para el transmisor y el receptor (Tx y Rx) son calculados en forma independiente de la siguiente manera [3]:

$$Tx = \frac{f_{CPU}}{(16 * PR) * TR}$$

$$RX = \frac{f_{CPU}}{(16 * PR) * RR}$$

donde:

- f_{CPU} es la frecuencia de la fuente de reloj del microcontrolador dividida entre 2.
- $PR = 1, 3, 4$ ó 13 .
- $TR = 1, 2, 4, 8, 16, 32, 64, 128$ (ver información sobre el registro SCIBRR).[3].

Por ejemplo, para un cristal de 8MHz conectado entre OSC1 Y OSC2 (configuración Resonador para la fuente de reloj) [3], la frecuencia $f_{CPU} = 4$ MHz.

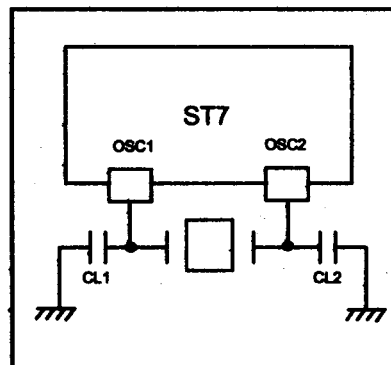


Figura 5-1. Señal de reloj en circuito resonador.

Cabe recordar que el tipo de la fuente de reloj debe configurarse en el registro "option byte" (accesado únicamente desde el software de programación STVP7).

Por ejemplo, si elegimos PR= 13, RR y TR = 2, obtenemos:

$$Tx = \frac{4 \times 10^6}{(16 \times 13) \times 2} = 9615.38$$

$$Rx = \frac{4 \times 10^6}{(16 \times 13) \times 2} = 9615.38$$

Se han calculado los parámetros para configurar una velocidad de transmisión de 9600 bps. La velocidad de transmisión se configura en el registro interno SCIBRR del microcontrolador; los bits del registro se muestran abajo.

BAUD RATE REGISTER (SCIBRR)

Read/Write

Reset Value: x0000 0000 (x0h)

SCP1	SCP0	SCT2	SCT1	SCT0	SCR2	SCR1	SCR0
7							0

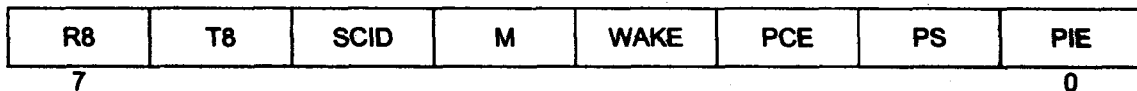
Los bits SCP1 y SCP0 están determinados por el valor de PR; por ejemplo para PR=13, SCP1=1 y SCP0 =1. [3]

El valor de TR define los bits SCT2, SCT1 y SCT0. Para TR=2, SCT2=0, SCT1=0 y SCT0=1. SCR2, SCR1 y SCR0 son definidos por RR, de manera que para RR=2, SCR2=0, SCR1=0 y SCR0=1.

Por lo tanto, para configurar una velocidad de 9600 bps, usando un cristal de 8 MHz, debe escribirse un \$C0 (11001001) al registro interno SCIBRR.

En cualquier proceso de comunicación a través de la interfaz SCI se requiere seguir un procedimiento; para la transmisión, el procedimiento es el siguiente:

**SERIAL COMMUNICATION INTERFACE
CONTROL REGISTER 1 (SCICR1)**
Read/Write
Reset Value: x000 0000 (x0h)



1. Configurar la longitud del dato en el registro interno SCICR1.

M es el bit que define la longitud de la palabra que se transmite.

Si M=0, la palabra se conforma de 1 bit de inicio, 8 bits de datos y 1 bit de paro.

Si M=1, la palabra se conforma de 1 bit de inicio, 9 bits de datos y 1 bit de paro.

La programación que se hizo para configurar la longitud de la palabra es la siguiente:

```
LD A,#$10 (9 bits de datos)
```

```
LD SCICR1,A
```

2. Configurar la velocidad de transmisión como se explicó en la sección anterior.
3. Activar el bit de inicio de transmisión (bit TE) o bien, el bit de inicio de recepción (bit RE) en el registro SCICR2, según el caso.

**SERIAL COMMUNICATION INTERFACE
CONTROL REGISTER 2 (SCICR2)**

Read/Write

Reset Value: x000 0000 (x0h)

TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK
7							0

La programación de esta configuración es:

LD A,#\$08 (para iniciar la transmisión)

LD SCICR2,A

4. Accesar el registro SCISR.

LD A,SCISR

5. Por último se carga al registro SCIDR el dato que se quiere transmitir. En el proceso de recepción, cuando se habilita el bit RE, se habilita el receptor e inicia la búsqueda del bit de inicio.

En la recepción:

LD A,SCISR

CLR A

En la transmisión:

LD SCISR,A

CLR A

Con una programación similar a la descrita anteriormente se probó el funcionamiento de la interfaz SCI del microcontrolador. La PC fue utilizada como una terminal; desde una aplicación de Windows llamada "Hiperterminal".

En la configuración de la terminal se utilizaron los mismos parámetros definidos para el microcontrolador (1 bit de inicio, 8 bits de datos y 1 bit de paro).

Finalmente para probar la comunicación entre la PC y el microcontrolador; al microcontrolador se le cargó un programa donde desde la terminal se le enviaban 8 bits de datos. El microcontrolador recibe los 8 bits a través de la interfaz SCI y en respuesta envía hacia la terminal los mismos 8 bits recibidos.

De esta manera, al enviar dos caracteres desde el teclado de la PC y recibir en la terminal los mismos dos caracteres, se comprueba el funcionamiento de la comunicación entre la PC y el microcontrolador ST72F324.

Para lograr la comunicación entre la PC y el microcontrolador, se utilizó un dispositivo MAX232. La conexión entre la PC, el MAX232 y el microcontrolador se muestra en la Figura 5-2.

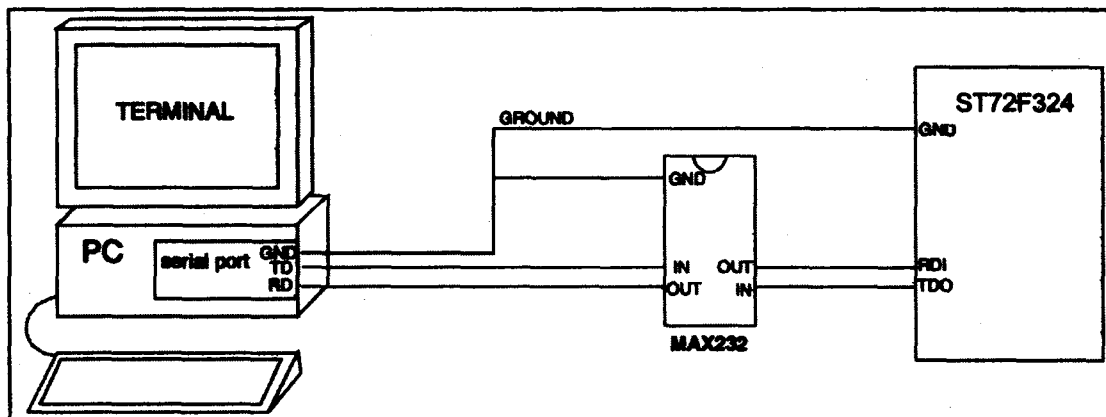


Figura 5-2. Diagrama esquemático de conexión entre la PC y el microcontrolador.

La programación que se desarrolló para probar la comunicación con esta interfaz se presenta en el Anexo B de este documento.

5.2. Prueba de la Interfaz MCU-PLM

Para probar la comunicación entre la unidad de control y la unidad remota, se implementaron dos tarjetas idénticas del sistema del control electrónico propuesto en el capítulo 4. En la Figura 5-3 se muestra un diagrama a bloques del sistema formado por ambas unidades.

Los microcontroladores en ambas unidades son configurados como dispositivos esclavos; el PLM es el dispositivo maestro en cada unidad.

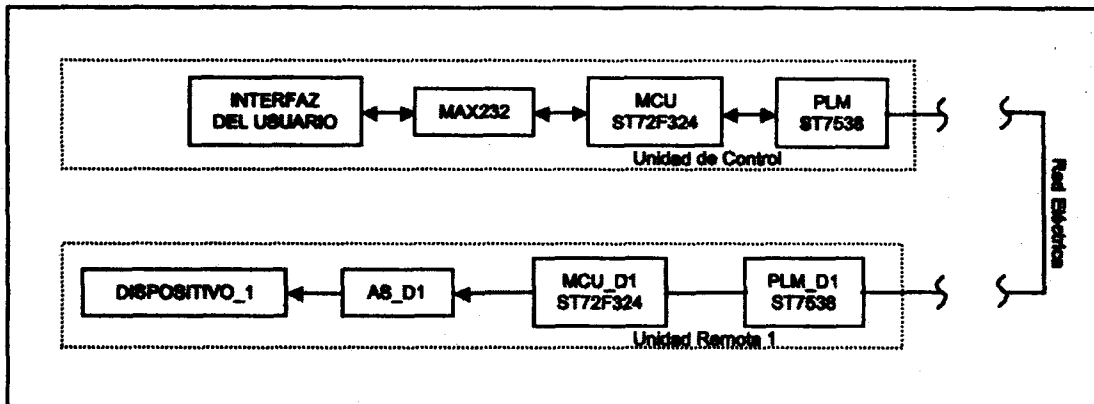


Figura 5-3. Diagrama a bloques de la unidad de control y la unidad remota.

Para probar que la configuración del microcontrolador fuese correcta, antes de conectarlo con el PLM se probó la comunicación en un sistema esclavo-maestro de dos microcontroladores. Los detalles de esta conexión y su configuración están documentados en el Anexo B. Cuando se logró comunicar a ambos microcontroladores a través de sus interfaces SPI; se tuvo la certeza de realizar correctamente la configuración del sistema maestro – esclavo ahora formado por el PLM y el microcontrolador.

En un sistema SPI, se requieren básicamente seis pines para comunicar al PLM con el microcontrolador, como se observa en la Figura 5-4.

El PLM genera una señal de reloj de 4 MHz (pin MCLK) para alimentar al microcontrolador; además genera la señal de sincronía (CLRT) para la comunicación sobre la interfaz SPI. RXD es el pin por el cual el PLM le envía al microcontrolador la información recibida de la red de potencia eléctrica. TXD es el pin por el cual el PLM recibe del microcontrolador la información digital que se enviará hacia la red de potencia eléctrica.

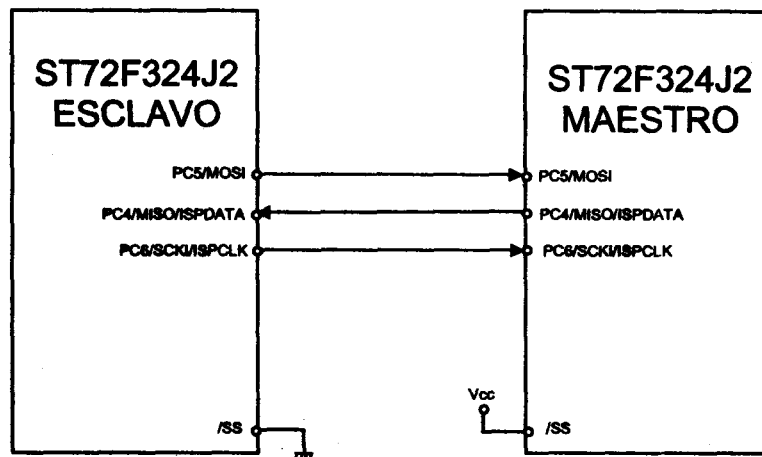


Figura 5-4. Conexión del sistema esclavo – maestro.

Los pines REG_DATA y RXTX son utilizados para definir uno de los cuatro modos de operación del PLM.

Para probar la comunicación entre las dos unidades, primero se configuró el PLM de la unidad de control en modo de transmisión de datos y el PLM de la unidad remota en modo de recepción de datos. Se utilizaron los puertos PB1 y PB2 del microcontrolador como pines de salida para proporcionar las señales REG_DATA y RXTX al PLM.

**SERIAL PERIPHERAL INTERFACE
CONTROL/STATUS REGISTER (SPICSR)**

Read/Write

Reset Value: x000 0000 (x0h)

SPIF	WCOL	OVR	MODF	-	SOD	SSM	SSI
7							0

El siguiente paso fue configurar el modo de manejo del pin /SS y habilitar las funciones alternas del puerto C por software; la configuración se realiza en el registro interno SPICSR del microcontrolador.

Con SSI=0 se selecciona el modo esclavo para el microcontrolador y con SSM=0 se define manejar por hardware el pin /SS [3]. Para habilitar las funciones alternas del puerto C, se escribió un #4C al registro SPICR. De esta forma con el bit SPE=1, se activan las funciones alternas del puerto C y con CPHA=1 y CPOL=1 se seleccionan la polaridad y fase del reloj para la retención (*latching*) de datos. Con la configuración anterior, la interfaz SPI está lista para enviar o recibir datos del PLM.

**SERIAL COMMUNICATION INTERFACE
CONTROL REGISTER (SPICR)**

Read/Write

Reset Value: x000 0000 (x0h)

SPIE	SPE	SPR2	MSTR	CPOL	CPHA	SPR1	SPR0
7							0

El microcontrolador de la unidad de control tiene cargada una rutina de transmisión de datos (*Transmite_a_linea*) hacia el PLM; éste último configurado en modo de transmisión. En la rutina (*Transmite_a_linea*) el dato es cargado en el registro SPIDR, el microcontrolador queda en espera de que el bit SPIF del registro SPICR se active,

indicando que la transferencia se completó. El PLM remoto configurado en modo de recepción (REG_DATA = 0 y RXTX = 1) está en espera continua de una señal portadora válida.

Cuando el PLM remoto recibe el dato, lo transmite al microcontrolador de la misma unidad; la rutina de lectura de datos (Recibe_de_linea) pone a este microcontrolador en espera continua de un dato. Al recibir el dato, el bit SPIF del registro interno SPICR en el microcontrolador remoto se activa indicando que la transmisión se ha completado.

El dato recibido contiene información importante como son: la dirección de la unidad a quien va dirigido y un comando de control para el dispositivo final.

Para esta prueba se conectaron ambas unidades como se muestra en la Figura 5-5, se configuró la unidad de control como la unidad transmisora y la unidad remota como la unidad receptora.

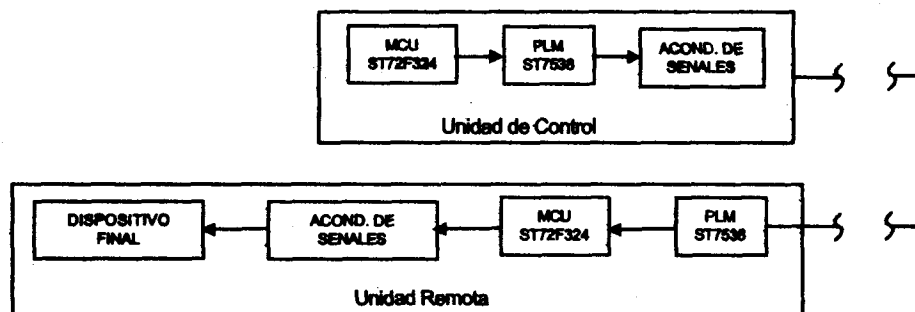


Figura 5-5. Conexión entre la unidad de control y la unidad remota.

El medio utilizado para las pruebas de transmisión de datos consiste en dos hilos, por los cuales viaja la señal senoidal que lleva la información. El programa contenido en el microcontrolador de la unidad de control envía un dato por la interfaz SPI, el PLM lo recibe y lo convierte en una señal senoidal. La señal analógica muestra dos frecuencias

diferentes; una frecuencia representa los "unos" y la otra frecuencia representa los "ceros" de la información digital.

El PLM de la unidad remota siempre en espera de una señal portadora similar a la programada en el registro de control de ambos PLMs, valida y recibe la señal analógica. Posteriormente convierte la senoidal en una señal digital y la transfiere al microcontrolador; este último recibe la información a través de su interfaz serial síncrona, la compara con el contenido de una localidad específica de memoria y si el dato recibido es igual al dato contenido en la memoria, el microcontrolador de la unidad ejecuta el comando de control. En esta prueba se activa el puerto (PB0) y enciende un led conectado a dicho puerto.

Como resultado, se logró la comunicación entre ambas unidades con una programación como la descrita anteriormente. Durante las pruebas, la unidad de control enviaba el dato #C0, mientras la unidad remota lo recibía y lo comparaba con el contenido de una localidad de memoria. Si ambos datos eran iguales, el microcontrolador remoto encendía el led conectado al puerto PB0. Se observó un retraso de aproximadamente 20 segundos en la respuesta de la unidad remota. El retraso se debe a que el PLM remoto no detecta rápidamente una señal portadora. Debemos recordar que el PLM remoto espera hasta que la señal recibida sea válida; hasta entonces, realiza la conversión de la señal análoga en una señal digital.

Capítulo 6.

En este capítulo se presenta las conclusiones y perspectivas de este trabajo de tesis.

6.1. Conclusiones y perspectivas

Se diseñó un sistema electrónico para la supervisión de edificios, basado en la tecnología PLC. Se implementó y se probó el funcionamiento del sistema de electrónico para la supervisión de edificios y casas habitación diseñado en esta tesis. Se logró comunicar a dos unidades similares (unidad de control y unidad remota), usando dos hilos como medio de transmisión. Se pudo observar que la unidad remota tarda en responder alrededor de treinta segundos (un tiempo de respuesta considerablemente alto), lo cual refleja que al PLM de esta unidad le está tomando mucho tiempo validar una señal portadora que proviene de la red eléctrica.

A sugerencia del fabricante del PLM ST7538 usado en el presente trabajo, se optó por utilizar el MCU ST72F324 para el diseño del sistema electrónico. Después de múltiples pruebas, se concluye que el microcontrolador utilizado no fue la mejor selección, al menos, en esta primera fase de implementación.

Se propone utilizar un microcontrolador más versátil y menos limitado en cuanto a los ciclos de programación. El microcontrolador ST72F324 está limitado a 100 ciclos de programación y está aún más limitada la programación de su registro "Option Byte". El registro "Option Byte" después de un número pequeño de programaciones causa que el microcontrolador se proteja contra escritura. Esto implicó la sustitución de los circuitos integrados en múltiples ocasiones, causando tiempos muertos significantes para el desarrollo de esta investigación. Para trabajos futuros, se proponen dos posibles microcontroladores: el microcontrolador PIC16C74A y el 68HC12 de Motorola. Ambos, cuentan con las interfaces SCI y SPI, requeridas para la comunicación del microcontrolador con la PC y con el PLM ST7538. Finalmente, se propone que la mejora del tiempo de respuesta de la unidad remota y la prueba de funcionamiento sobre la red de potencia eléctrica del sistema de control y supervisión, sean objeto de estudio para una investigación futura, con el propósito de incrementar los conocimientos sobre este interesante dispositivo (el ST7538) y mejorar el desempeño del sistema electrónico para la supervisión de edificios propuesto en esta tesis.

Referencias

- [1] "Home Automation and Utility Customer Services" by Dr. Wacks, by Cutter Information.

- [2] ST7538 "POWER LINE FSK TRANSCEIVER" Datasheet.

- [3] ST72 series Datasheet.

- [4] SGS-THOMSON Application note AN1714, "ST7538 FSK POWER-LINE TRANSCEIVER DEMO-KIT DESCRIPTION".

- [5] SGS-THOMSON Application note, "ST7537 POWER LINE MODEM APPLICATION".

- [6] SGS-THOMSON Application note, "POWER LINE MODEM APPLICATION REMOTE CONTROL USING ST7537 AND ST6".

- [7] ST7 FLASH STICK User Manual.

- [8] Application Note AN969 "SCI COMMUNICATION BETWEEN ST7 AND PC".

- [9] "Critical Design Report for the Home Automation project", by Saud Al-abaykan, Department of Electrical and Computer Engineering, School of Engineering and Applied Science, The George Washington University.

- [10] Andrew S. Tanenbaum, *Computer Networks* (4^a ed 2003), Prentice Hall.

- [11] "Técnica de Proyectos en instalaciones con EIB", Aplicaciones Asociación EIBA.

- [12] Control Digital de la Luz, Soto Pazos José. Dirección Técnica de Osram, S.A.

**[13] DALI Manual, Digital Addressable Lighting Interface Activity Group, ZVEI-Division
Luminaire.**

**[14] EIA-600.10 "Introduction to the CEBus Standard", CEBus, Service Mark of the
Electronic Industries Association.**

[15] "CEBus: A New Standar in Home Automation", Ken Davidson.

**[16] Huidobro Moya, José Manuel. Domótica. Edificios inteligentes. Copyright S.L.
Creaciones, 2004.**

[17] PLC IBERDROLA, IBERDOLA, S.A.

**[18] "White Paper on Power Line Communication", PLC Utilities Alliance, October
12th,2004.**

**[19] "Providing Access to the Internet through the electric power lines", Scott Baugh, The
PLC Community.**

ABREVIATURAS

CEBus. "Consumer Electronic Bus".

CENELEC. "European Committee for Electrotechnical Standardization".

DALI. "Digital Addressable Lighting Interface".

DSL. "Digital Subscriber Lines".

EHS. "European Home Systems".

EI. Edificio inteligente.

EIA. "Electronic Industries Association".

EIB. "European Installation Bus".

EIBG. "European Intelligent Building Group".

FCC. "Federal Communication Comisión".

FSK. "Frecuency Shift Keying".

MCU. Master Control Unit (Microcontroller).

NTI. Nuevas tecnologías de la información.

PLC. "Power Line Communication".

PLM. "Power Line Modem".

SCI. "Serial Communication Asynchronous Interface".

SPI. "Serial Communication Synchronous Interface".

ANEXOS

Anexo A

El objetivo de este anexo, es presentar información importante para la programación del microcontrolador ST72F324.

El microcontrolador ST72F324J2

El ST72F324J2 es un dispositivo de 44 pines para medianas aplicaciones; miembro de la familia de microcontroladores ST7 de STMicroelectronics. La memoria de programa de los ST7 puede ser del tipo FLASH o ROM; el ST72F324J2 particularmente cuenta con 8K bytes de memoria Flash y 256 bytes de memoria RAM.

Los microcontroladores ST7 están basados en el estándar de 8 bits, cuentan con un set de 63 instrucciones básicas, 17 modos de direccionamiento y una instrucción de multiplicación sin signo.

La memoria Flash

La memoria Flash de Alta Densidad (dual voltaje HDFlash) es una memoria no volátil, que puede ser borrada eléctricamente por sectores individuales o por bloques.

La memoria Flash está organizada por sectores y puede ser utilizada para almacenar código y datos; dependiendo de la capacidad de memoria pueden ser hasta 3 sectores. El arreglo en forma de matriz de los sectores, permite que cada sector pueda ser borrado o programado sin afectar otros sectores.

Modos de programación de la memoria Flash

Existen tres modos para programar la memoria Flash del microcontrolador:

1. **Insertando el microcontrolador en una herramienta de programación.** En este modo, todos los sectores, incluyendo el "Option Byte" pueden ser programados o borrados.
2. **El modo ICP (In-Circuit Programming).** En este modo, todos los sectores, incluyendo el "Option Byte" pueden ser programados o borrados sin remover el microcontrolador de la aplicación.

3. **El modo IAP (In-Application Programming).** Todos los sectores excepto el sector 0 pueden ser programados o borrados sin remover al microcontrolador de la aplicación y mientras la aplicación está corriendo.

En esta investigación se utilizó el modo de programación (**In- Circuito Programming**), y también fue necesaria la herramienta de programación **ST7 Flash STICK** que se muestra en la Figura 1 de este anexo; esta herramienta junto con la interfaz ICC fueron usadas para programar la memoria Flash del microcontrolador. En la siguiente sección se presenta la información relacionada con el protocolo ICC y la interfaz ICC utilizados para programar el microcontrolador ST72F324J2.

Programación del MCU con el modo ICP

El protocolo ICC permite minimizar el número de componentes necesario en una aplicación, los microcontroladores ST7 Flash internamente tienen el protocolo ICC.

El modo de programación "In-Circuit Programming" necesita de 4 a 7 señales dependiendo del microcontrolador ST7 Flash. Las señales se usan para conectar al microcontrolador con la herramienta STICK deben conectarse al conector ICC de la herramienta de programación STICK. Las siguientes señales son necesarias en el conector ICC:

- GND
- ICCDATA
- ICCCLK
- ICCRESET
- ICCSEL_VPP

las siguientes señales son opcionales:

- **VDD_appli:** Esta señal es necesaria si el jumper W1 del STICK está en la posición VDD.

- **ICCOSC:** La señal es necesaria si el modo de programación **ICC_OPT_Disable** es usado y si la señal de reloj de la aplicación no es una onda cuadrada de 0 a VDD, es decir; si se usa el oscilador RC interno del microcontrolador o si se usa un resonador o un circuito RC en los pines OSC1/OSC2. En este caso la señal ICCOSC debe conectarse al pin OSC1 del microcontrolador.

La Figura 1 muestra un diagrama de conexiones del microcontrolador con la herramienta STICK.

Para programar el microcontrolador Flash, además de la herramienta de programación STICK, se requiere el software de programación **ST7 Visual Programmer (STVP7)**.

El **ST7 Visual Programmer (STVP7)** permite al usuario:

- Ver, editar y crear archivos ejecutables en los formatos .S19 de Motorola y Hex de Intel, generados por el lenguaje ensamblador o el compilador C de los microcontroladores ST7.
- Hacer un "Blank Check" del contenido de la memoria Flash de los microcontroladores ST7.
- Programar la memoria Flash y el Option Byte de los microcontroladores ST7.
- Borrar la memoria Flash de los microcontroladores ST7.

Después de haber instalado el ST7 Visual Programmer en la PC, se conectará la herramienta de programación STICK entre la PC y la aplicación, de la siguiente manera:

- Conectar la tarjeta del STICK a la PC a través del cable al puerto paralelo.
- Configurar el STICK mediante el jumper W1 dependiendo de la alimentación de la aplicación. En esta aplicación en particular, el jumper W1 se coloca sobre los pines de configuración de 5V; ya que la aplicación es alimentada por 5V. Cuando W1 se coloca en VDD, la alimentación de la aplicación debe ser conectada al pin 7 del conector ICC; en esta aplicación el STICK usa el voltaje de la aplicación (5 volts) como voltaje de referencia y debe colocarse un resistor de 10 kOhms en la línea de VDD. Cuando W1 se coloca en 3.3 V, no se debe conectar el VDD de la aplicación al pin 7 del conector ICC y la aplicación debe ser alimentada por 3.3V.

Interfaz de programación (ICC).

Para programar el microcontrolador ST72F324J2 en modo "In-Circuit Programming", se utiliza la herramienta de programación STICK . La tarjeta STICK se conecta al puerto paralelo de la PC en uno de sus extremos y por el otro se conecta a la interfaz ICC formada con algunos pines del microcontrolador, a través del conector HE10. Un diagrama de conexiones de estas líneas se muestra en la Figura 1 [7].

El microcontrolador tiene la característica de multi-oscilador. La fuente de la señal de reloj puede ser externa, puede ser un oscilador RC interno o puede generarse con un cristal y dos capacitores de carga.

Cuando la señal de reloj proviene del oscilador interno, los pines OSC1 y OSC2 se unen y se conectan a tierra, como se muestra en la Figura 2a. Debido a que el oscilador interno es de baja precisión no debe usarse en aplicaciones que requieren precisión en el tiempo. En el registro "Option Byte" se configura el modo de oscilador interno.

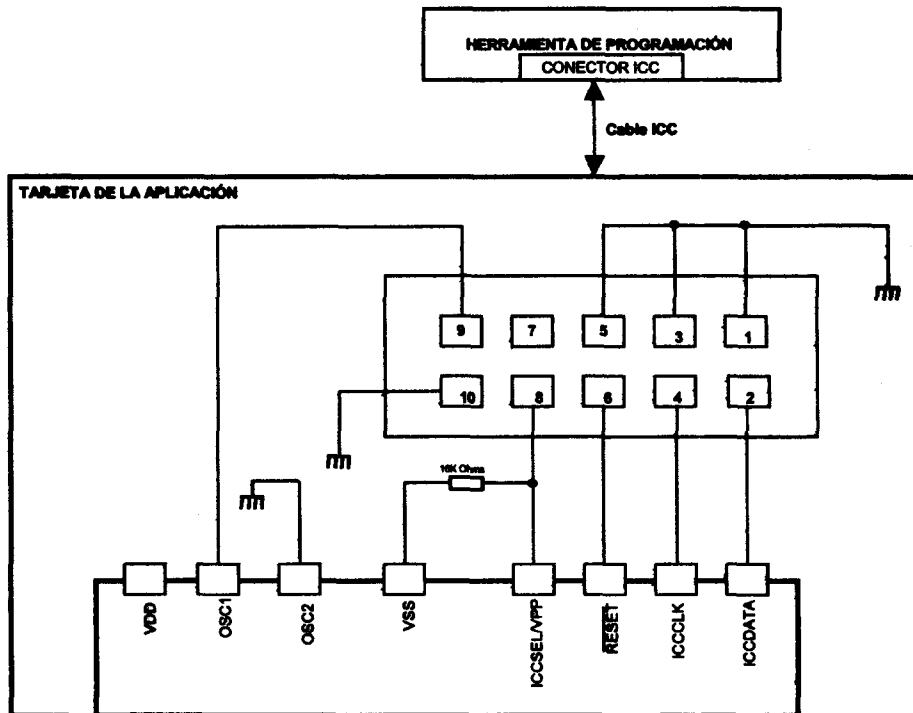
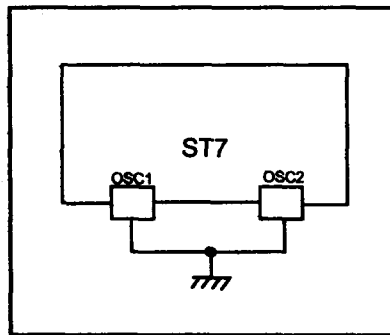


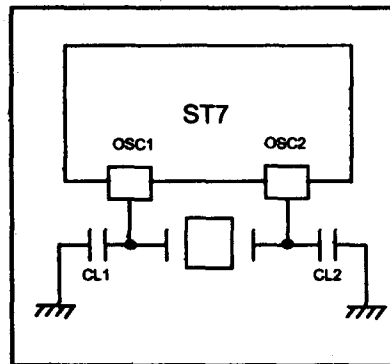
Figura 1. Interfaz ICC.

El registro option byte (en el ST7VP) permite configurar el tipo de la fuente de reloj que se utiliza en la aplicación. Si la fuente de reloj es el resonador interno del microcontrolador los pines OSC1 y OSC2 deben conectarse como en la Figura 2b. Los capacitores de carga son de 15 y 33 pF cuando se usan cristales de 8 MHz y hasta 16 MHz.

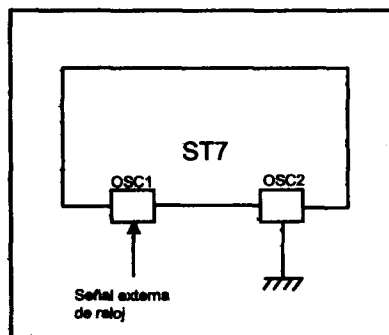
Cuando la señal de reloj es provista por una fuente externa como en el caso del PLM ST7538 en esta aplicación, la señal de reloj se conecta a OSC1, mientras OSC2 se conecta a tierra. Para este caso en el "Option Byte" se configura el modo de oscilador externo.



a) Oscilador RC interno.



b) Resonador.



c) Señal de reloj externa.

Figura 2. Fuentes de la señal de reloj.

Cuando se tiene conectado el hardware necesario para la programación del microcontrolador (STICK e interfaz ICC), la configuración correcta del software de programación (ST7VP) y la configuración correcta de la señal de reloj en el Option Byte, es tiempo de cargar un programa al microcontrolador.

Configuración del software STVP7

La primera vez que se utiliza el STVP7, la PC muestra una pantalla que permite configurar el software siguiendo el siguiente procedimiento:

1. De la lista Hardware, se selecciona **STICK**, por ser esta la herramienta usada para programar el microcontrolador.
2. De la lista Port, se selecciona el puerto paralelo de la PC, **LPT1**.
3. De la lista Programming mode se debe seleccionar uno de tres modos; dependiendo del modo seleccionado se desplegará una lista específica de microcontroladores. Para elegir el modo de programación correcto, es necesario:
 1. Revisar la descripción del option byte en la hoja de datos del microcontrolador ST7.
 2. Checar si la procedencia directa del microcontrolador es del fabricante o no.

Para elegir correctamente el modo de programación se deben tomar en cuenta las siguientes descripciones:

Modo ICP: Este modo es para microcontroladores que no tienen la opción **OSCTYPE** en el "option byte". De los dispositivos soportados por STICK, únicamente los microcontroladores **ST72HUB** están en esta categoría.

ICP OPT Disable: Este es un modo seguro de programación y debe usarse cuando la configuración **ICP OPT Enable** no funcione. En

este modo de programación una onda cuadrada de 0 a VDD debe usarse como reloj. Esta señal de reloj también puede ser provista por la aplicación o por el pin 9 del conector ICC (ICCOSC).

ICP OPT Enable: Este modo de programación debe utilizarse cuando la procedencia del microcontrolador es directamente del fabricante o si el circuito de reloj de la aplicación corresponde con la opción OSCTYPE previamente programada en el "option byte". En este modo de programación, la señal ICCOSC del conector ICC (pin 9) no es necesaria.

4. De la lista Device, seleccionar el microcontrolador Flash ST7 que se va a programar. Dependiendo del microcontrolador que se seleccione se deberán realizar configuraciones adicionales. Si el microcontrolador que se quiere programar no apareciera en la lista Device, significa que el modo de programación elegido no ha sido el correcto o que la versión del STVP7 no soporta a ese microcontrolador.
5. Después de elegir el microcontrolador se debe dar click en **OK** para guardar los cambios y cerrar la ventana de Configuración.
6. Alimentar la tarjeta de la aplicación.
7. Conectar el cable HE10 al conector ICC del STICK en uno de sus extremos y por el otro extremo al conector ICC de la aplicación.
Nota: La conexión debe realizarse después de iniciar una sesión en el STVP7 para evitar voltajes indeseados en los pines del conector ICC, ya que el STVP7 inicializa al puerto paralelo de la PC.

Una vez que se ha instalado y configurado el STVP7 y configurado el jumper **W1** del STICK; es bueno confirmar el tipo de memoria que tiene el microcontrolador ya que debe borrarse antes de ser reprogramada.

Los microcontrolador ST7 con memoria Flash y con memoria XFlash usan tecnología EEPROM donde la memoria es borrada byte por byte. Los microcontroladores con memoria HDFlash usan tecnología FLASH donde el proceso de borrado se realiza por sectores (el microcontrolador utilizado en este proyecto está dentro de esta categoría).

El microcontrolador ST72F324J2 empleado para esta aplicación tiene memoria del tipo HDFlash; antes de programar bytes o sectores de memoria deben borrarse apropiadamente los sectores por programar. Para borrarlos, en la ventana principal debe seleccionarse **Erase>Active sector(s)**. Se puede utilizar el comando **Blank-Check** para verificar que los sectores se hayan borrado correctamente.

Pasos para programar el microcontrolador

1. En la ventana principal del STVP7 hay que seleccionar el área de memoria que se quiere programar (**PROGRAM MEMORY, DATA MEMORY u OPTION BYTE**)
2. En el menú **File**, elegir **Open** para abrir el programa que se desea grabar al microcontrolador.
3. Configurar el option byte. En la ventana principal del STVP7 seleccionar **OPTION BYTE**. Para obtener mayor información acerca del option byte deben estudiarse las hojas de datos del microcontrolador.
4. Iniciar la programación haciendo click en **Program>All Tabs**. La sesión de programación hace los chequeos necesarios.

5. Se puede checar el contenido de los sectores programados haciendo click en **Verify>All tabs**.
6. Cuando se ha terminado de programar, debe desconectarse el cable HE10 del conector ICC de la aplicación. Ahora el microcontrolador contiene el programa.

Resumiendo, las herramientas necesarias para programar el dispositivo ST72F324J2 son:

1. Un compilador. Si se programa en C, se requiere forzosamente una licencia del compilador Cosmic. Si se programa en ensamblador únicamente se requiere el software ST7VD.
2. La herramienta de programación STICK.
3. La interfaz ICC desarrollada en la tarjeta de la aplicación.
4. El cable HE10.
5. El software de programación ST7VP.

Anexo B

Prueba de funcionamiento de la interfaz SPI

Para probar el funcionamiento de la interfaz SPI del microcontrolador ST72F324 se implementó un sistema maestro – esclavo. La conexión que se realizó para la prueba se muestra la Figura 1.

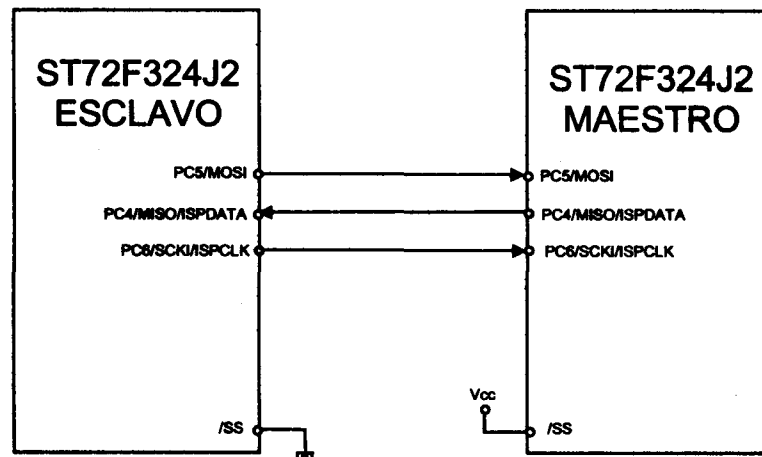


Figura 1. Conexión del sistema Esclavo- Maestro.

La prueba consiste en enviar un dato (por ejemplo, #0) desde el microcontrolador maestro hacia el microcontrolador esclavo a través de su interfaz serial SPI. Enseguida se explica detalladamente como se llevó a cabo la prueba.

En la rutina principal del microcontrolador maestro se mandan a llamar tres rutinas diferentes: la primera para inicializar los puertos del microcontrolador, la segunda para inicializar el puerto SPI y la tercer rutina es la que envía el dato.

En la primera rutina el puerto B se inicializa como puerto de salida, la programación es la siguiente:

.ST7_init

```
LD A,#$FF
LD PBDDR,A
LD PBOR,A
```

RET

Para inicializar el dispositivo maestro se programó lo siguiente:

.SPI_init

```
BSET SPICSR, #0 ;Son se selecciona el modo esclavo
BSET SPICSR, #1 ;SSI=1 y SSM=1
LD A,$5C
LD SPICR,A ;Se selecciona el modo maestro y se
;define la polaridad y la fase para la
;lectura de datos.
```

RET

Para enviar el dato #\$C0 por la interfaz SPI se programa lo siguiente:

.Envia_dato

```
LD A,$C0 ;El dato se carga al registro SPIDR
.WT6 LD SPIDR,A
.WT4 BTJF SPISR,#7,WT4 ;Espera a que el bit 7 del registro SPISR
;se active indicando que la transmisión
;ha terminado.
LD Y, SPIDR ;Se accesa el registro SPIDR
BSET PBDR,#1 ;Se activa el puerto PB1 para encender
;un led conector a PB1 indica que el dato
;fue enviado.
JRA WT6 ;el dato se envía continuamente
```


La programación para el microcontrolador esclavo difiere de la anterior en la rutina de inicialización del puerto SPI. Además este microcontrolador contiene una rutina de recepción de datos.

Las rutinas son programadas como sigue:

.SPI_init

```

BRES  SPICSR,#0           ;Se selecciona el modo esclavo
BSET  SPICSR,#1           ;SSI=0 Y SSM=1
LD    A,#$4C              ;Se habilitan las funciones alternas del
                           ;puerto PSI, PSE=1.
                           ;CPHA =1 Y CPOL=1
LD    SPICR,A             ;Se accesa el registro SPICR
                           ;para apagar el bit 7 del registro
                           ;SPICSR.
RET

```

.Recibe_dato

```

LD    A,#$00              ;Se manda un dato cualquiera para recibir
LD    SPIDR,A             ;el dato enviado por el maestro
.WT3  BTJF  SPICSR,#7,WT3 ;cuando SPIF=1 la transferencia se
completa.
LD    A,SPIDR             ;Se lee el registro SPIDR
BSET  PBDR,#1             ;El dato leído se compara con #$C0
CP    A,#$C0              ;El dato leído se compara con #$C0
JRNE  WT5                 ;cuando ambos son iguales se activa
BSET  PBDR,#0             ;el puerto PB0 y el led conectado a él.
.WT5  LD    A,#$00
RET

```

Anexo C

- Listado del programa del microcontrolador de la unidad de control

```

st7/                ; La primera línea es reservada
                   ; para especificar el set de instrucciones
                   ; del procesador

;+-----+
;|                               |
;|      File: sci324.asm         |
;+-----+

TITLE "sci324.ASM"
                   ; This title will appear on each
                   ; page of the listing file

MOTOROLA         ; Este comando define el uso del
                   ; formato Motorola en el lenguaje
                   ; ensamblador

;+-----+
;| ARCHIVOS QUE SE INCLUYEN    |
;+-----+

#INCLUDE "st72F324.inc" ; Se incluyen los registros
                           ; del st72F324 y el archivo
                           ; del mapa de memoria

;+-----+
;| VARIABLES EN MEMORIA RAM    |
;+-----+

BYTES
segment byte at 80-FF 'ram0'

;+-----+

```

```

;|  CONSTANTES EN ROM  |
;+-----+
      WORDS
      segment 'rom'
;+-----+
;|  RUTINA PRINCIPAL  |
;+-----+
.main
      call ST7_init
      call SPI_init
;      call Recibe_dato
      call Envia_dato
loop
      jra      loop

;+-----+
;|RUTINA QUE INICIALIZA EL PUERTO B
;|COMO SALIDAS DIGITALES
;+-----+

.ST7_init

      LD A,#SFF
      LD PBDDR,A
      LD PBOR,A
      BRES PBDR,#1           ;PB1=REG_DATA=0
      BRES PBDR,#2           ;PB2=RXTX=0
      RET

;+-----+
;|RUTINA QUE INICIALIZA LA INTERFAZ SPI
;+-----+

```

.SPI_init

BSET SPISR,#1 ; Con SSM=1 /SS es manipulado por software.
BRES SPISR,#0 ; SSI=0 no se habilita el mod esclavo.
LD A,#\$4C ; SPE=1 Funcion SPI I/O habilitada, CPOL=1 y CPHA=1
LD SPICR,A ; Polaridad=1 and Fase=1,

RET

```

;+-----+
;| RUTINA QUE ENVIA UN DATO POR LA INTERFAZ SPI |
;+-----+
    
```

.Envia_dato

.wt6 LD A,#\$C0 ;Se carga al acumulador el dato
;que se quiere enviar.
BSET PBDR,#0 ;Se enciende el led conectado a PB0.
.wt4 LD SPIDR,A ;Se carga el dato al registro de datos
;de la interfaz SPI.
BTJF SPISR,#7,wt4 ;Se activa el bit 7 del registro SPISR
;indicando que la transferencia terminó.
LD Y,SPIDR
JRAwt6

RET

```

;+-----+
;| INTERRUPT SUB-ROUTINES SECTION |
;+-----+
    
```

.dummy iret ; Empty subroutine
.sci_rt iret ; SPI Interrupt

```

;+-----+
;| INTERRUPT VECTORS MAPPING |
;+-----+
    
```

segment 'vectit'

	DC.W	dummy	;FFE0-FFE1h location
	DC.W	dummy	;FFE2-FFE3h location
.i2c_it	DC.W	dummy	;FFE4-FFE5h location
.sci_it	DC.W	dummy	;FFE6-FFE7h location
	DC.W	dummy	;FFE8-FFE9h location
	DC.W	dummy	;FFEA-FFEBh location
	DC.W	dummy	;FFEC-FFEDh location
.timb_it	DC.W	dummy	;FFEE-FFEFh location
	DC.W	dummy	;FFF0-FFF1h location
.tima_it	DC.W	dummy	;FFF2-FFF3h location
.spi_it	DC.W	dummy	;FFF4-FFF5h location
	DC.W	dummy	;FFF6-FFF7h location
.ext1_it	DC.W	dummy	;FFF8-FFF9h location
.ext0_it	DC.W	dummy	;FFFA-FFFBh location
.softit	DC.W	dummy	;FFFC-FFFDh location
.reset	DC.W	main	;FFFE-FFFFh location

END

Listado del programa del microcontrolador de la unidad remota

```
st7/           ; La primera línea es reservada
               ; para especificar el set de instrucciones
               ; del procesador
```

```

+-----+
|
|           File: sci324.asm
|
+-----+
```

```

TITLE "sci324.ASM"
           ; This title will appear on each
           ; page of the listing file
MOTOROLA ; Este comando define el uso del
           ; formato Motorola en el lenguaje
           ; ensamblador
```

```

+-----+
| ARCHIVOS QUE SE INCLUYEN
|
+-----+
```

```

#INCLUDE "st72F324.inc" ; Se incluyen los registros
                          ; del st72F324 y el archivo
                          ; del mapa de memoria
```

```

+-----+
| VARIABLES EN MEMORIA RAM
|
+-----+
```

```

BYTES
segment byte at 80-FF 'ram0'
```

```

+-----+
| CONSTANTES EN ROM
|
+-----+
```

```

WORDS
```

```
segment 'rom'
;+-----+
;|  RUTINA PRINCIPAL  |
;+-----+

.main
    call ST7_init
    call SPI_init
;   call Recibe_dato
    call Envia_dato

loop
    jra    loop

;+-----+
;|RUTINA QUE INICIALIZA EL PUERTO B
;|COMO SALIDAS DIGITALES
;+-----+

.ST7_init

    LD A,#SFF
    LD PBDDR,A
    LD PBOR,A
    BRES PBDR,#1           ;PB1=REG_DATA=0
    BSET PBDR,#2         ;PB2=RXTX=1
    RET
```

```

;+-----+
;|  RUTINA QUE INICIALIZA LA INTERFAZ SPI
;+-----+

```

.SPI_init

```

    BSET  SPISR,#1           ;SSI=1, SSM=1, master configuration
    BRES  SPISR,#0
    LD   A,#$4C             ;SPI fn enable,slave mode, CPOL=1, CPHA1
    LD   SPICR,A
    RET

```

```

;+-----+
;| RUTINA QUE RECIBE UN DATO POR LA INTERFAZ SPI
;+-----+

```

.Recibe_dato

```

.wt5 LD A,$S00
;      BSET PBDR,#0         ;Envia un dato basura por la interfaz SPI
.WT3  LD A,$S00
      LD SPIDR,A           ;para generar un ciclo completo
      BTJF SPISR,#7,WT3   ;Espera a que el bit 7 se active, indicando que
                          ;la transferencia ha terminado
      LD A,SPIDR          ;Carga el dato recibido en el acumulador
      CP A,$C0            ;Compara el dato recibido con $C0
      JRNE wt5            ;Si no son iguales, espera por un dato nuevo
      BSET PBDR,#0       ;Si el dato recibido es igual que $C0, activa
                          ;el puerto PB3.
      RET

```



```

;+-----+
;|  INTERRUPT SUB-ROUTINES SECTION  |
;+-----+

```

```

.dummy    ired      ; Empty subroutine
.sci_rt    ired      ; SPI Interrupt

```

```

;+-----+
;|  INTERRUPT VECTORS MAPPING      |
;+-----+

```

```

segment 'vectit'

```

```

                DC.W  dummy    ;FFE0-FFE1h location
                DC.W  dummy    ;FFE2-FFE3h location
.i2c_it        DC.W  dummy    ;FFE4-FFE5h location
.sci_it        DC.W  dummy    ;FFE6-FFE7h location
                DC.W  dummy    ;FFE8-FFE9h location
                DC.W  dummy    ;FFEA-FFEBh location
                DC.W  dummy    ;FFEC-FFEDh location
.timb_it       DC.W  dummy    ;FFEE-FFEFh location
                DC.W  dummy    ;FFF0-FFF1h location
.tima_it       DC.W  dummy    ;FFF2-FFF3h location
.spi_it        DC.W  dummy    ;FFF4-FFF5h location
                DC.W  dummy    ;FFF6-FFF7h location
.ext1_it       DC.W  dummy    ;FFF8-FFF9h location
.ext0_it       DC.W  dummy    ;FFFA-FFFBh location
.softit       DC.W  dummy    ;FFFC-FFFDh location
.reset         DC.W  main     ;FFFE-FFFFh location

```

```

END

```

Los siguientes programas fueron desarrollado por STMicroelectronics; incluyen la descripción de los registros del ST72F324 y deben incluirse en la programación de cada microcontrolador.

```
st7/
;***** (c) 2002 ST Microelectronics *****
;
;PROJECT : ST72324
;COMPILER : ST7 Tool Chain
;
;MODULE : ST72324.asm
;VERSION : V 1.0
;
;CREATION DATE : 26/10/02
;
;AUTHOR : CMG 8-bit Micro Application Team
;
;*****
;
;DESCRIPTION : ST72324 Hardware Registers Mapping.
;
;      This file contains the description of the hardware registers of
;      the ST72324 microcontroller.
;
;*****
;
;MODIFICATIONS :
;*****
;#define ST72324J2      1           ; or ST72324K2
#define ST72324J4      1           ; or ST72324K4
;#define ST72324J6      1           ; or ST72324K6

BYTES      ; following addresses are 8 bit length
```

```

;*****
segment byte at 0-7F 'periph'
;*****

;*****
; I/O Ports registers
;*****

.PADR    DS.B 1    ; port A data register
.PADDR   DS.B 1    ; port A data direction register
.PAOR    DS.B 1    ; port A option register

.PBDR    DS.B 1    ; port B data register
.PBDDR   DS.B 1    ; port B data direction register
.PBOR    DS.B 1    ; port B option register

.PCDDR   DS.B 1    ; port C data register
.PCDDR   DS.B 1    ; port C data direction register
.PCOR    DS.B 1    ; port C option register

.PDDR    DS.B 1    ; port D data register
.PDDDR   DS.B 1    ; port D data direction register
.PDOR    DS.B 1    ; port D option register

.PEDR    DS.B 1    ; port E data register
.PEDDDR  DS.B 1    ; port E data direction register
.PEOR    DS.B 1    ; port E option register

.PFDR    DS.B 1    ; port F data register
.PFDDR   DS.B 1    ; port F data direction register
.PFOR    DS.B 1    ; port F option register
reserved0 DS.B 15
;*****

```

; SPI registers

;*****

.SPIDR DS.B 1 ; SPI Data Register
.SPICR DS.B 1 ; SPI Control Register
.SPISR DS.B 1 ; SPI Status Register

;*****

; Interrupt Controller Registers

;*****

.ITSPR0 DS.B 1 ; Interrupt Software Priority Register 0
.ITSPR1 DS.B 1 ; Interrupt Software Priority Register 1
.ITSPR2 DS.B 1 ; Interrupt Software Priority Register 2
.ITSPR3 DS.B 1 ; Interrupt Software Priority Register 3
.EICR DS.B 1 ; External Interrupt control Register

;*****

; Flash Memory Controller Registers

;*****

.FCSR DS.B 1 ; Master Clock Control Status Register

;*****

; Watchdog Registers

;*****

.WDGCR DS.B 1 ; Watchdog control register

;*****

; System Integrity Register

;*****

.SICSR DS.B 1 ; System Integrity Control/Status Register

;*****

; Master Clock Controller Registers

;*****

.MCCSR DS.B 1 ; Main Clock Control Status Register
.MCCBCR DS.B 1 ; Main Clock Controller Beep Control Register

reserved1 DS.B 3 ; unused

; Timer A Registers

.TACR2 DS.B 1 ; timer A control register 2
.TACR1 DS.B 1 ; timer A control register 1
.TASR DS.B 1 ; timer A status register
.TAIC1HR DS.B 1 ; timer A input capture 1 high register
.TAIC1LR DS.B 1 ; timer A input capture 1 low register
.TAOC1HR DS.B 1 ; timer A output compare 1 high register
.TAOC1LR DS.B 1 ; timer A output compare 1 low register
.TACHR DS.B 1 ; timer A counter high register
.TACLR DS.B 1 ; timer A counter low register
.TAACHR DS.B 1 ; timer A alternate counter high register
.TAACLR DS.B 1 ; timer A alternate counter low register
.TAIC2HR DS.B 1 ; timer A input capture 2 high register
.TAIC2LR DS.B 1 ; timer A input capture 2 low register
.TAOC2HR DS.B 1 ; timer A output compare 2 high register
.TAOC2LR DS.B 1 ; timer A output compare 2 low register

reserved2 DS.B 1 ; unused

; Timer B Registers

.TBCR2 DS.B 1 ; timer B control register 2
.TBCR1 DS.B 1 ; timer B control register 1
.TBSR DS.B 1 ; timer B status register
.TBIC1HR DS.B 1 ; timer B input capture 1 high register

```
.TBIC1LR DS.B 1 ; timer B input capture 1 low register
.TBOC1HR DS.B 1 ; timer B output compare 1 high register
.TBOC1LR DS.B 1 ; timer B output compare 1 low register
.TBCHR DS.B 1 ; timer B counter high register
.TBCLR DS.B 1 ; timer B counter low register
.TBACHR DS.B 1 ; timer B alternate counter high register
.TBACLr DS.B 1 ; timer B alternate counter low register
.TBIC2HR DS.B 1 ; timer B input capture 2 high register
.TBIC2LR DS.B 1 ; timer B input capture 2 low register
.TBOC2HR DS.B 1 ; timer B output compare 2 high register
.TBOC2LR DS.B 1 ; timer B output compare 2 low register
```

```
*****
; SCI Registers
```

```
*****
.SCISR DS.B 1 ; SCI Status Register
.SCIDR DS.B 1 ; SCI Data Register
.SCIBRR DS.B 1 ; SCI Baud rate Register
.SCICR1 DS.B 1 ; SCI Control Register 1
.SCICR2 DS.B 1 ; SCI Control Register 2
.SCIERPR DS.B 1 ; SCI Extended receive prescaler register
.RESERV DS.B 1 ; Reserved
.SCIETPR DS.B 1 ; SCI Extended transmit prescaler register
```

```
*****
; Analog To Digital Converter Registers
```

```
*****
.ADCCSR DS.B 1 ; ADC Control Status Register
.ADCDRH DS.B 1 ; ADC Data High Register
.ADCDRL DS.B 1 ; ADC Data Low Register
```

```
reserved3 DS.B 13 ; unused
```

```
*****
```

segment byte at 80-FF 'ram0' ;Zero Page

;

WORDS ; following addresses are 16 bit length

segment byte at 100-1FF 'stack'

segment byte at E000-FFDF 'rom'

segment byte at FFE0-FFFF 'vectit'

;

end

***** (c) 2002 ST Microelectronics *****

```
***** (c) 2002 ST Microelectronics *****
;
;PROJECT : ST72324
;COMPILER : ST7 Tool Chain
;
;MODULE : st72324.inc
;VERSION : V 1.0
;
;CREATION DATE : 26/10/02
;
;AUTHOR : CMG 8-bit Micro Application Team
;
;-----
;
;DESCRIPTION : ST72324 Hardware Registers Mapping.
;
;      This file contains the description of the hardware registers of
;      the ST72324 microcontroller.
;
;-----
;
;MODIFICATIONS :
;
;*****
;
;*****
; I/O Ports registers
;*****
EXTERN PADR.b      ; port A data register
EXTERN PADDR.b    ; port A data direction register
EXTERN PAOR.b     ; port A option register

EXTERN PBDR.b     ; port B data register
```


EXTERN PBDDR.b ; port B data direction register
EXTERN PBOR.b ; port B option register

EXTERN PCDR.b ; port C data register
EXTERN PCDDR.b ; port C data direction register
EXTERN PCOR.b ; port C option register

EXTERN PDDR.b ; port D data register
EXTERN PDDR.b ; port D data direction register
EXTERN PDOR.b ; port D option register

EXTERN PEDR.b ; port E data register
EXTERN PEDDR.b ; port E data direction register
EXTERN PEOR.b ; port E option register

EXTERN PFDR.b ; port F data register
EXTERN PFDDR.b ; port F data direction register
EXTERN PFOR.b ; port F option register

; SPI registers

EXTERN SPIDR.b ; SPI Data Register
EXTERN SPICR.b ; SPI Control Register
EXTERN SPISR.b ; SPI Status Register

; Interrupt Controller Registers

EXTERN ITSPR0.b ; Interrupt Software Priority Register 0
EXTERN ITSPR1.b ; Interrupt Software Priority Register 1
EXTERN ITSPR2.b ; Interrupt Software Priority Register 2

EXTERN ITSPR3.b ; Interrupt Software Priority Register 3
EXTERN EICR.b ; External Interrupt control Register

;
; Flash Memory Controller Registers

;
EXTERN FCSR.b ; Master Clock Control Status Register

;
; Watchdog Registers

;
EXTERN WDGCR.b ; Watchdog control register

;
; System Integrity Register

;
EXTERN SICSR.b ; System Integrity Control/Status Register

;
; Master Clock Controller Registers

;
EXTERN MCCSR.b ; Main Clock Control Status Register
EXTERN MCCBCR.b ; Main Clock Controller Beep Control Register

;
; Timer A Registers

;
EXTERN TACR2.b ; timer A control register 2
EXTERN TACR1.b ; timer A control register 1
EXTERN TASR.b ; timer A status register
EXTERN TAIC1HR.b ; timer A input capture 1 high register
EXTERN TAIC1LR.b ; timer A input capture 1 low register

EXTERN TAOC1HR.b ; timer A output compare 1 high register
EXTERN TAOC1LR.b ; timer A output compare 1 low register
EXTERN TACHR.b ; timer A counter high register
EXTERN TACLR.b ; timer A counter low register
EXTERN TAACHR.b ; timer A alternate counter high register
EXTERN TAACLR.b ; timer A alternate counter low register
EXTERN TAIC2HR.b ; timer A input capture 2 high register
EXTERN TAIC2LR.b ; timer A input capture 2 low register
EXTERN TAOC2HR.b ; timer A output compare 2 high register
EXTERN TAOC2LR.b ; timer A output compare 2 low register

; Timer B Registers

EXTERN TBCR2.b ; timer B control register 2
EXTERN TBCR1.b ; timer B control register 1
EXTERN TBSR.b ; timer B status register
EXTERN TBIC1HR.b ; timer B input capture 1 high register
EXTERN TBIC1LR.b ; timer B input capture 1 low register
EXTERN TBOC1HR.b ; timer B output compare 1 high register
EXTERN TBOC1LR.b ; timer B output compare 1 low register
EXTERN TBCHR.b ; timer B counter high register
EXTERN TBCLR.b ; timer B counter low register
EXTERN TBACHR.b ; timer B alternate counter high register
EXTERN TBACLR.b ; timer B alternate counter low register
EXTERN TBIC2HR.b ; timer B input capture 2 high register
EXTERN TBIC2LR.b ; timer B input capture 2 low register
EXTERN TBOC2HR.b ; timer B output compare 2 high register
EXTERN TBOC2LR.b ; timer B output compare 2 low register

; SCI Registers

EXTERN SCISR.b ; SCI Status Register
EXTERN SCIDR.b ; SCI Data Register
EXTERN SCIBRR.b ; SCI Baud rate Register
EXTERN SCICR1.b ; SCI Control Register 1
EXTERN SCICR2.b ; SCI Control Register 2
EXTERN SCIERPR.b ; SCI Extended receive prescaler register
EXTERN RESERV.b ; Reserved
EXTERN SCIETPR.b ; SCI Extended transmit prescaler register

; Analog To Digital Converter Registers

EXTERN ADCCSR.b ; ADC Control Status Register
EXTERN ADCDRH.b ; ADC Data High Register
EXTERN ADCDRL.b ; ADC Data Low Register

***** (c) 2002 ST Microelectronics *****

Centro de Información-Biblioteca



30002006696512